

Design a CPU by Yourself

杨刚

西北工业大学计算机学院
陕西省嵌入式系统技术重点实验室

二〇一九年五月一四日

一个简单的 8 位 CPU

Goal

作为一个专业的系统设计师，你受命设计能满足下述要求的 CPU。

Basic Requirements

- CPU 字长为 8 位，8 个程序员可见的寄存器，分别命名为 r_0, \dots, r_7
- 地址总线、数据总线各为 8 位，可访问 2^8 字节的地址空间
- 数据采用补码表示，只需支持定点运算
- 采用定长三级时序，每个指令周期包含 3 个机器周期（取指周期、间址周期和执行周期），每个机器周期由 3 个节拍构成
- 系统时钟频率为 130MHZ
- 为减低成本，采用 TTL 74181^a作为运算器

^aPlease find it at Wiki. 需要说明，TTL 74181 是 1 款 4 位运算器。

指令集

特点

Instructions Set Traits

- 支持零操作数、单操作数和双操作数三种指令
- 所有指令的两个操作数不能同时为内存操作数
- 支持立即寻址、直接寻址、寄存器直接寻址和相对寻址四种寻址方式
- 采用 1 字节或者 2 字节变长指令字，操作码采用定长格式

指令集

支持的指令

Instructions Set

```
1      mov dest , sour    ; [sour] -> [dest]
2      add dest , sour    ; [dest] += [sour]
3      sub dest , sour    ; [dest] -= [sour]
4      and dest , soru    ; [dest] &= [sour]
5      or  dest , soru    ; [dest] |= [sour]
6      not dest           ; [dest] = [dest]
7      jmp tar            ; Jump to tar to run
8      hlt                ; halt but not shutdown computer
9
```

任务

Missions

- ① 请设计符合要求的指令格式
- ② 给出所设计 CPU 的逻辑框图
- ③ 给出基于硬布线设计控制器的逻辑表达式
- ④ 给出基于微程序设计控制器的微指令及控存中的微程序

提交形式

Submission

- 请在期末考试之后的一个星期内，提交符合下述要求的报告
- | | |
|---------|----------------------------------|
| 指令集及其设计 | 明确所设计 CPU 支持的指令集，详细给出指令集设计逻辑/思路。 |
| 架构 | 给出 CPU 的逻辑架构设计及其逻辑框图。 |
| 实现 | 分别采用硬布线和微程序方法，给出 CPU 控制器的实现。 |

Gratitude

- 感谢大家按时高质量完成作业! (In advanced)
- 如果有问题, 请联系

Email yeungg@nwpu.edu.cn

微信 Garrett__yang

QQ 59204959

地址 计算机学院 507 实验室