

Soru 1

2 giriş (x_1, x_2) ve 1 çıkışa (z) sahip Moore tarzı bir devre tasarlanacaktır. Bu devrenin son 2 clock saykılında girişleri eşitse çıkışının 1 olması istenmektedir. Bu tasarım 3 durumla çözülecektir.

A durumu, son girişlerin eşit olmadığı durum,

B durumu, girişlerin 1 defa eşit olduğu durum,

C durumu, girişlerin 2 veya daha fazla kez eşit olduğu durumu ifade etmektedir.

x_1	0 0 0 1 1 1 0 0 1
x_2	1 0 0 1 0 0 0 0 1
z	0 0 1 1 0 0 0 1 1

Durumlara (q_1q_2) A=00, B=01, C=11 atayarak devreyi D tipi flip floplarla tasarlamak istiyoruz. Buna göre aşağıdaki 3 soruyu yanıtlayınız.

z nin denklemi ne olur?

A ☐ q_2

B ☐ q_1+q_2

C ☐ q_1

D ☐ $q_1 \cdot q_2$

Soru 2

2 giriş (x_1, x_2) ve 1 çıkışa (z) sahip Moore tarzı bir devre tasarlanacaktır. Bu devrenin son 2 clock saykılında girişleri eşitse çıkışının 1 olması istenmektedir. Bu tasarım 3 durumla çözülecektir.

A durumu, son girişlerin eşit olmadığı durum,

B durumu, girişlerin 1 defa eşit olduğu durum,

C durumu, girişlerin 2 veya daha fazla kez eşit olduğu durumu ifade etmektedir.

x_1	0 0 0 1 1 1 0 0 1
x_2	1 0 0 1 0 0 0 0 1
z	0 0 1 1 0 0 0 1 1

Durumlara (q_1q_2) A=00, B=01, C=11 atayarak devreyi D tipi flip floplarla tasarlamak istiyoruz. Buna göre aşağıdaki 3 soruyu yanıtlayınız.

D_2 'nin uyarma denklemi ne olur?

A ☐ $x_1 \otimes x_2$

B ☐ $q_2 x_1$

C ☐ $q_1' \cdot q_2$

D ☐ $x_1 + x_2$

Soru 3

2 giriş (x_1, x_2) ve 1 çıkışa (z) sahip Moore tarzı bir devre tasarlanacaktır. Bu devrenin son 2 clock saykılında girişleri eşitse çıkışının 1 olması istenmektedir. Bu tasarım 3 durumla çözülecektir.

A durumu, son girişlerin eşit olmadığı durum,

B durumu, girişlerin 1 defa eşit olduğu durum,

C durumu, girişlerin 2 veya daha fazla kez eşit olduğu durumu ifade etmektedir.

x_1	0 0 0 1 1 1 0 0 1
x_2	1 0 0 1 0 0 0 0 1
z	0 0 1 1 0 0 0 1 1

Durumlara (q_1q_2) A=00, B=01, C=11 atayarak devreyi D tipi flip floplarla tasarlamak istiyoruz. Buna göre aşağıdaki 3 soruyu yanıtlayınız.

D_1 'in uyarma denklemi ne olur?

A ☐ $q_2(x_1 \otimes x_2)$

B ☐ $q_1 \cdot q_2$

C ☐ $q_2 \cdot (x_1 + x_2)$

D ☐ $x_1 \oplus x_2$

Soru 4

$$Q_1 = x \oplus q_0 \oplus q_1$$

$$Q_0 = q_1'$$

$$z = q_1 \cdot q_0$$

Ardışıl bir devreye ait durum denklemleri yukarıdaki gibidir. Buna göre aşağıdaki 2 soruyu yanıtlayınız.

Bu ardışıl devreyi T tipi (Çıkışı q_1) ve D tipi (Çıkışı q_0) flip-floplar kullanarak gerçeklemek istersek, T_1 ucunun lojik ifadesi ne olur?

- A ☐ $T_1 = q_1 \otimes q_0$
- B ☐ $T_1 = x(q_1 \oplus q_0)$
- C ☐ $T_1 = x \oplus q_0$
- D ☐ $T_1 = x(q_1 + q_0')$
- E ☐ $T_1 = x' \cdot (q_1 \otimes q_0)$

Soru 5

$$Q_1 = x \oplus q_0 \oplus q_1$$

$$Q_0 = q_1'$$

$$z = q_1 \cdot q_0$$

Ardışıl bir devreye ait durum denklemleri yukarıdaki gibidir. Buna göre aşağıdaki 2 soruyu yanıtlayınız.

$x = 0$ ve $Q_1Q_0 = 01$ olduğuna göre clock sinyali ile sistem hangi duruma gider?

- A ☐ $Q_1Q_0 = 11$
- B ☐ Kararsız durum
- C ☐ $Q_1Q_0 = 01$
- D ☐ $Q_1Q_0 = 10$
- E ☐ $Q_1Q_0 = 00$

için, set etme,

için durumunu koruma,

için, 1'e tümleyen alma,

için sıfırlama (reset).

re XY flip flozunun karakteristik denklemi n

$$Q = qY' + q.X$$

$$Q = q'X + q.Y$$

$$Q = Y + q'$$

Soru 7

$$Q1 = x \oplus q0 \oplus q1$$

$$Q0 = q1' \oplus q0$$

$$z = q1.q0$$

Ardışıl bir devreye ait durum denklemleri yukarıdaki gibidir. Buna göre aşağıdaki 2 soruyu yanıtlayınız.

$x = 0$ ve $Q1Q0 = 01$ olduğuna göre clock sinyali ile sistem hangi duruma gider?

- A** ☐ $Q1Q0 = 01$
- B** ☐ $Q1Q0 = 11$
- C** ☐ $Q1Q0 = 10$
- D** ☐ Kararsız durum
- E** ☐ $Q1Q0 = 00$

Soru 8

$$Q1 = x \oplus q0 \oplus q1$$

$$Q0 = q1' \oplus q0$$

$$z = q1.q0$$

Ardışıl bir devreye ait durum denklemleri yukarıdaki gibidir. Buna göre aşağıdaki 2 soruyu yanıtlayınız.

Bu ardışıl devreyi T tipi flip-floplar ($q1q0$) kullanarak gerçeklemek istersek, $T0$ ucunun lojik ifadesi ne olur?

- A ☐ $T0 = q1'$
- B ☐ $T0 = x(q1 + q0)$
- C ☐ $T0 = x'.q0$
- D ☐ $T0 = x . q0$
- E ☐ $T0 = x(q1 + q0')$

Soru 10

T tipi flip flop kullanarak D tipi flip flop elde etmek istersek, T flip flobunun uyarma işlevi ne olur?

A ☐ $T = q'.D$

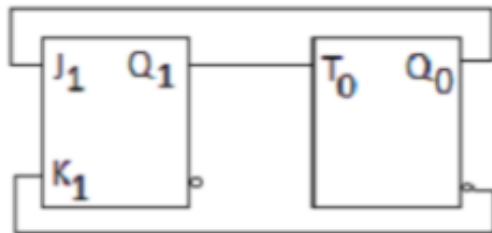
B ☒ $T = q \oplus D$

C ☐ $T = q' + D$

D ☐ $T = q.D$

Soru 12

Aşağıdaki devre $Q_1Q_0=11$, durumundan başlaması halinde clock darbesiyle hangi duruma gider?



A ☐ Kararsız durum.

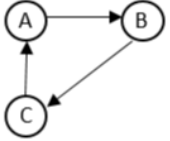
B ☐ 10

C ☐ 00

D ☐ 01

E ☐ 11

Soru 13



Yukarıdaki durum diyagramını gerçeklemek için JK (Yüksek anlamlı bit - q_1) ve T (Düşük anlamlı bit - q_0) tipi flip floplar kullanılacağını farz ederek aşağıdaki 4 soruyu yanıtlayınız.

(Not: $A=00$, $B=01$, $C=11$ atayarak işlemlerinizi yapınız.)

Sistemin 10 durumundan başlaması halinde A durumuna gitmesini istersek t tipi flip flobun uyarma işlevi ne olur?

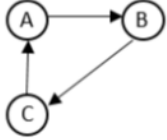
A ☐ $q_1.q_0' + q_1'.q_0$

B ☐ $q_1.q_0$

C ☐ $q_1' + q_0$

D ☐ $q_1'.q_0' + q_1.q_0$

Soru 14

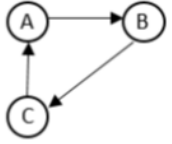


Yukarıdaki durum diyagramını gerçeklemek için JK (Yüksek anlamlı bit - q_1) ve T (Düşük anlamlı bit - q_0) tipi flip floplar kullanılacağını farz ederek aşağıdaki 4 soruyu yanıtlayınız.

(Not: A=00, B=01, C=11 atayarak işlemlerinizi yapınız.)

T nin uyarma işlevi ne olur?

- A ☐ q_0'
- B ☐ q_0
- C ☐ $q_0' + q_1$
- D ☐ q_1'

Soru 15

Yukarıdaki durum diyagramını gerçeklemek için JK (Yüksek anlamlı bit - q_1) ve T (Düşük anlamlı bit - q_0) tipi flip floplar kullanılacağını farz ederek aşağıdaki 4 soruyu yanıtlayınız.

(Not: $A=00$, $B=01$, $C=11$ atayarak işlemlerinizi yapınız.)

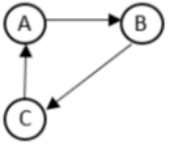
J ve K'nın uyarma işlevi ne olur?

A ☐ $J = q_1'$ $K = q_0$

B ☐ $J = q_0$ $K = 1$

C ☐ $J = q_1'$ $K = q_0'$

D ☐ $J = q_0'$ $K = q_0$

Soru 16

Yukarıdaki durum diyagramını gerçeklemek için JK (Yüksek anlamlı bit - q_1) ve T (Düşük anlamlı bit - q_0) tipi flip floplar kullanılacağını farz ederek aşağıdaki 4 soruyu yanıtlayınız.

(Not: A=00, B=01, C=11 atayarak işlemlerinizi yapınız.)

Sistem 10 durumundan başlarsa hangi duruma gider?

A ☐ 00

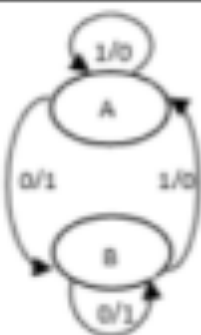
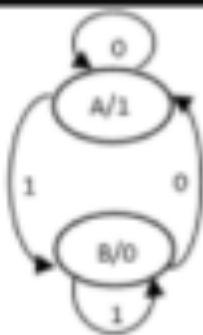
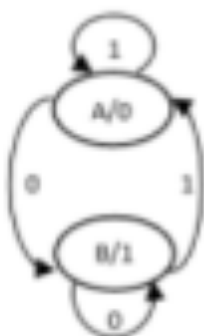
B ☐ 01

C ☐ 11

D ☐ 10

daki devrenin durum diyagramı hangisidir?

(A durumu $Q=0$, B durumu $Q=1$ 'dir)



Soru 18

2 bitlik bir kaydediciye (q_1q_0) S_1 ve S_0 seçim uçlarına bağlı olarak aşağıdaki özelliklerin kazandırılması isteniyor.

$S_1 S_0 = 00$ ise durumunu koruyacak,

$S_1 S_0 = 01$ ise 2'ye tümleyeni alınacak,

$S_1 S_0 = 10$ ise 1 arttırılacak,

$S_1 S_0 = 11$ ise tümleyeni alınacak.

Bu kaydediciyi tasarlamak için D tipi flip flopların kullanılacağını düşünürsek D_0 'ın uyarma işlevi ne olur?

☐ $D_0 = S_1 \cdot (q_1 \oplus q_0)$

☐ $D_0 = S_1 \cdot S_0 + q_1'$

☐ $D_0 = S_0 + q_1 \cdot S_1$

☐ $D_0 = S_1 \oplus q_0$

Soru 19

D tipi flip floplardan oluşan bir kaydediciye 'C' sinyali ile sıfırlama (clear) özelliği kazandırmak istiyoruz. Buna göre D uçlarına uygulanması gereken lojik ifade aşağıdakilerden hangisidir?

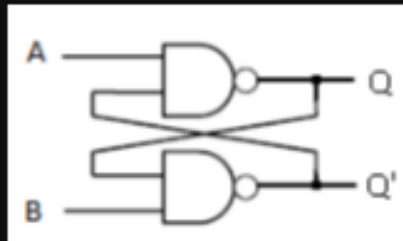
A ☐ $D = C \cdot q'$

B ☒ $D = C \otimes q$

C ☐ $D = C' \cdot q$

D ☒ $D = C \oplus q$

Soru 20



Yukarıdaki latch'in A ve B girişlerine sırasıyla hangi değerler uygulandığında durumunu korur?

- A** ☐ 01
- B** ☐ 10
- C** ☐ 11
- D** ☐ Hiçbiri
- E** ☐ 00