

論理回路

平野 健汰

2024 年 12 月 28 日

1 目的

デジタルシステムを構成する論理回路について、組み合わせ回路、順序回路の動作と設計法・実装法の実習、論理素子の動作の理解。

2 理論

2.1 デジタル信号処理と論理素子

デジタル信号処理を行うデバイスは多岐にわたるが、その主要部分は論理回路である。つまり、二値論理とそれを実行する論理素子からなる。論理素子の実態は電磁リレーや真空管、バイポーラトランジスタなどの連続した入出力特性を持つスイッチング回路である。そして、素子ごとに固有の電氣的、時間的特性を持つ。このため、高速な動作を行うデジタル信号処理回路を設計・作製するためにはこれらの特性を考慮する必要がある。

2.2 論理素子 (CMOS) の特性

2.2.1 動作電圧範囲 (最大定格, 推奨動作条件)

デジタル IC には IC 毎に決まった動作保証に関する電氣的条件がある。これは、電源電圧、動作周波数、動作温度範囲などがある。その条件を満足するように使う必要がある。

絶対最大定格：端子に印加できる最大の電圧、あるいは流すことができる最大の電流。これは IC の破壊を防ぐために必ず守らなければならない。

推奨動作条件：IC が正常に動作するための電氣的条件。これは、IC の性能を最大限に引き出すために守るべき条件である。

2.2.2 入出力電圧特性 (V_{OH} , V_{OL} , V_{IH} , V_{IL})

デジタル IC はアナログ値を持つ入出力電圧が、高レベルか低レベルかを判定して信号処理を行う。

- V_{OH} ：出力ハイレベル電圧
- V_{OL} ：出力ローレベル電圧
- V_{IH} ：入力ハイレベル電圧
- V_{IL} ：入力ローレベル電圧

2.2.3 伝搬遅延時間

伝搬遅延時間とは入力状態に変化を加えた場合、出力状態が変化するのにかかる時間を表す特性である。

- t_{PLH} : ローレベルからハイレベルへの伝搬遅延時間
- t_{PHL} : ハイレベルからローレベルへの伝搬遅延時間
- t_{pd} : t_{PLH} と t_{PHL} の平均

2.2.4 ファンアウト

ファンアウトとは、ある素子が特性を満たす範囲で駆動できる同一の素子の数を表す。ファンアウトが大きいほど、多くの素子を駆動できるが、伝搬遅延時間が大きくなる。

3 使用器具

- ブレッドボード
- LED
- 抵抗
- 論理 IC チップ
- ジャンパーワイヤー

4 実験

4.1 実験方法

4.1.1 リングオシレータ

- ブレッドボード上にインバータ回路をロジック IC(インバータ) を用いて実装した。
- 2 種類のコンデンサ (470 nF, 4.7 μ F) を用いてファンクションジェネレータより方形波 ($f = 100$ Hz, $V_{pp} = 5$ V, offset = 2.5 V) を入力した。
- 出力波形をオシロスコープで観測した。
- ブレッドボード上に三段の縦続接続インバータによるリングオシレータ回路を実装した。
- V1, V2 を観測して 1 素子の伝搬遅延時間、発振周波数を求めた。
- 各段のコンデンサを変更して同様に測定した。

4.1.2 D フリップフロップを用いた 2 ビット 4 進非同期カウンタ回路

- ブレッドボード上に 2 ビットカウンタ回路をロジック IC(エッジトリガ型 D フリップフロップ) を用いて実装した。
- ファンクションジェネレータ ($f = 1$ kHz, $V_{pp} = 5$ V, offset = 2.5 V の方形波) をクロック信号 CLK として用いて駆動させた。
- Q1, Q2 およびクロック CLK を観測して記録した。

4.1.3 2 ビットデコーダ回路による LED ルーレット

- ブレッドボード上に 2 ビットデコーダ回路と LED 回路をロジック IC(2 入力論理和) を用いて実装した。
- 2bit4 進カウンタ回路と接続し、FG($f = 10$ Hz, $V_{pp} = 5$ V, offset = 2.5 V の方形波) をクロック信号 CLK として用いて駆動させた。
- LED の点灯状態を観測して動画で記録した。

- LED の光る順番を記録した.
- リングオシレータと 2 ビット 4 進非同期カウンタ回路を接続した.
- 間にはタクトスイッチを挟んだ.
- タクトスイッチが推されている間, LED がルーレットのように点滅し, スイッチをオフにすると 4 つの LED のうち 1 つの LED のみが点灯することを確認し, 記録した.

4.2 結果

4.2.1 実験課題 1

| コンデンサ [μF] | 遅延時間 [ms] |
|-------------------|---------------|
| 4.7 | 7.62 |
| 0.47 | 5.56 |

表 1 ファンクションジェネレータを利用したリングオシレータのコンデンサと遅延時間の関係

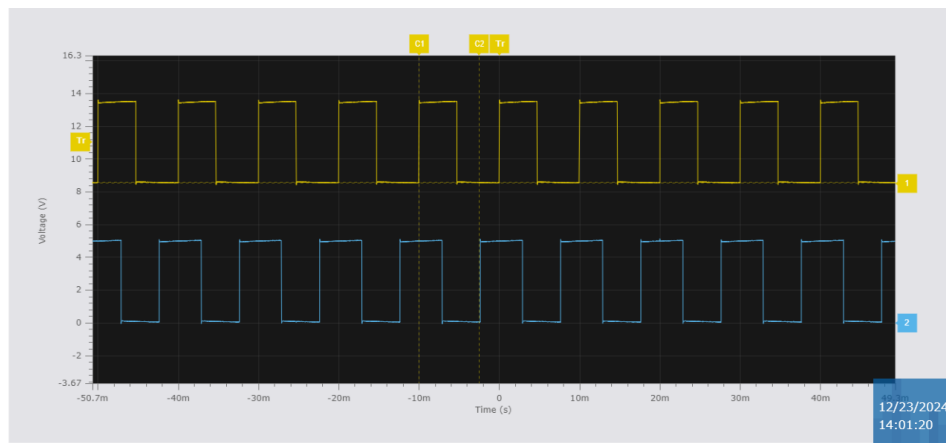


図 1 4.7 μF のコンデンサを用いたリングオシレータの波形

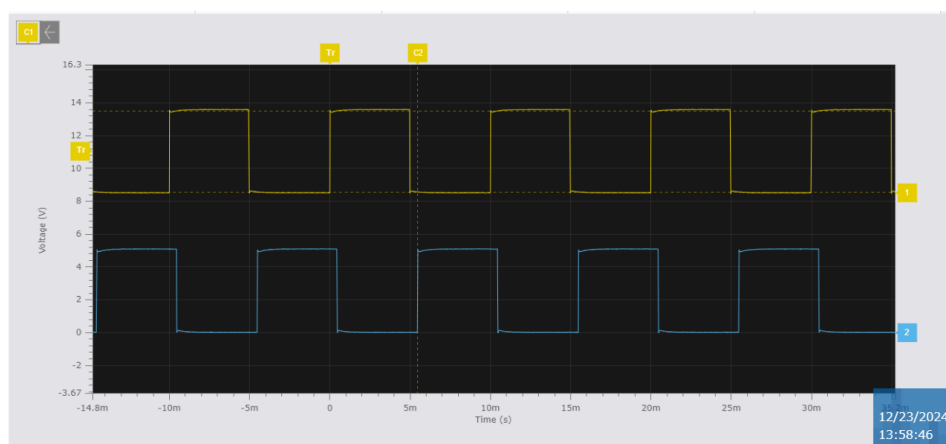


図 2 470 nF のコンデンサを用いたリングオシレータの波形

4.2.2 実験課題 2

| コンデンサ [μF] | 遅延時間 [ms] |
|-------------------|---------------|
| 4.7 | 16.7 |
| 0.47 | 1.77 |

表 2 リングオシレータのコンデンサと遅延時間の関係

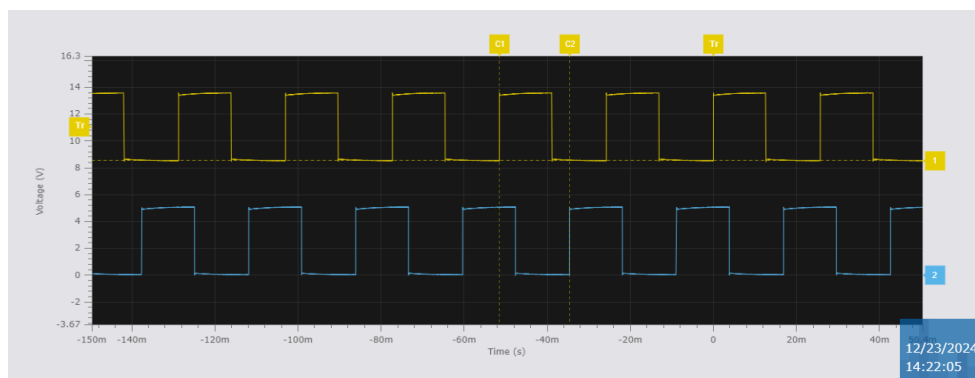


図 3 4.7 μF のコンデンサを用いたリングオシレータの波形

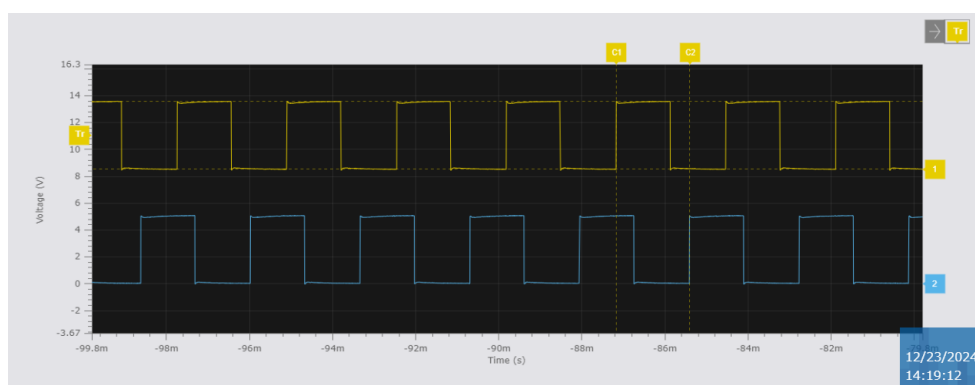


図 4 470 nF のコンデンサを用いたリングオシレータの波形

4.2.3 実験課題 3

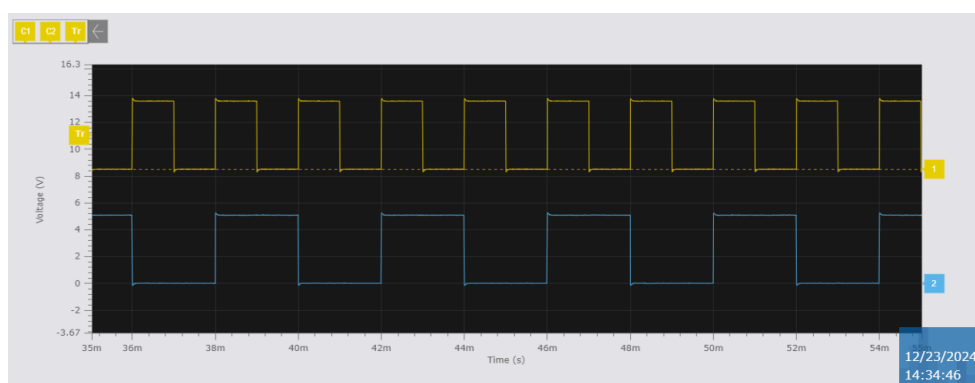


図 5 2 ビット 4 進非同期カウンタ回路の波形

4.2.4 実験課題 4

LED の光る順番は LED4, LED3, LED2, LED1 であった.

5 考察

参考文献

[1] <https://example.com/reference1>