

# UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Tercer Cuatrimestre 2023



# Tarea No. 2

### **Tipo**

### **Individual**

# Valor del trabajo en la nota

Este trabajo en todas sus partes constituye un 1.0% de la nota final

### **OBJETIVO**

Aplicar los conocimientos adquiridos en el Tema 3, sobre la generación de circuitos simplificados utilizando Flip-Flops J-K de modo asincrónico.

### **DESARROLLO**

Utilizando lógica combinacional y a partir de una tabla de verdad utilizando 4 bits, genere como salida los números de los resultados de la tabla de multiplicar del número 3 de forma descendente, esto quiere decir desde el resultado de 3x10 (30) continuando de forma descendente hasta llegar al resultado de 3x0 (0). Los números deben ser mostrados en formato decimal por medio de un Numeric Output.

La secuencia de la tabla de verdad debe ser generada a partir de un <u>contador asincrónico</u>. La secuencia generada por el contador asincrónico debe ser mostrada por medio de un Numeric Output.

Debido a que la secuencia que proporciona el contador asincrónico permite desplegar hasta 16 valores, solo se deben de tomar en cuenta los primeros 11 valores que corresponden a los que se requieren para mostrar los resultados de la tabla de multiplicar completa, es decir, desde el 3x10 hasta el 3x0. Para lograr esto, las salidas de los valores que no se requieren mostrar, deben ser tomados como valores indiferentes (X). Por lo anteriormente mencionado, cuando se muestre el último número de la tabla de multiplicar, es decir el 0, el contador debe reiniciar de nuevo mostrando el primer resultado de la tabla, es decir el 30, para continuar nuevamente de forma descendente.

Tome en cuenta que para generar la salida de números mayores al 15, se requieren de 5 bits para poder dar las salidas de los números por medio de un Numeric Output.

La solución presentada debe contener:

- a) Tabla de verdad.
- b) Mapa de Karnaugh, la indicación de las agrupaciones establecidas para la simplificación y la explicación del término resultante de cada agrupación.
- c) Ecuaciones simplificadas.



# UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores

**Tercer Cuatrimestre 2023** 



- d) Circuito generado en Digital Works debe cumplir con lo siguiente:
  - i. En lugar de un generador de secuencia de las entradas, se utilizarán las salidas de un **contador asincrónico** de 4 bits.
  - ii. La secuencia generada se deberá mostrar en un "Numeric Output" con sus valores en formato decimal.

### **ENTREGABLES**

La solución del ejercicio debe incluir dos archivos:

- El documento con la solución del proyecto. El cual debe incluir la explicación de los pasos realizados para obtener las ecuaciones simplificadas por medio de los mapas de Karnaugh y el resultado de cada agrupación de términos.
- El archivo en formato .DWM generado por Digital Works, correspondiente al circuito de la ecuación simplificada.

Si la plataforma solo permite un archivo, se generará un archivo comprimido (.ZIP) con los dos archivos.

# MATRIZ DE EVALUACIÓN

Rubo por calificar	Detalle	Porcentaje
Documento con la explicación de la solución		60%
Portada	1%	
Índice	1%	
Introducción (No menos de ½ página)	5%	
Marco Teórico	10%	
Desarrollo		
Tabla de verdad de la ecuación original	10%	
Mapas de Karnaugh con todos los términos de la ecuación original	15%	
Explicación de la agrupación de términos adyacentes y su resultado	10%	
Imagen del circuito resultante	2%	
Conclusión (No menos de ½ página)	5%	
Bibliografía en formato APA	1%	
Circuito en Digital Works de la ecuación simplificada		40%
Entradas generadas por medio de un contador asíncrono	15%	
El circuito corresponde a la ecuación simplificada correcta	25%	
TOTAL:	100%	100%