

# UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores

ESCUELA DE CIENCIAS EXACTAS Y NATURALES

00823 - Organización de Computadores Primer Cuatrimestre 2025

# Proyecto No. 3

# **Tipo**

#### Individual

## Valor del trabajo en la nota

Este trabajo en todas sus partes constituye un 4.0% de la nota final

#### **OBJETIVO**

Aplicar los conocimientos adquiridos en el diseño de contadores síncronos utilizando Flip-Flops J-K.

#### **DESARROLLO**

Diseñe un contador síncrono utilizando Flip-Flops de tipo J-K para que realice la codificación binaria de la frase: "**Project+N03**". Para lograr esto, se debe de tomar en cuenta la tabla de correspondencia para cada carácter que conforma la frase y el valor binario de 6 bits que corresponde a su código en Base64.

Base64 es un esquema de codificación/decodificación de binario a texto y viceversa, lo que significa que puede representar/codificar datos binarios en forma de texto y viceversa. Cada carácter de Base64 está representado exactamente por 6 bits. Por eso se tienen 2^6 combinaciones que equivalen a 64 combinaciones de bits para representar cada carácter como se muestran en la siguiente tabla:

Índice	Carácter	Binario
0	Α	000000
1	В	000001
2	С	000010
3	D	000011
4	E	000100
5	F	000101
6	G	000110
7	Н	000111
8	1	001000
9	J	001001
10	K	001010
11	L	001011
12	М	001100
13	N	001101
14	0	001110
15	Р	001111

	1			
0		Índice	Carácter	Binario
0		16	Q	010000
		17	R	010001
0		18	S	010010
1		19	Т	010011
1 0 1 0		20	U	010100
1		21	V	010101
0		22	W	010110
1		23	Х	010111
0		24	Υ	011000
1		25	Z	011001
1 0 1		26	а	011010
1		27	b	011011
0		28	С	011100
1		29	d	011101
0		30	е	011110
1		31	f	011111

Ínc	dice	Carácter	Binario
32		g	100000
33		h	100001
34		i	100010
35		j	100011
36		k	100100
37		1	100101
38		m	100110
39		n	100111
40		0	101000
41		р	101001
42		q	101010
43		r	101011
44		S	101100
45		t	101101
46		u	101110
47		V	101111

Índice	Carácter	Binario
48	w	110000
49	х	110001
50	у	110010
51	z	110011
52	0	110100
53	1	110101
54	2	110110
55	3	110111
56	4	111000
57	5	111001
58	6	111010
59	7	111011
60	8	111100
61	9	111101
62	+	111110
63	/	111111

Tabla1#1. Base64 de correspondencia entre valores de 6 bits y caracteres ASCII



# UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS

00823 - Organización de Computadores Primer Cuatrimestre 2025



Así, por ejemplo, el carácter "X" representa en Base64 un "23" que en binario corresponde al valor "010111", por lo que para poder representar este caracter en binario se requieren de 6 bits.

Tome en consideración que se deben de respetar las letras mayúsculas y minúsculas, así mismo los caracteres numéricos de la frase indicada.

Como parte de la solución, además del contador síncrono, se debe diseñar un contador asíncrono de 4 bits que se incremente cada vez que se complete todo el ciclo del contador síncrono. Es decir, cada vez que el contador síncrono llegue al último número de la secuencia, el contador asíncrono se incrementará en 1.

La solución del contador síncrono debe contener:

- a) Tabla de estado siguiente correspondiente a la secuencia de los valores binarios que corresponde a los caracteres que conforman la frase.
- b) Mapas de Karnaugh, la indicación de las agrupaciones establecidas para la simplificación y la explicación del término resultante para cada agrupación.
- c) Ecuaciones resultantes para cada entrada de cada Flip-Flop.
- d) Circuito generado en Digital Works del contador síncrono, el cual debe cumplir con lo siguiente:
  - Las salidas Q de los Flip-Flops deben de ir conectadas a un Numeric Output para poder visualizar que el contador síncrono está generando correctamente la secuencia deseada. Los valores deben ser mostrados en <u>formato binario</u>.
  - ii. De necesitarse la negación de una entrada, se utilizará la salida Q' (Q negado) de los FF's del contador síncrono y no la compuerta NOT.

La solución del contador asíncrono que va contabilizando los ciclos que se completan en el contador sincrónico deberá contar con:

- i. Cuatro (4) Flip-Flops J-K conectados de forma asíncrona.
- ii. El contador se incrementará en 1 cada vez que se alcance el último estado del contador síncrono.
- La salida del contador asíncrono debe de ir conectada a un Display de
   7 segmentos para mostrar el conteo de ciclos completados del contador síncrono.
- iv. El contador asíncrono debe de reiniciar en cero cuando alcance el valor decimal de 7, o sea, el conteo debe llegar (mostrar) hasta 6 y luego vuelve a 0 nuevamente.



# UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores Primer Cuatrimestre 2025



## **ENTREGABLES**

La solución del ejercicio debe incluir dos archivos:

- El documento con la solución del proyecto. El cual debe incluir la explicación de los pasos realizados para obtener las entradas de los Flip-Flops por medio de los Mapas de Karnaugh y el resultado de cada agrupación de términos.
- El archivo .DWM generado por Digital Works, correspondiente al circuito del contador síncrono con su contador asíncrono.

Si la plataforma solo permite un archivo, se deberá generar un archivo comprimido (.ZIP) con los dos archivos.

## MATRIZ DE EVALUACIÓN

Rubo por calificar	Detalle	Porcentaje
Documento con la solución del proyecto		60%
Portada	1%	
Índice	1%	
Introducción (No menos de ½ página)	3%	
Marco Teórico	7%	
Desarrollo		
Tabla de estado siguiente	15%	
Mapas de Karnaugh	15%	
Ecuaciones de las entradas de los Flip-Flops	10%	
Explicación del funcionamiento del contador asíncrono	3%	
Conclusión (No menos de ½ página)	3%	
Bibliografía en formato APA	2%	
Circuito en Digital Works del contador		40%
Inclusión del Numeric Output en el contador síncrono	3%	
Inclusión del Display de 7 segmentos en el contador asíncrono	4%	
El circuito síncrono corresponde a la solución correcta del contador	25%	
El circuito asíncrono se incrementa cada vez que se llega al último estado	4%	
El circuito asíncrono se reinicia en el estado indicado	4%	
TOTAL:	100%	100%