

UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores 1 Cuatrimestre 2024



Proyecto No.3

TIPO

Individual

Valor del trabajo en la nota

Este trabajo en todas sus partes constituye un 4.0% de la nota final.

OBJETIVO

Aplicar los conocimientos adquiridos en el diseño de contadores síncronos utilizando Flip-Flops JK.

DESARROLLO

Diseñe un contador síncrono que realice la secuencia binaria de los siguientes números decimales: 1, 8, 0, 0, 5, 5, 6, 7, 8 y 9. Nótese que varios números en la secuencia se repiten, por lo que tendrán que utilizarse bits adicionales para identificar el orden en que aparecen.

Restricciones

- Utilice los bits más significativos para representar los números de la secuencia.
- Utilice los bits menos significativos para representar el orden de los números y sus repeticiones.
- Utilice dos pantallas de 7 segmentos para mostrar los datos de la siguiente forma: en una el número de la secuencia y en el otro su número de orden. Por ejemplo, cuando se despliegue por tercera vez el 5, en una pantalla aparecerá el 5 y en el otro un 3.
- Utilice el macro "BCD to 7 Segment Driver" para codificar las salidas binarias hacia la pantalla de 7 segmentos.

Nota: recuerde que el diseño de un contador síncrono conlleva crear la tabla de estado siguiente, basarse en la tabla de transición para crear los mapas de Karnaugh para cada una de las entradas J y K de los Flip-Flops, simplificar las ecuaciones y construir el circuito.

La solución presentada debe contener:

- a) Tabla de estado siguiente, donde se muestran a la izquierda los términos con su valor actual y a la derecha los valores siguientes.
- b) Mapas de Karnaugh para la simplificación de las ecuaciones de cada entrada J y K de los diferentes flip-flops, la indicación de las agrupaciones establecidas para la simplificación y la explicación del término resultante de cada agrupación.
- c) Ecuaciones simplificadas para cada entrada de cada Flip-Flop JK.
- d) Explicación de cómo se solucionó el manejo de las dos pantallas de 7 segmentos.



UNIVERSIDAD ESTATAL A DISTANCIA ESCUELA DE CIENCIAS EXACTAS Y NATURALES CARRERA INGENIERÍA INFORMÁTICA CATEDRA DESARROLLO DE SISTEMAS 00823 - Organización de Computadores 1 Cuatrimestre 2024



- e) Circuito generado en Digital Works debe cumplir con lo siguiente:
 - i. Las salidas Q de los Flip-Flops deben de ir conectadas de tal forma que muestren los datos correctos en las dos pantallas de 7 segmentos.

ENTREGABLES

La solución del ejercicio debe incluir dos archivos:

- El documento con la solución del proyecto. Incluyendo: tabla de estado siguiente, tabla de transición, mapas de Karnaugh para cada una de las entradas de cada Flip-Flop JK indicando las agrupaciones formadas, explicación de la obtención de cada término de las ecuaciones simplificadas, cada una de las ecuaciones para las entradas JK de los Flip-flops.
- El archivo con extensión DWM generado por Digital Works, correspondiente al circuito correspondiente a lo solicitado.

Si la plataforma solo permite un archivo, se generará un archivo comprimido (.ZIP) con los dos archivos.

GUÍA DE EVALUACIÓN

Rubo por calificar	Detalle	Porcentaje
Documento con la explicación de la solución		50%
Portada	1%	
Índice	1%	
Introducción	1%	
Marco teórico (no menos de una página y cada definición con su cita bibliográfica)	10%	
Desarrollo		
Tabla de estado siguiente	11%	
Mapas de Karnaugh con la indicación de todos los grupos formados	16%	
Explicación de la agrupación de términos adyacentes y su resultado	8%	
Conclusión	1%	
Bibliografía en formato APA	1%	
Circuito en Digital Works de la ecuación simplificada		50%
Despliegue correcto de los números en las dos pantallas de 7 segmentos	20%	
El circuito corresponde a las ecuaciones simplificadas correctas y al desarrollo escrito presentado.	30%	
TOTAL:	100%	100%