

Applications du MOSFET : CMOS et imageurs

4SGM-COMSEM - E. Fourmond

Planning COMSEM

- 2 et 9 avril : CM applications MOSFET
- 30 avril : TD
- 7 mai: CM Enjeux environnementaux des micro-technologies
(C. Charbuillet, IR Arts et Métiers Chambéry)

Les applications du MOS - Plan

- CMOS
- Capteur optique
 - CCD
 - CMOS
- MOS ultime ?

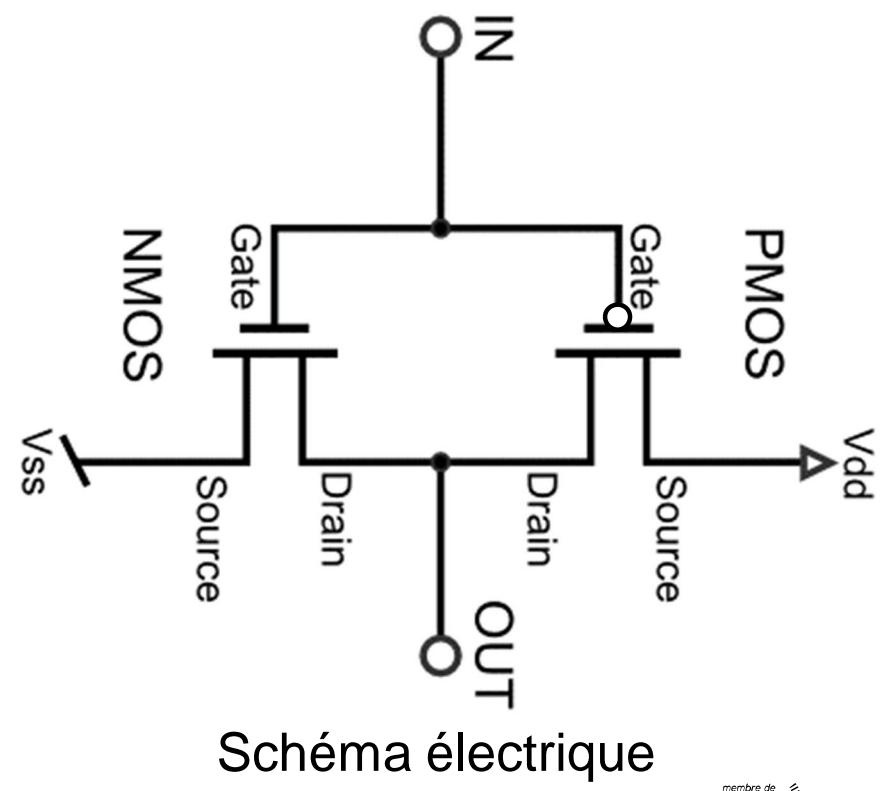
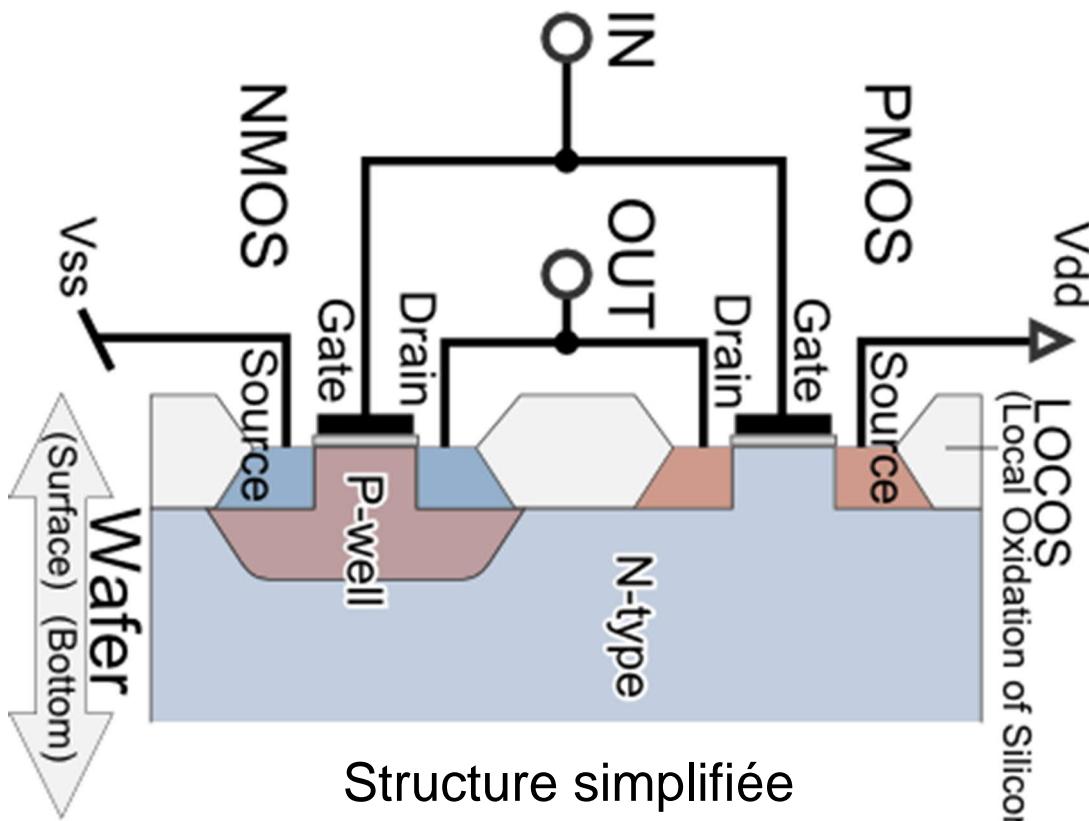
Les applications du MOSFET

Plan

1. Le CMOS, la brique de base logique
2. L'évolution technologique du MOSFET, de plus en plus petit
3. Application aux imageurs optiques
 1. Photodiode
 2. CCD
 3. CMOS
 4. Couleur

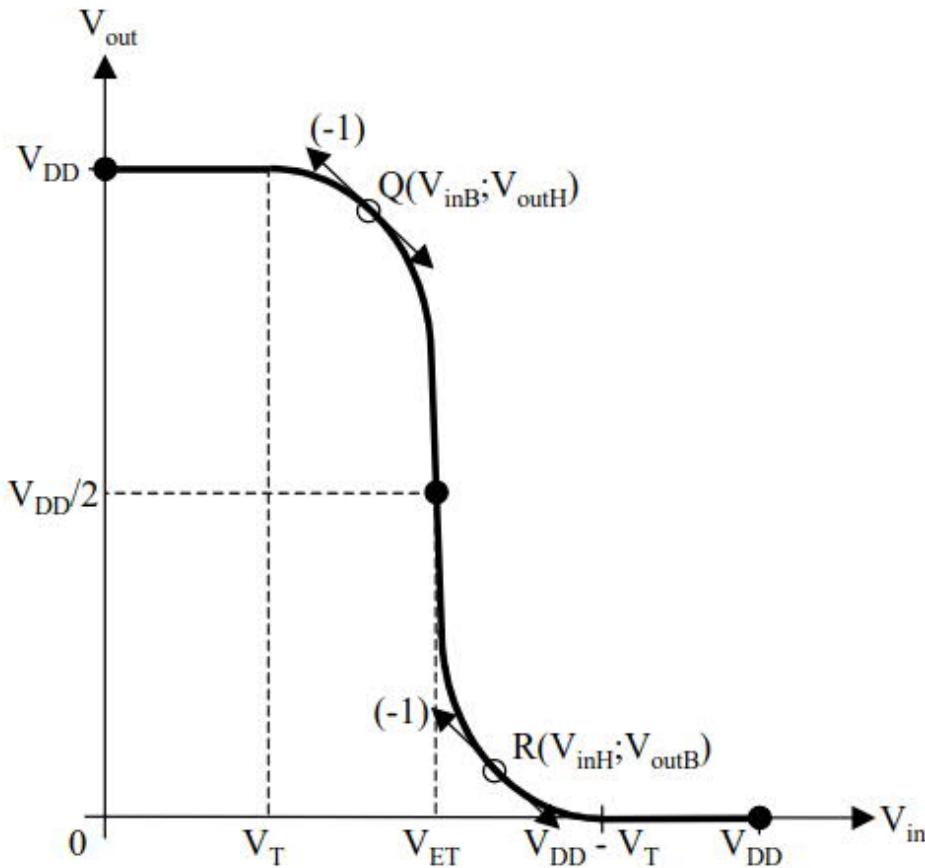
1-CMOS : Complementary MOS

- Maille élémentaire de circuit logique (\rightarrow algèbre booléenne)
 - Structure symétrique : Combinaison de 2 MOS de type opposé, reliés en série
 - NMOS + PMOS :
 - Grilles communes : V_{IN} =Entrée Drains reliés : V_{OUT} =Sortie
 - Les 2 MOS sont alimentés entre V_{SS} (en g^{al} à la masse=0 V) et V_{DD}

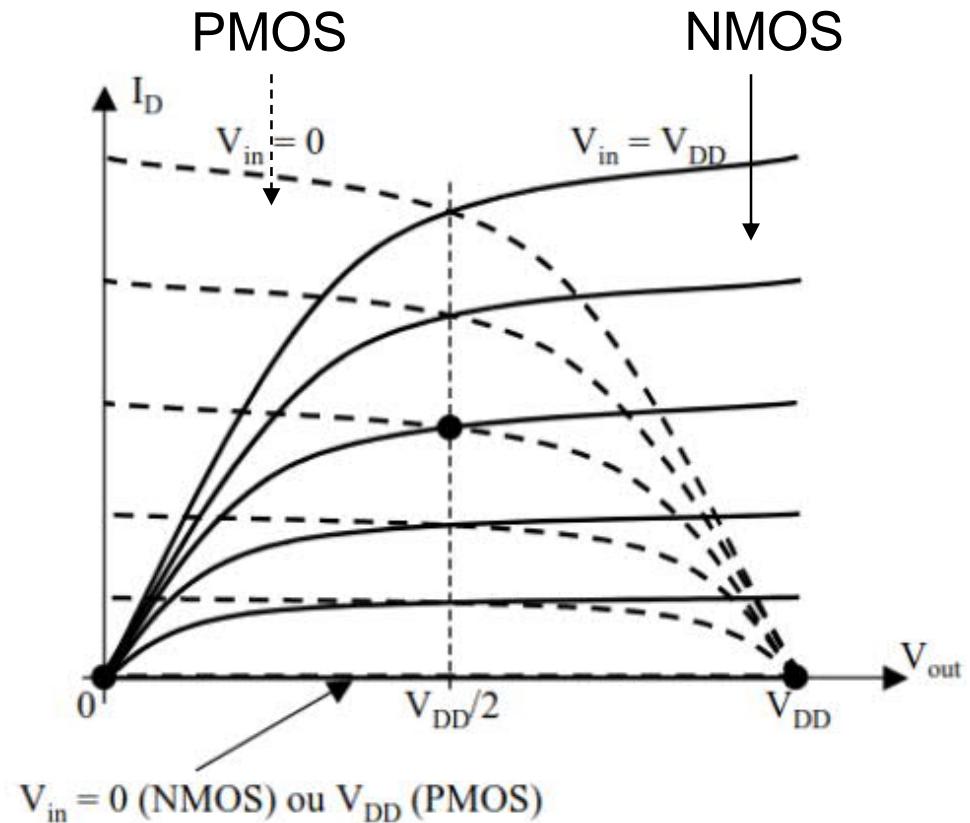


Caractéristique I et V du CMOS

- Réalise la fonction inverseur entre IN et OUT
- Caractéristique de sortie : $V_{\text{out}} = f(V_{\text{in}})$



Explication Vidéo de l'inverseur



Circulation de courant ?

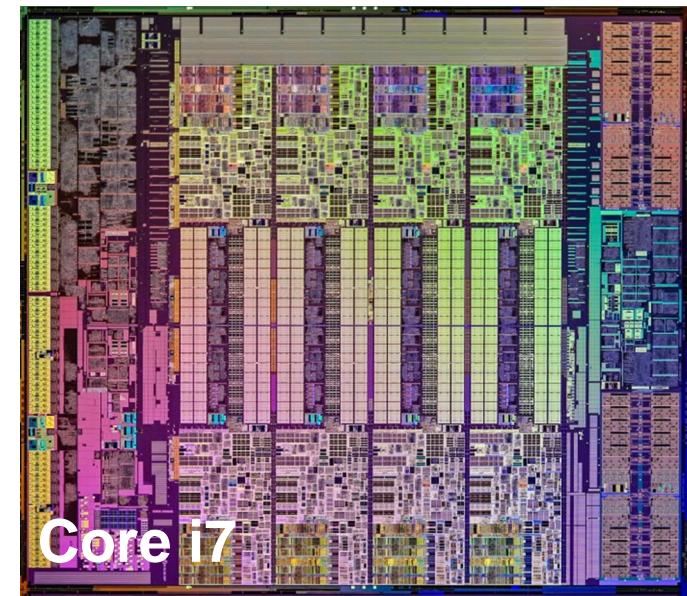
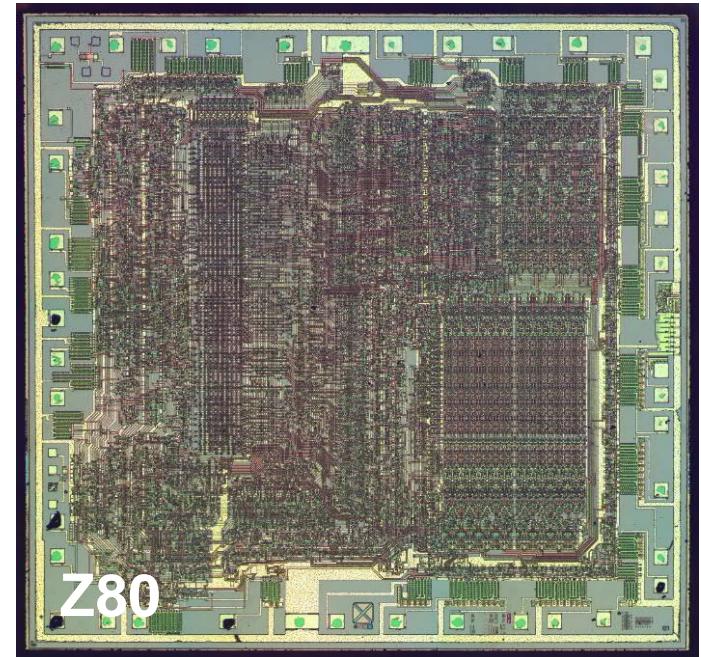
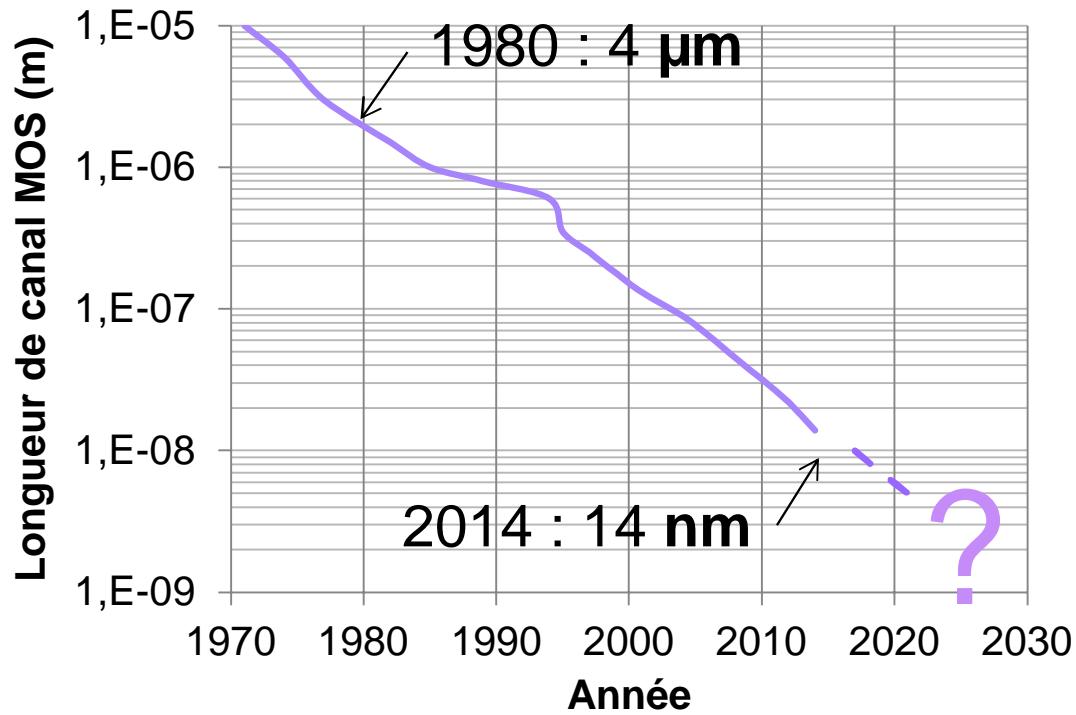
Intérêt du CMOS

- Avantage : très faible consommation en courant
 - En statique : pas de courant entre V_{SS} (masse) et V_{DD}
 - En réalité : consommation très (très !) légère due à la fuite éventuelle de courant à travers le diélectrique de grille.
 - Puissance statique alors dissipée : $P_{stat} \propto I_{fuite}.V_{dd}$
 - En dynamique, à la fréquence f : courant I_{DD} circule dans les 2 MOS lors de la bascule (voir [vidéo](#)).
 - Dissipation de chaleur par ce courant dynamique
 - Puissance dynamique dissipée : $P_f \propto f.C.V_{dd}^2$
- Il faut diminuer/limiter f et V_{dd} pour limiter la puissance dissipée et donc l'échauffement
- Le diélectrique de grille est un point clé dans l'optimisation du CMOS (C et I_{fuite})

C=capa MOS
f=fréquence

2-Réduction des dimensions du MOSFET

- Évolution de la longueur de canal L_G :



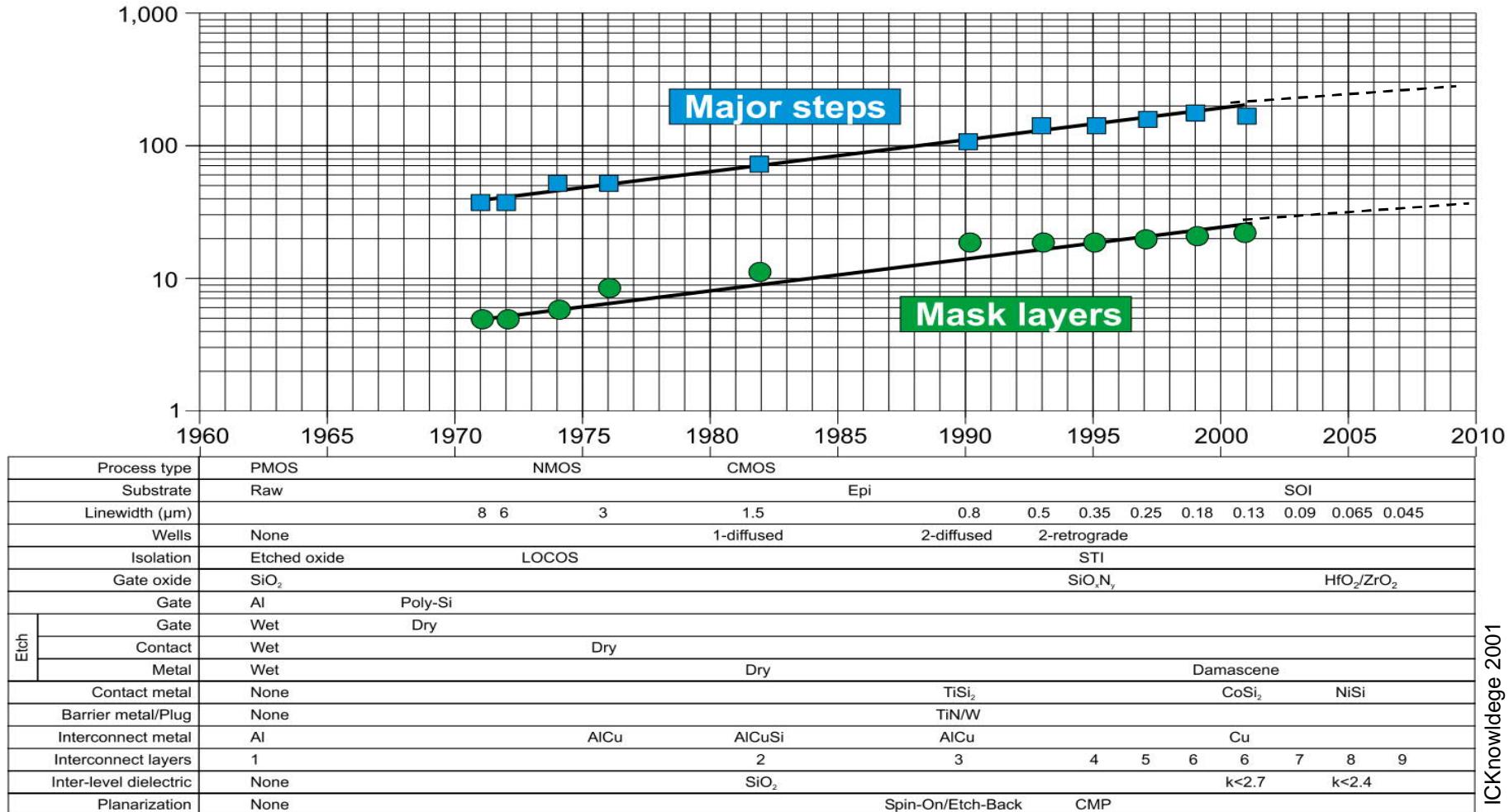
An.	Processeur	Nb. FET	Long. canal (L_G)	Fréq.	Surface (mm ²)	Densité (FET/mm ²)
1976	Zilog Z80	8500	4 μm	4 MHz	18	470
2014	Intel Core i7	$2,6 \cdot 10^9$	22 nm	3 GHz	355	$7,3 \cdot 10^6$

« Loi » de Moore (1965 puis 1975) : Le nombre de transistors sur une puce double tous les 2 ans

Pourquoi les dimensions diminuent ?

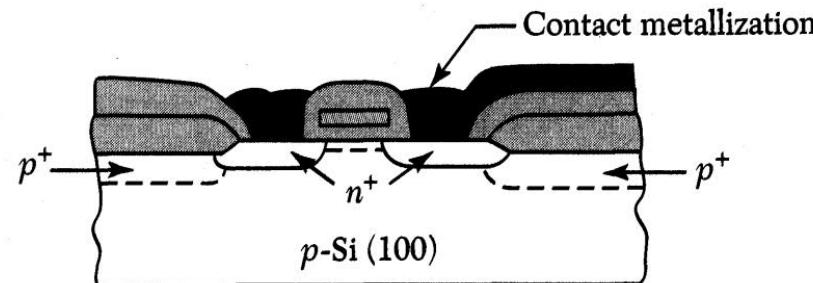
- Plus grande intégration :
 - Diminution des coûts
 - Structure complexes réalisables
- Plus grande puissance de calcul / unité de surface
 - µ-électronique mobile
- Plus petites dimensions =
 - Durée d'inversion du MOS plus courte → haute fréquence
 - Plus rapide !
 - Plus grande puissance de calcul (MIPS : mega-instructions / sec.)

Mais ça se complique !

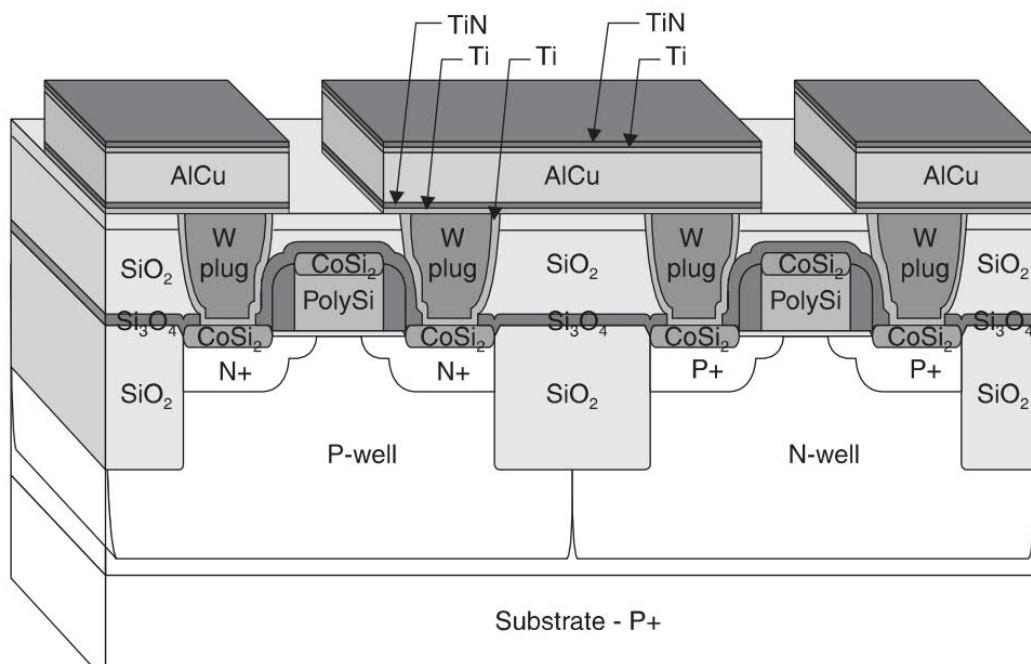


- De plus en plus d'étapes de fabrication et de matériaux introduits au fur et à mesure de l'évolution
 - En 1975 : 5-6 niveaux de lithographies, en 2010 : 30-40
 - Domaine très axé « matériaux de pointe » → SGM !

De 1985 à 2000...



Sze, Semiconductor.Devices_Physics.Technology (2002)



ICKnowledge

■ MOSFET en 1985 :

- 4 matériaux différents (Si, SiO₂, Si₃N₄, Al)
- 2 niveaux de dopages

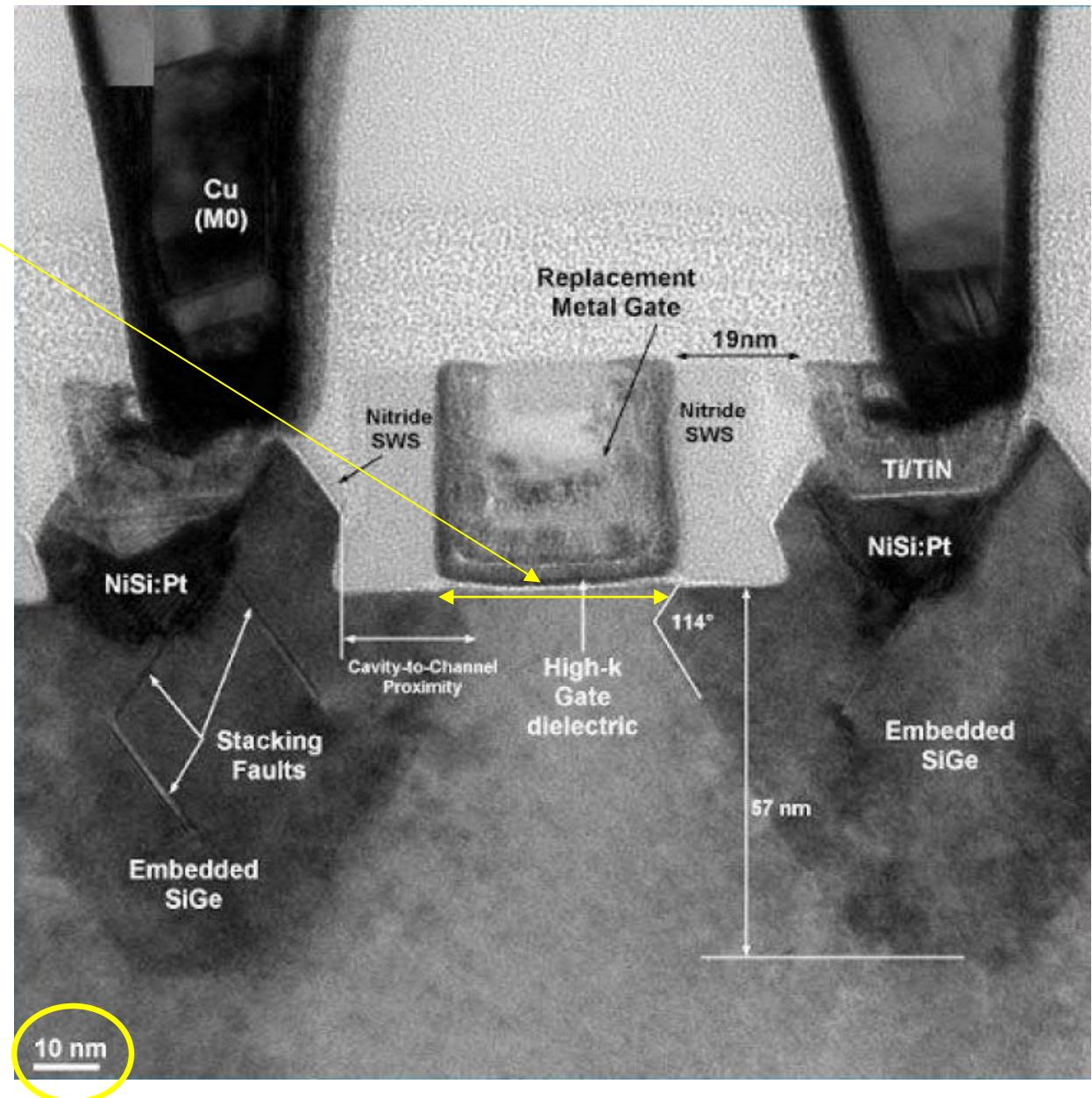
■ CMOS en 2000 : L_G=130 nm :

- Plus de 10 de matériaux différents
 - Plusieurs niveaux de dopages
 - Différentes couches d'interface :
- Le comportement « classique » du transistor MOS est modifié quand L_G diminue : effets de canal court (typiquement dès L_G < 500 nm).
- Plus il est petit, plus les modifications conceptuelles sont importantes pour conserver un fonctionnement correct.

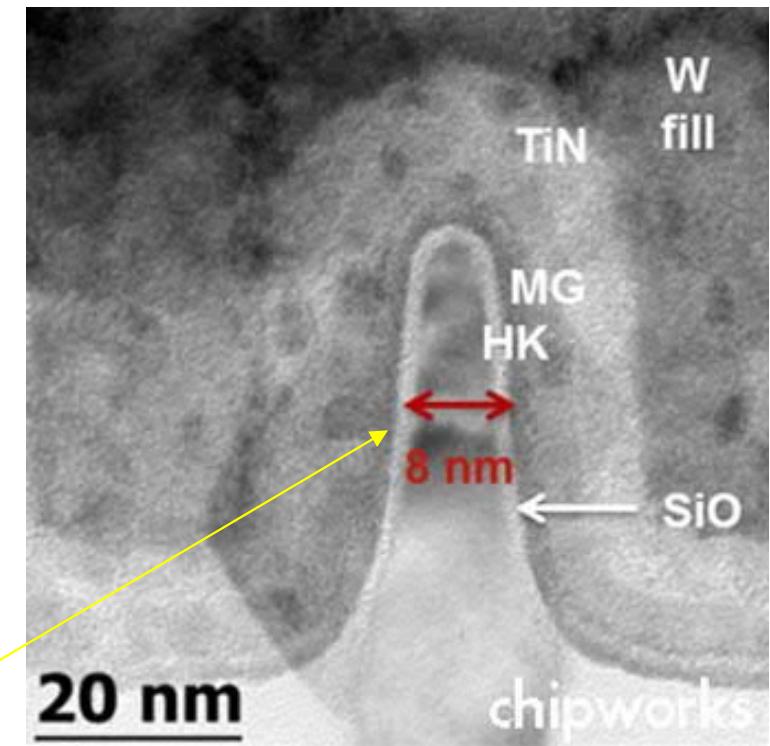
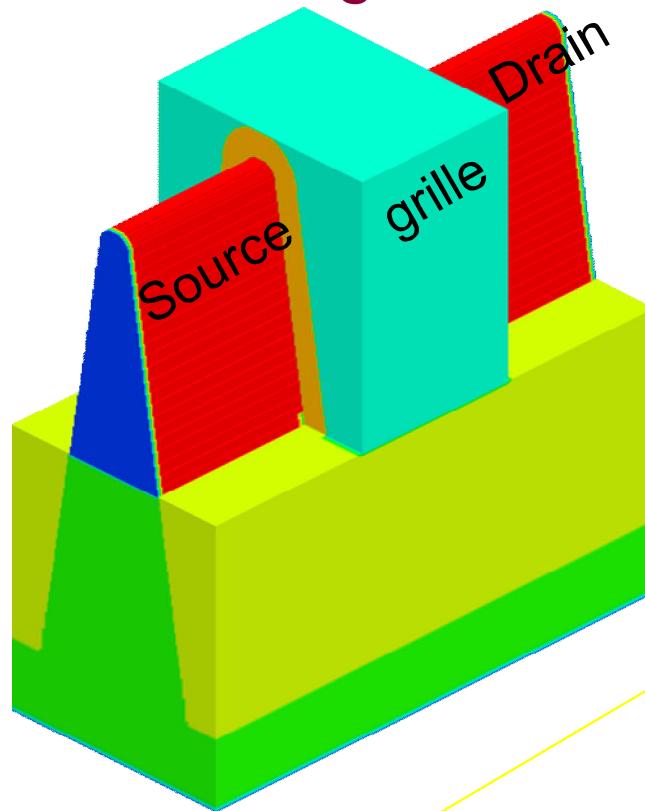
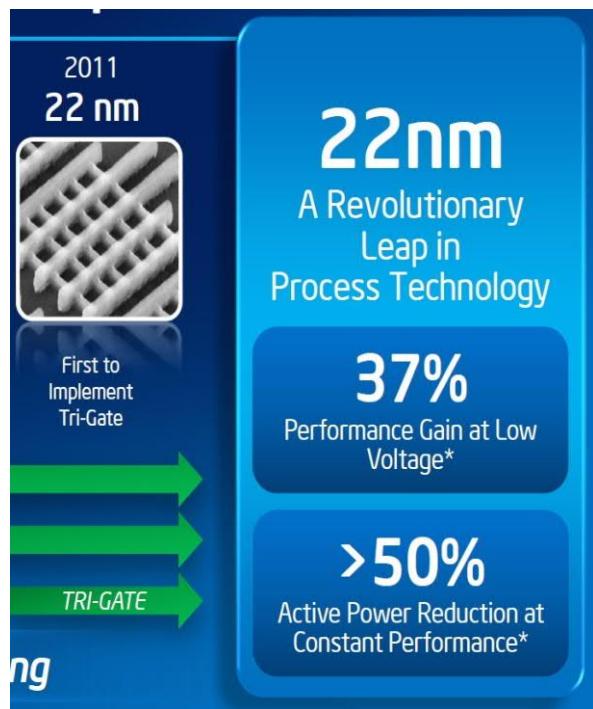
Voir [Cours 5SGM-SCM3](#) ; et S. Galdin-Retailleau et al. [« Electronique ultime »](#). In Les nanosciences : Nanotechnologies et nanophysique, Belin, 2004.

En 2009...

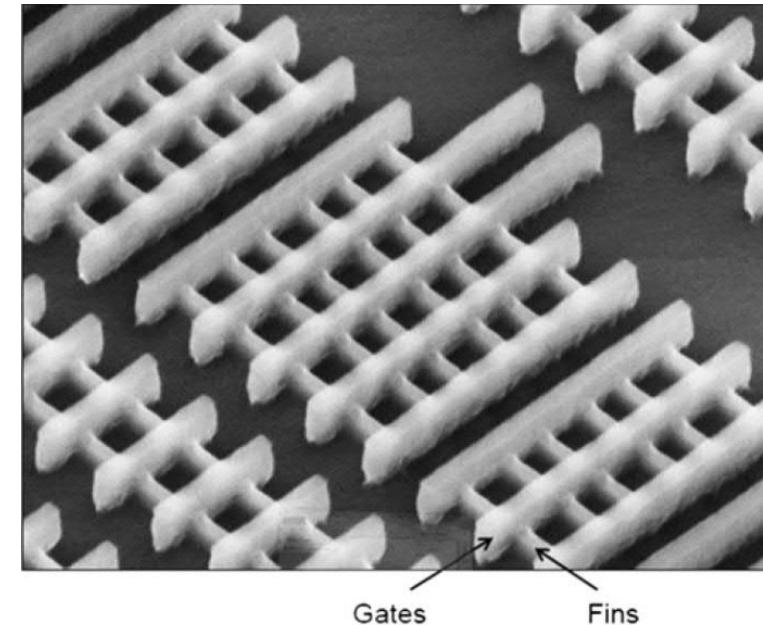
- Transistor 32 nm Intel (2009) : Petit !
- Beaucoup de matériaux différents. Ici environ :
 - 4 Diélectriques
 - 4 Métaux
 - 1-2 Siliciures
 - 2 Semi-conducteurs
 - 7-8 niveaux de dopages différents
- Plus de 300 étapes principales de réalisation, 30-40 niveaux de lithographies



En 2012 : transistor en nageoire FinFET / Tri-Gate

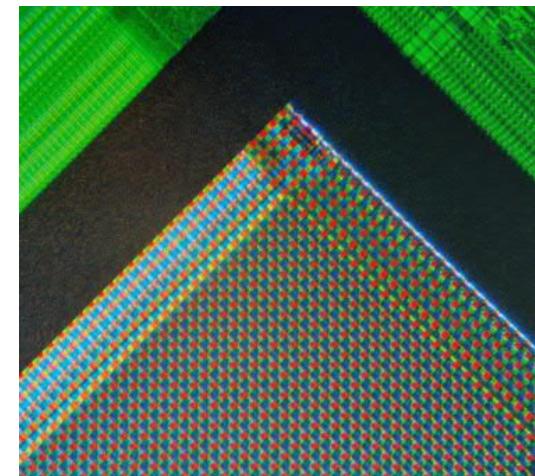
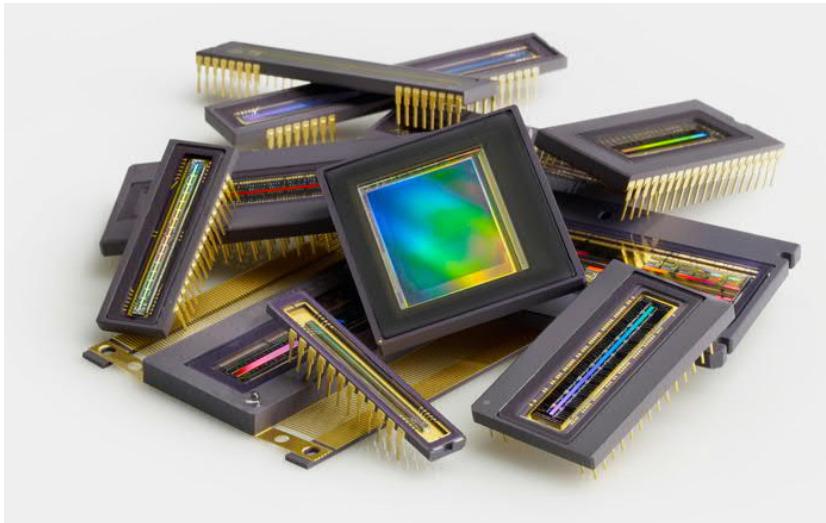
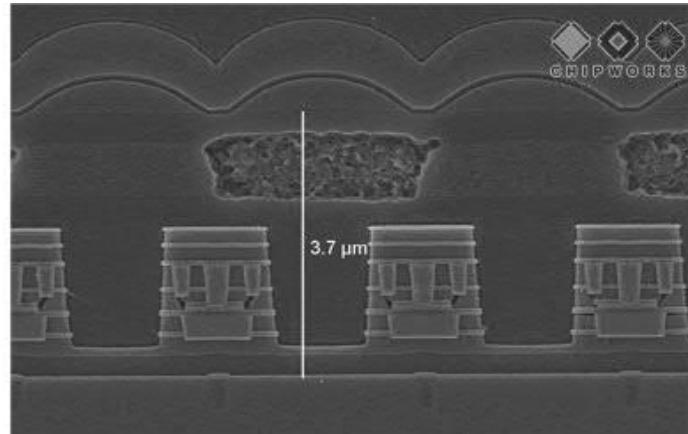


- Concept 3D vertical (après 2012 : 22 nm Intel), pour un meilleur contrôle latéral du canal
- Dimensions : 8 nm = 64 atomes, 22 nm = 176 atomes !
 - La section contient environ 1000 atomes
- Et pour le dopage, comment on fait ?!?



3-Les applications du MOS : imageurs

1. Principe
2. Photodiode
3. Technologie CCD
4. Technologie CMOS



Une application : les capteurs d'image

- 1^{ers} essais en 1965, avec structure MOS ! (2500 pixels)
- Beaucoup de développements depuis fin 90's, prédominants et omniprésents aujourd'hui
 - Ont supplanté l'imagerie argentique depuis 2006
 - Très facilement intégrable dans la chaîne de production CMOS
- Large gamme de tailles, modèles & résolutions :

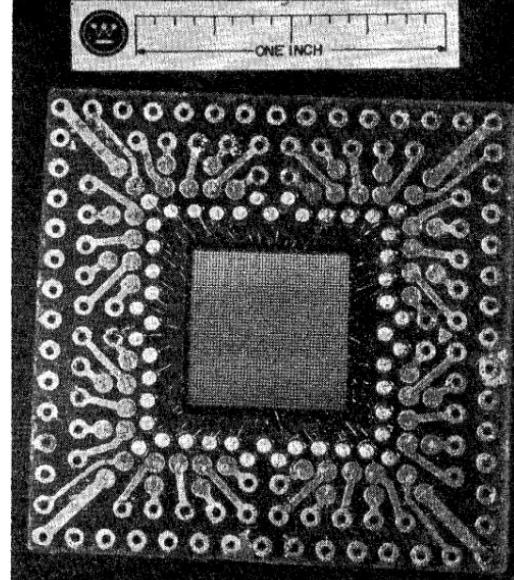


Fig. 1. Image converter mosaic packaged for insertion in solid-state camera.

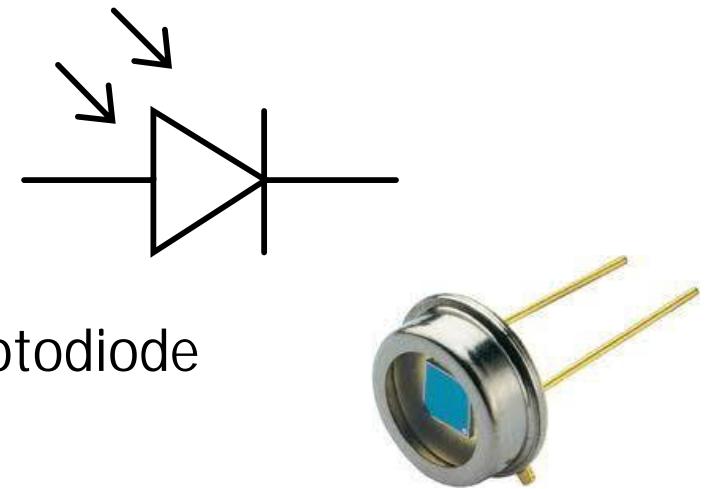
Schuster, M.A., et G. Strull. « [A monolithic mosaic of photon sensors for solid state imaging applications](#) ». In 1965 Int. Electron Devices Meeting

Specs	Samsung Galaxy S III (2nd mfr) Sensor	Apple iPhone 4S (2nd mfr) Sensor	Pentax Q Sensor	Olympus XZ-2 iHS Sensor	Nokia 808 PureView Sensor	Nikon 1 V1 Sensor	Olympus OM-D E-M5 Sensor	Pentax Pentax K-5 Sensor	Canon EOS 5D Mark III Sensor	Pentax 645D Sensor
remove	remove	remove	remove	remove	remove	remove	remove	remove	remove	remove
Product type	Mobile Phone	Mobile Phone	CSC / Mirrors	Compact Camera	Mobile Phone	CSC / Mirrors	CSC / Mirrors	DSLR Camera	DSLR Camera	Medium Format Camera
Manufacturer	Samsung	Sony	Sony	N/A	N/A	Aptina	Sony	Sony	Canon	Kodak
Commercial name	N/A	N/A	N/A	N/A	PureView Pro imaging technology	CX	Hi-Speed Live MOS	N/A	N/A	N/A
Size type	1/3.2-inch	1/3.2-inch	1/2.3-inch	1/1.7-inch	1/1.2-inch	1-inch	Micro Four Thirds	APS-C	Full Frame	Medium Format
Architecture type	BSI-CMOS	BSI-CMOS	BSI-CMOS	BSI-CMOS	CMOS	CMOS	CMOS	CMOS	CMOS	CCD

Imageur : un capteur à 2 composantes

1. La partie détection : la Photodiode

- Collecte la lumière
- Conversion photon → électron
- Disposition en matrice de pixels : 1 pixel ↔ 1 photodiode



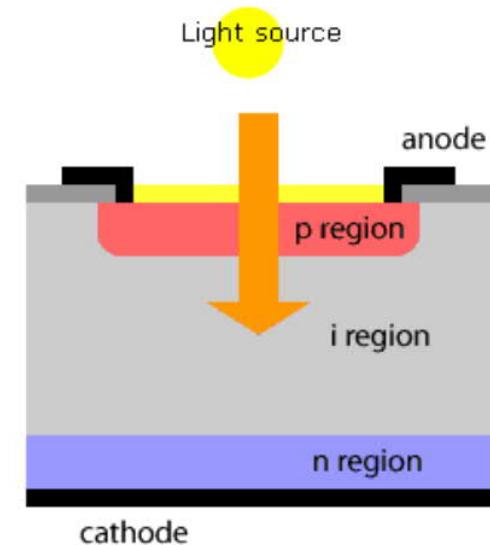
2. La partie récupération du signal :

- Collecte le courant généré sur chaque photodiode, de manière à pouvoir adresser chaque pixel
- 2 principes différents utilisés, basés sur l'une des technologies suivantes :
 - Le CCD (Charge Coupled Device)
 - Le CMOS (d'où l'appellation « capteur CMOS »)

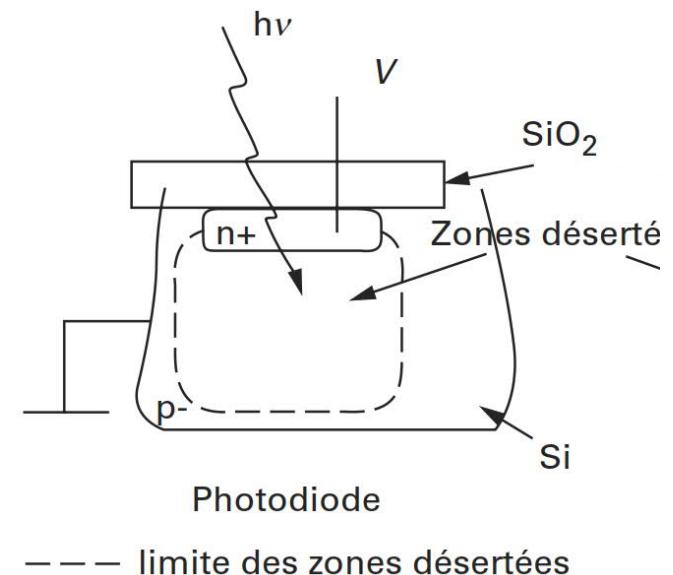
3.1 Partie active : la photodiode

(voir cours 4SGM MADISC)

- Photodiode p-i-n : la meilleure efficacité
 - mais complexe à réaliser : 1 zone intrinsèque entre 2 zones dopées
 - Compatibilité avec structure ?
- Solution plus simple : Jonction PN (ou P+NP)
 - Polarisée en inverse pour augmenter la largeur ZCE
 - ZCE = séparation trous/élec. → rendement de collecte plus élevé
- Parfait pour une mesure de flux lumineux en temps réel :
 - Courant photo-généré proportionnel à l'éclairement → fluxmètre, cellule photovoltaïque
- Mais quelle mise en œuvre pour une capture d'image sur un temps donné ? (photo, film...)



TP 4SGM-7 Silvaco



Boucharlat, [Dispositifs à transfert de charges \(CCD\)](#), Tech Ing. (2006)

Cycle de fonctionnement de la photodiode

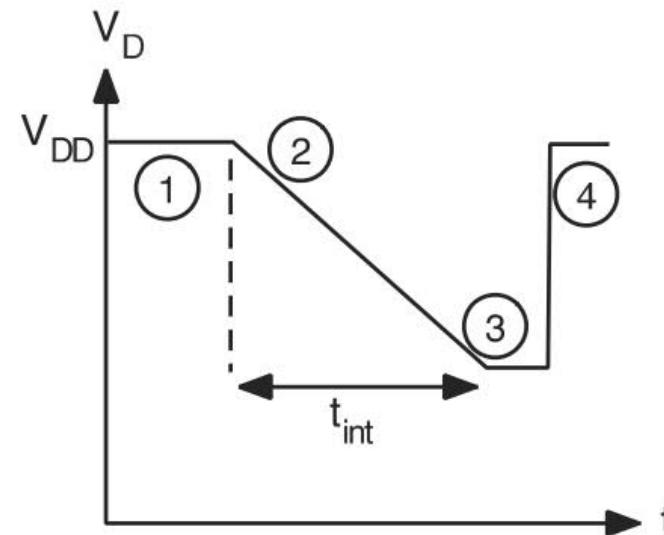
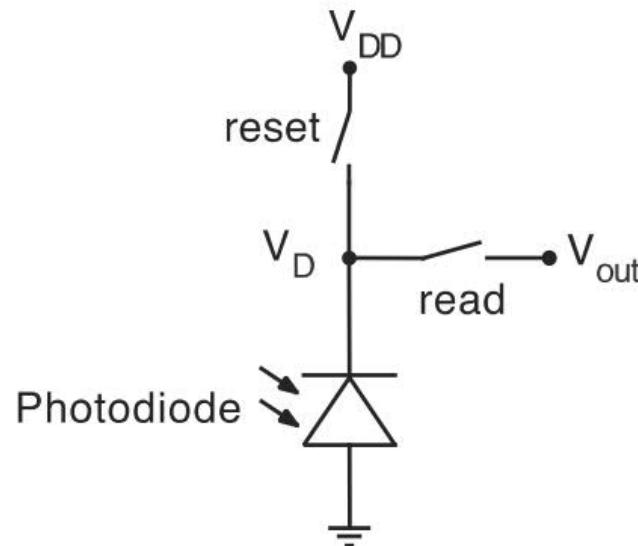
■ Principe d'accumulation :

- collecte de la charge (courant) produite par la photodiode pendant une durée variable (=temps d'exposition de la photo)
 - permet une meilleure détection dans large plage de luminosité

■ Différents systèmes existent :

- De manière g^{al}e : Photodiode APS (Active Pixel Sensor) le plus courant : couplage photodiode avec dispositif d'amplification et de suivi

■ Cycle de lecture pour une photodiode et son alimentation ([voir vidéo](#))



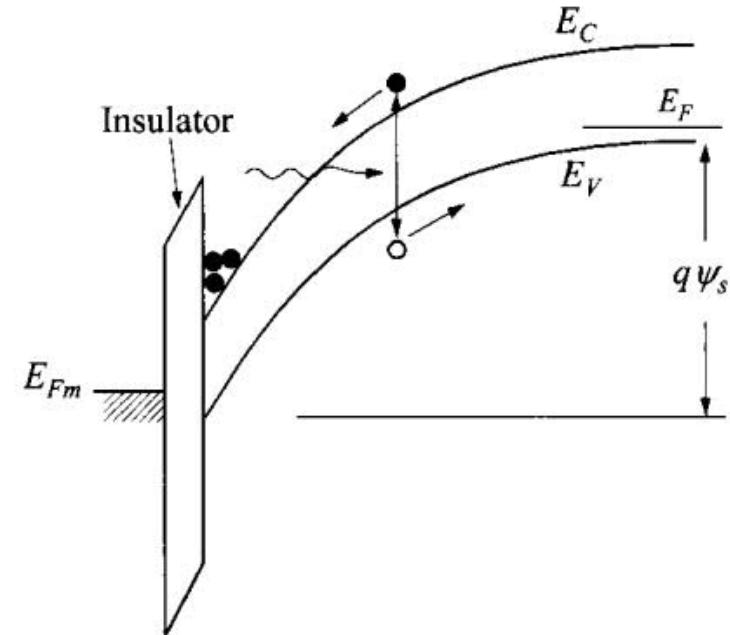
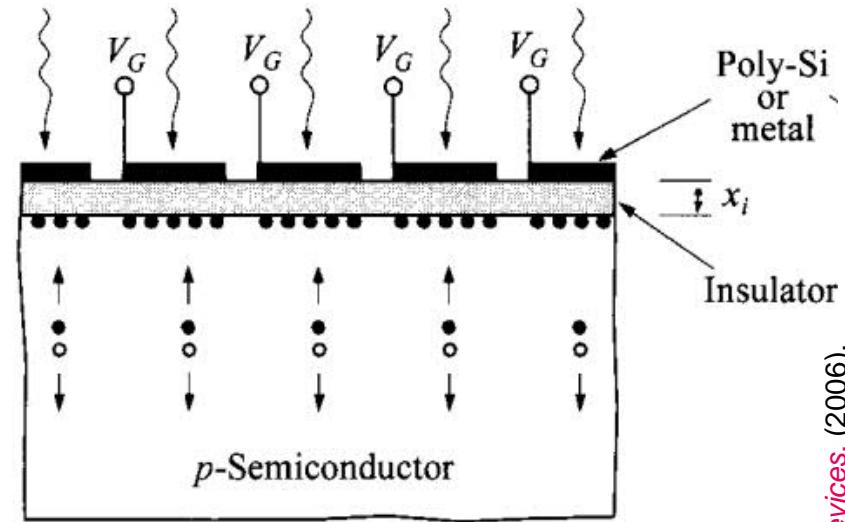
1. Fermeture de reset : $V_D = V_{DD} (> 0)$
2. Ouverture reset + obturateur optique
3. Après temps de pose $t_{int} \rightarrow$ fermeture obturateur et read : $V_{out} = V_D$
4. Ouverture read, fermeture reset

Récupération du signal en matrice

- Capteur image = matrice de photodiodes
- Problématique : Comment récupérer le signal électrique de chaque photodiode ?
 - Sur un grand nombre de pixels (plusieurs millions),
 - dans un temps minimum (utilisé aussi en vidéo),
 - et avec un minimum de contacts électriques ?
- Solution = Multiplexage : traitement séquentiel des pixels
- 2 mises en œuvre différentes :
 - CCD : transfert de charge de proche en proche
 - Transfert en série de proche en proche : ligne de décalage
 - CMOS : couplage photodiode et transistor pour adressage « simple »
 - Interrupteurs séquentiels

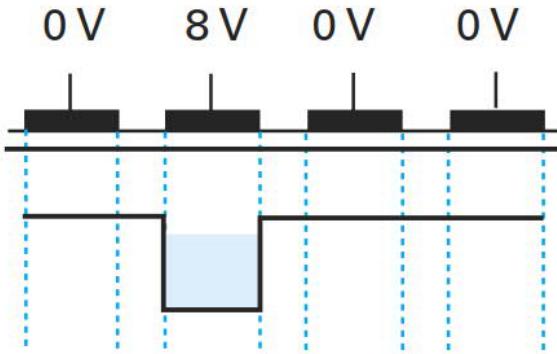
3.2 CCD : Charge Coupled Device

- 1^{ers} développements en 1969
- CCD = Dispositif à transfert de charge basé sur la structure MOS
 - Applications diverses, principalement imageurs
- Principe basé sur le stockage et le déplacement de charges d'une capa MOS à une autre
 - La charge est stockée dans la zone d'inversion
- La capa MOS peut aussi être utilisée directement comme photodétecteur
 - application imageur en 1970 (Boyle et Schmidt)

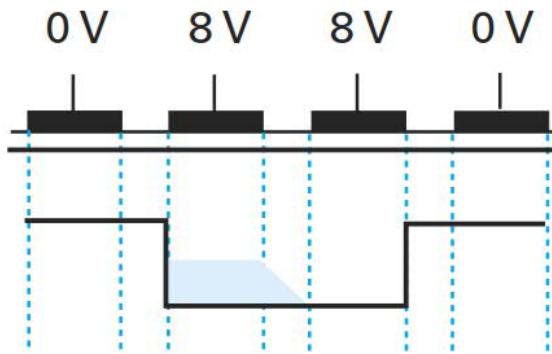


Transfert de charge CCD

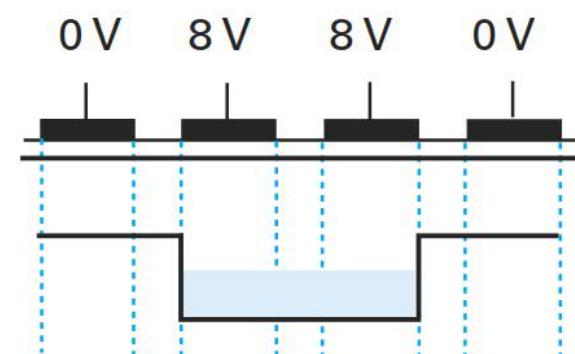
- Transfert de charge par glissement de la polarisation entre capacités MOS :
 - La tension d'inversion de la capa MOS est ici de 8V, et de bande plate à 0V (pour simplifier)



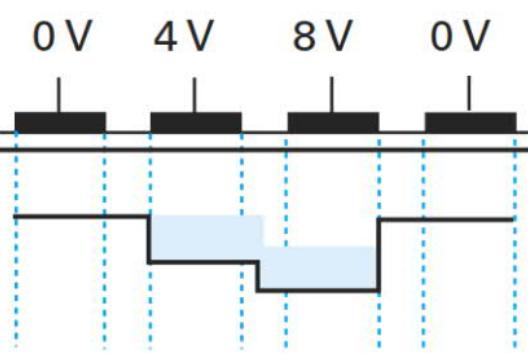
(a) puits initial



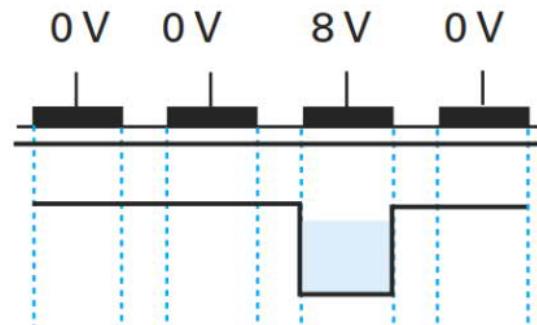
(b) formation du puits voisin



(c) répartition des charges sous les deux électrodes adjacentes



(d) transfert des charges du premier puits vers le second

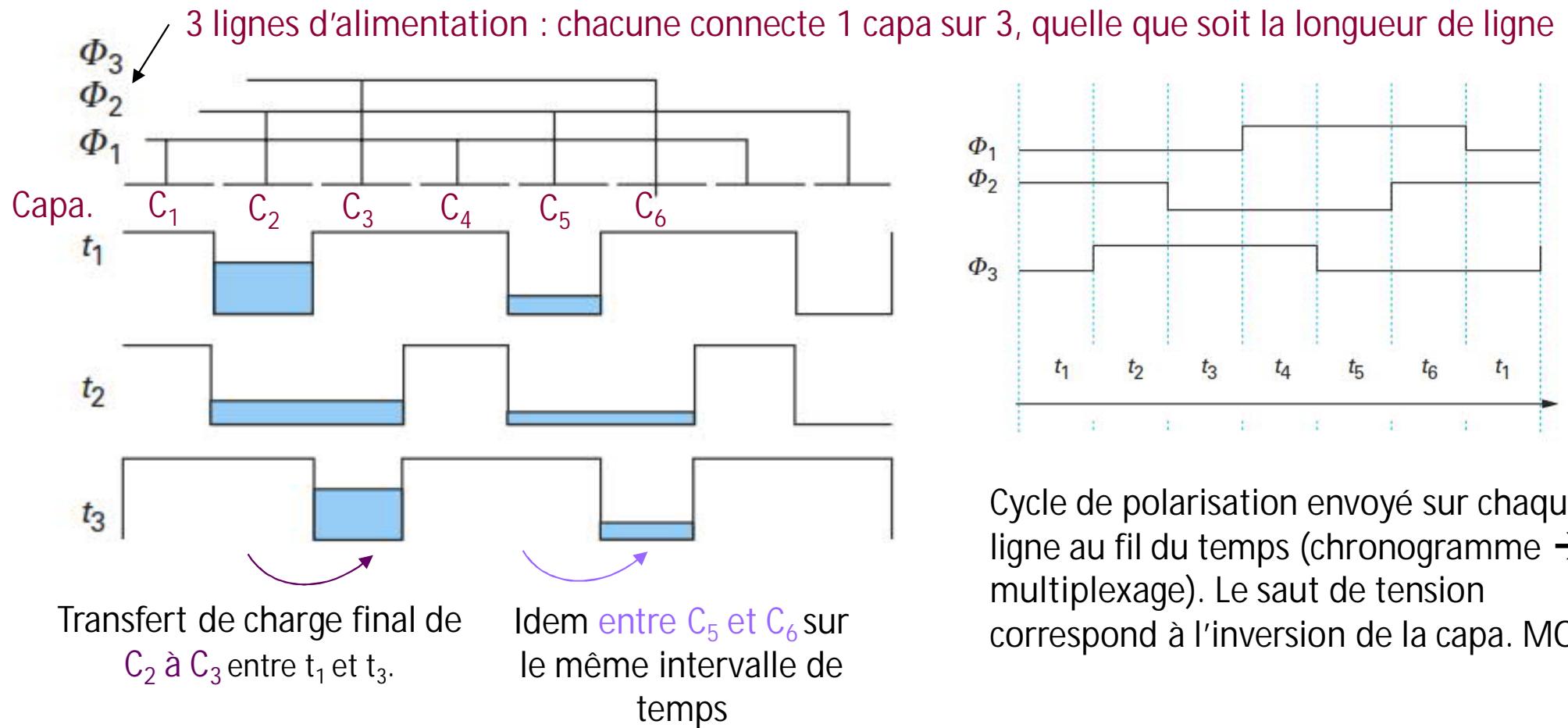


(e) charges rassemblées dans le puits final

- Transfert de charges sur la ligne de capa. (ligne à retard).
- Voir TD-CCD

Multiplexage et chronogramme sur CCD

- Mais comment gérer la polarisation de chaque capacité ?
- Pour alimenter la ligne de capa., plusieurs solutions possibles.
 - Ici exemple avec un transfert à 3 phases :



Cycle de polarisation envoyé sur chaque ligne au fil du temps (chronogramme → multiplexage). Le saut de tension correspond à l'inversion de la capa. MOS.

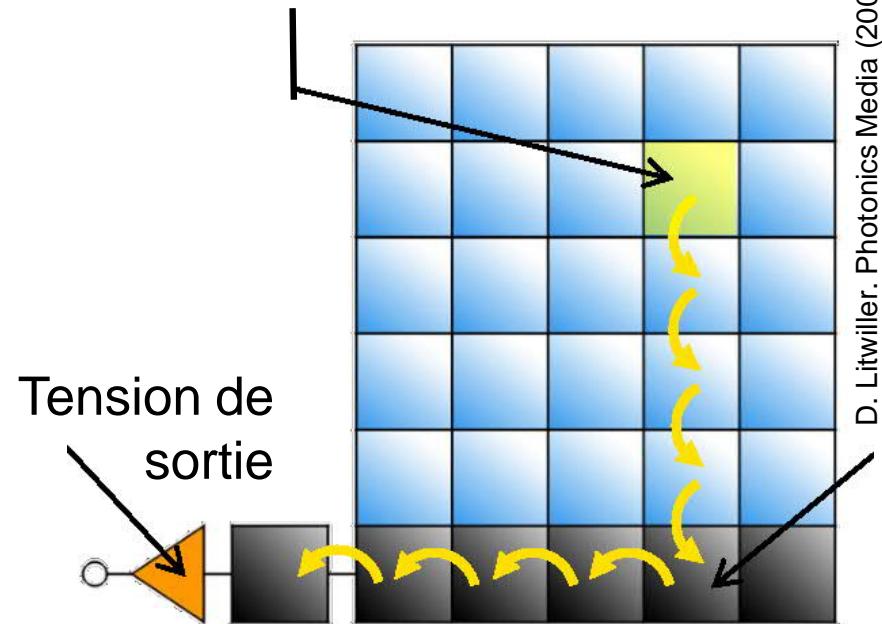
Transfert global sur l'imageur

- Sur une matrice de pixels, il faut :
 1. Transférer séquentiellement chaque colonne sur un ligne de sortie
 2. Transférer en extrémité de colonne les charges vers la sortie au fur et à mesure
 3. Transférer la colonne suivante

➤ Induit un délai de traitement pour le transfert de la matrice complète

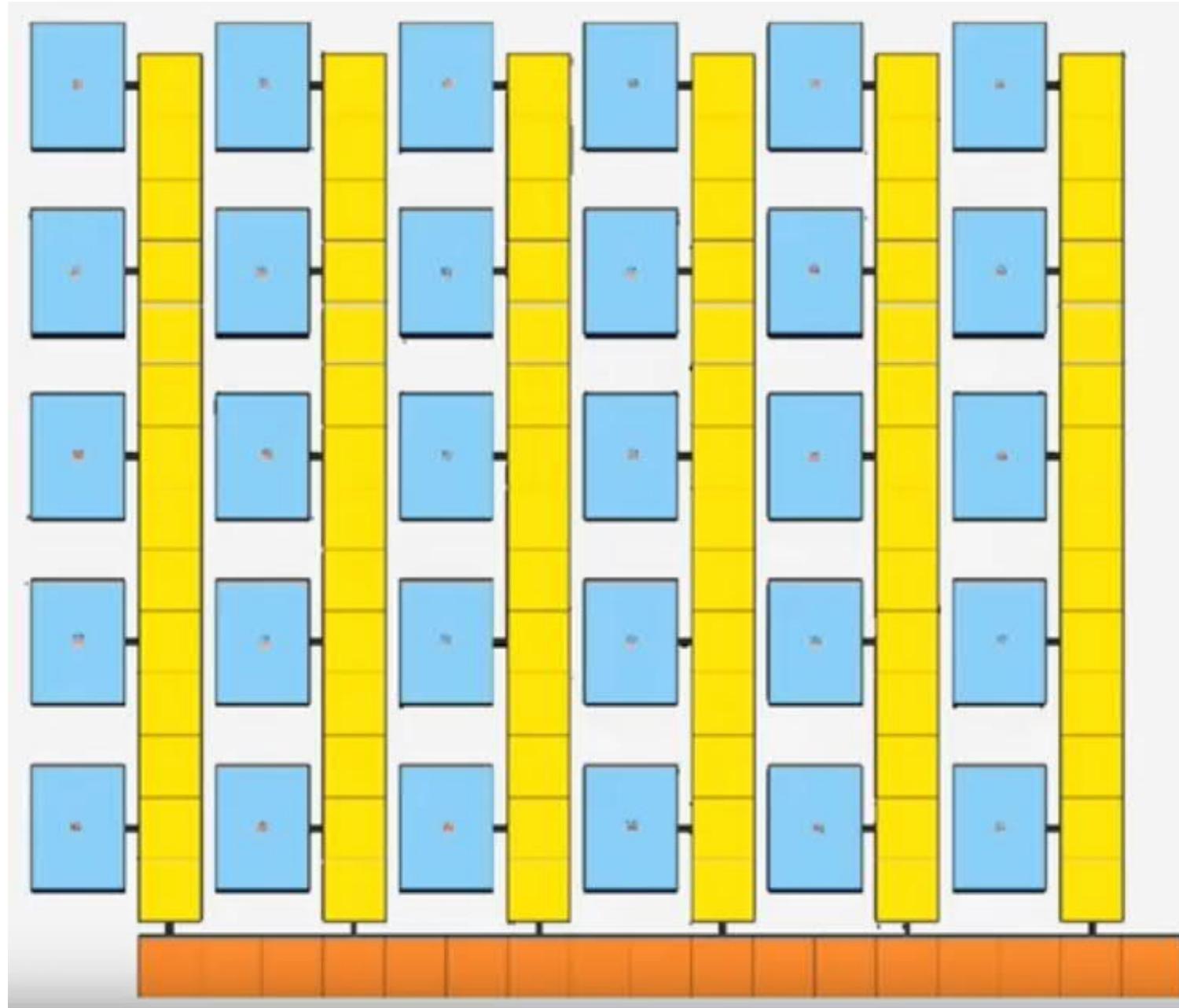
■ Des solutions se sont développées pour un adressage plus rapide et des cycles de transfert parallèles entre colonnes (mémoires tampons intermédiaires...)

Pixel: conversion photons → électrons



D. Litwiller. Photonics Media (2005).

Vidéo transfert CCD (by Automated Vision)



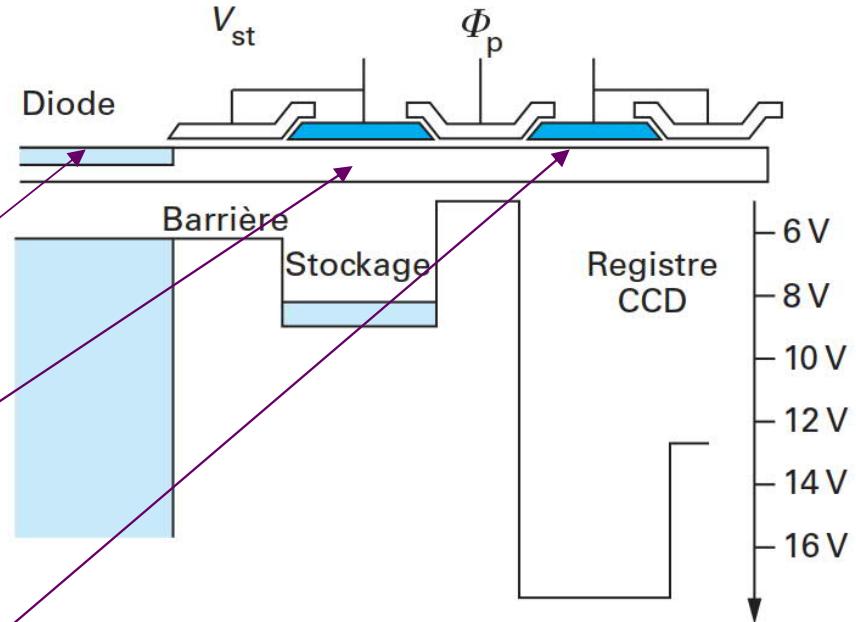
PhotodéTECTeur pour les CCD

- L'idée d'utiliser la capa MOS à la fois pour la photo-génération de charge et le transfert n'est pas satisfaisante :

- Sensibilité à la lumière de la capa insuffisante
 - faible profondeur d'inversion
 - contact présent en surface

- On préfère un couplage entre :

- Une **photodiode** pour la génération de porteurs sous éclairement
- Une **capa MOS** qui sert de réservoir de stockage du pixel, dans l'attente d'être lue par la **ligne CCD**.



Structure d'un pixel CCD et la polarisation liée

- Tout ça prend de la place : il faut maximiser la surface « active »=photodiode

Applications du CCD

■ Imageur :

- 1974, 1^{er} CCD 100x100 pixels
- Encore utilisé mais supplanté par les imageurs CMOS (voir comparaison CCD/CMOS)

■ Barrette CCD :

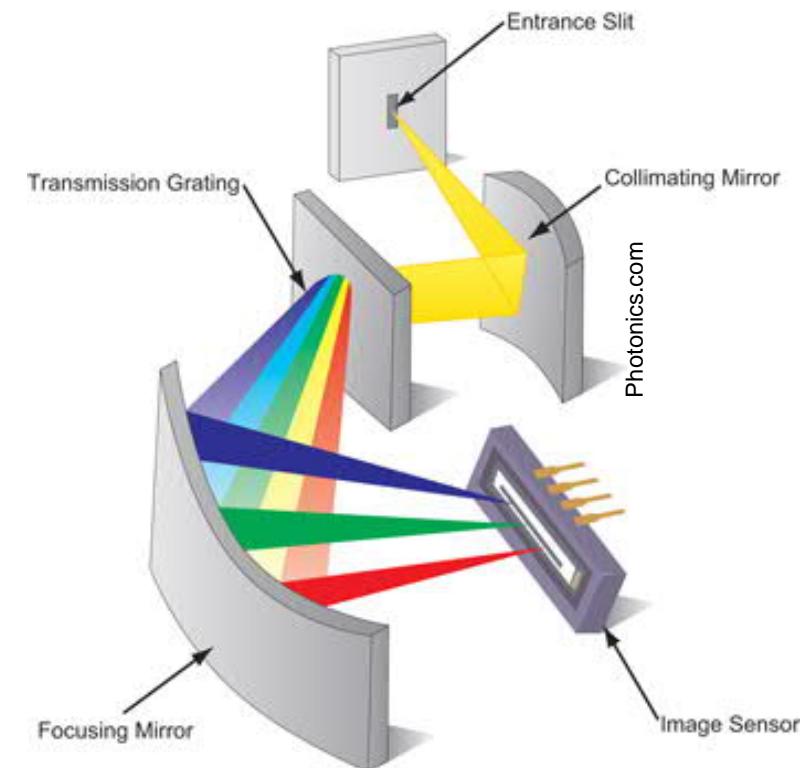
- Utilisation par exemple dans les spectrophotomètres : analyse spectrale en temps réel (beaucoup plus rapide que le monochromateur !)



Spectrophotomètre utilisé en TP 3 et 4 SGM



Thorlabs.com



Principe du spectromètre CCD

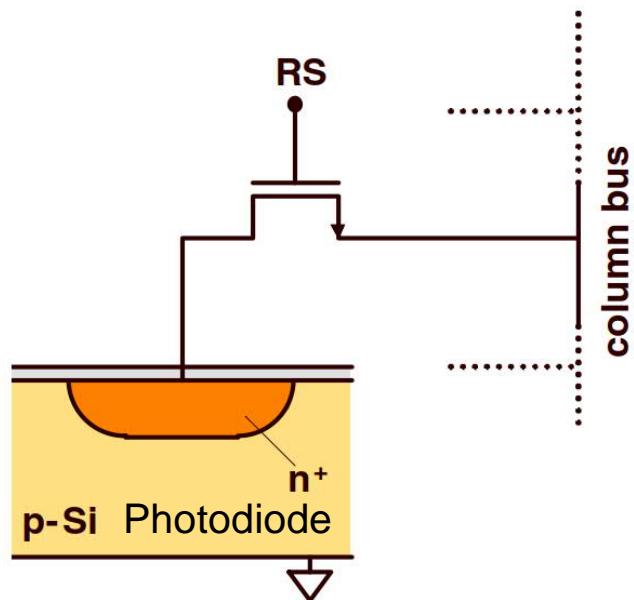


Hamamatsu Sensors

3.3 Photodétecteur CMOS

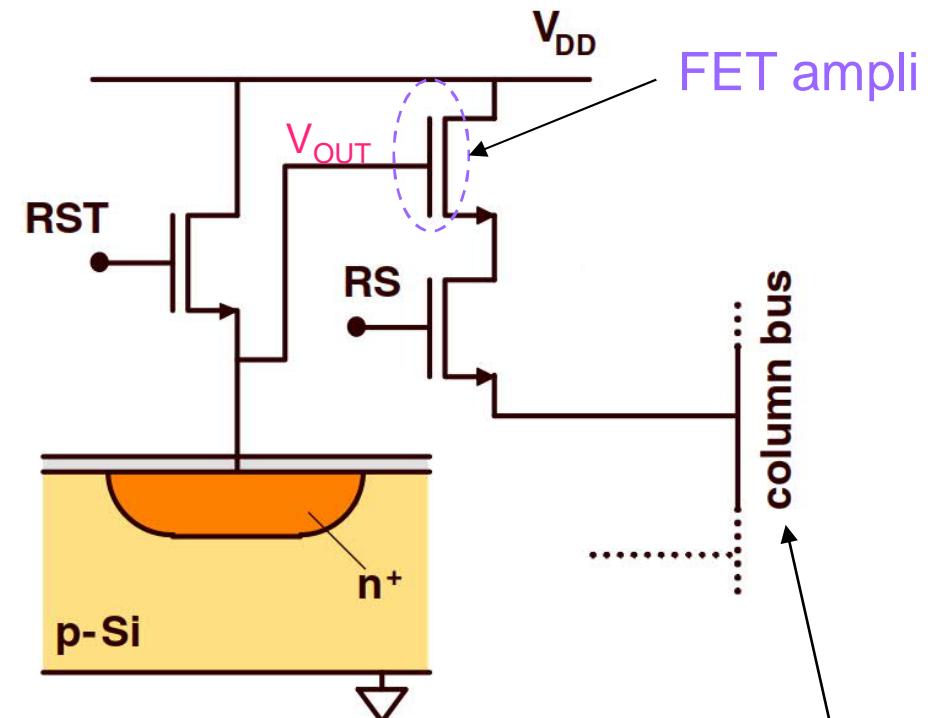
- 1965 : idée d'intégrer sur un pixel le photodétecteur et son amplificateur et lecteur
- Mais en 1970s : difficultés de réalisation : CCD plus efficace car surface active du pixel plus grande (le CMOS a besoin en plus du transistor pour la lecture, la partie photodiode est réduite)
- Concept :
 - Couplage d'une photodiode avec transistor(s) MOS
 - pixel actif avec amplification du signal (APS : Active Pixel Sensing)
- Différentes configurations existent :
 - La plus simple : 1 photodiode + 3 transistors (MOSFET)
 - Aujourd'hui : plutôt avec 4 MOSFET

PhotodéTECTeur CMOS : comparaison passif/actif



■ Capteur passif (1 FET : PPS)

- RS : select pixel : permet de vider la charge accumulée dans la photodiode

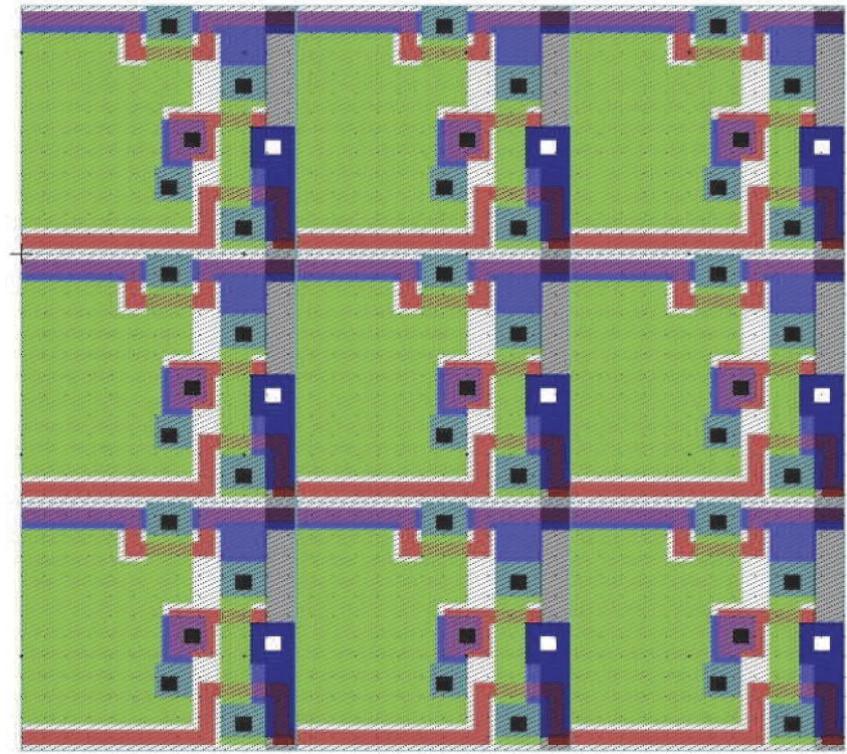
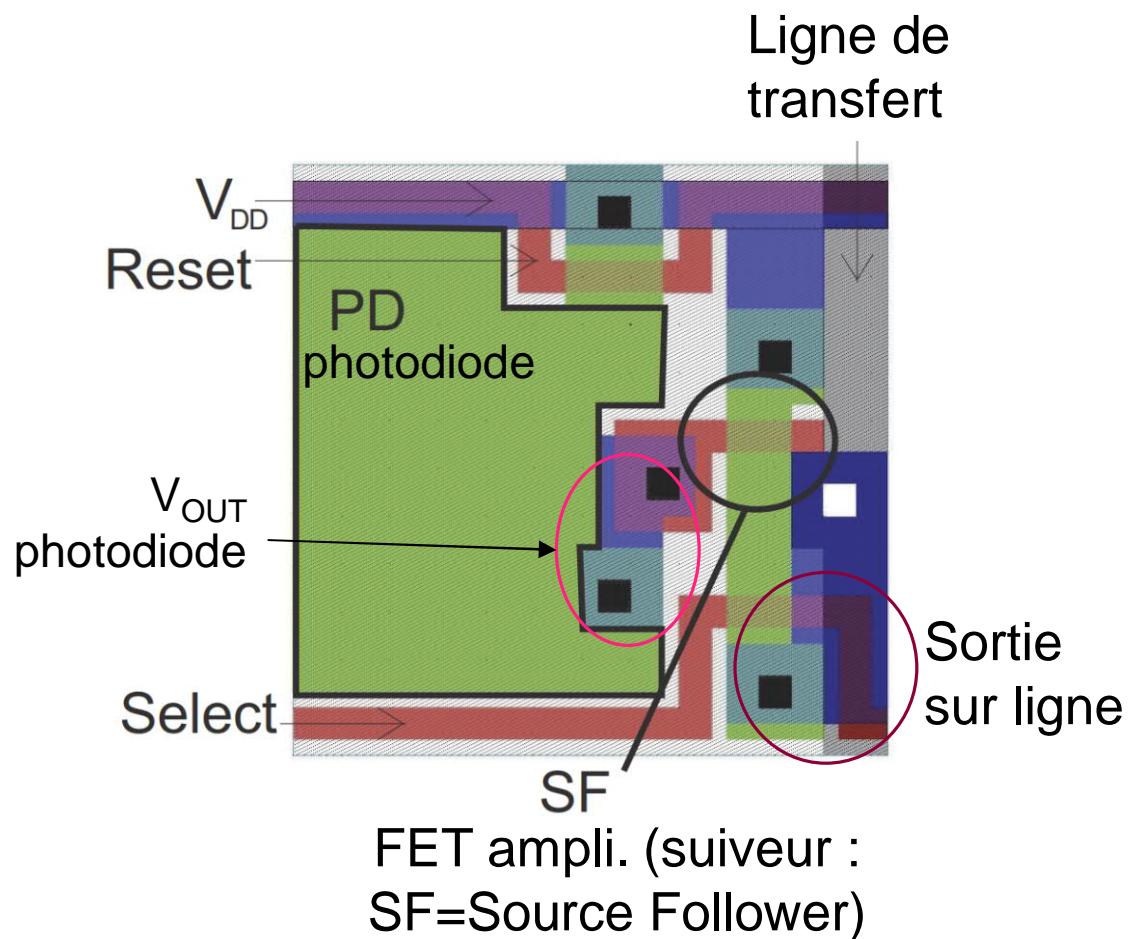


■ Capteur actif (APS) : 3 FET

- RST : reset (polarisation photodiode)
- 1 ampli (source follower) : le V_{OUT} de la photodiode sert à commander le FET → effet d'amplification signal
- RS : select : permet le transfert dans la ligne de collecte

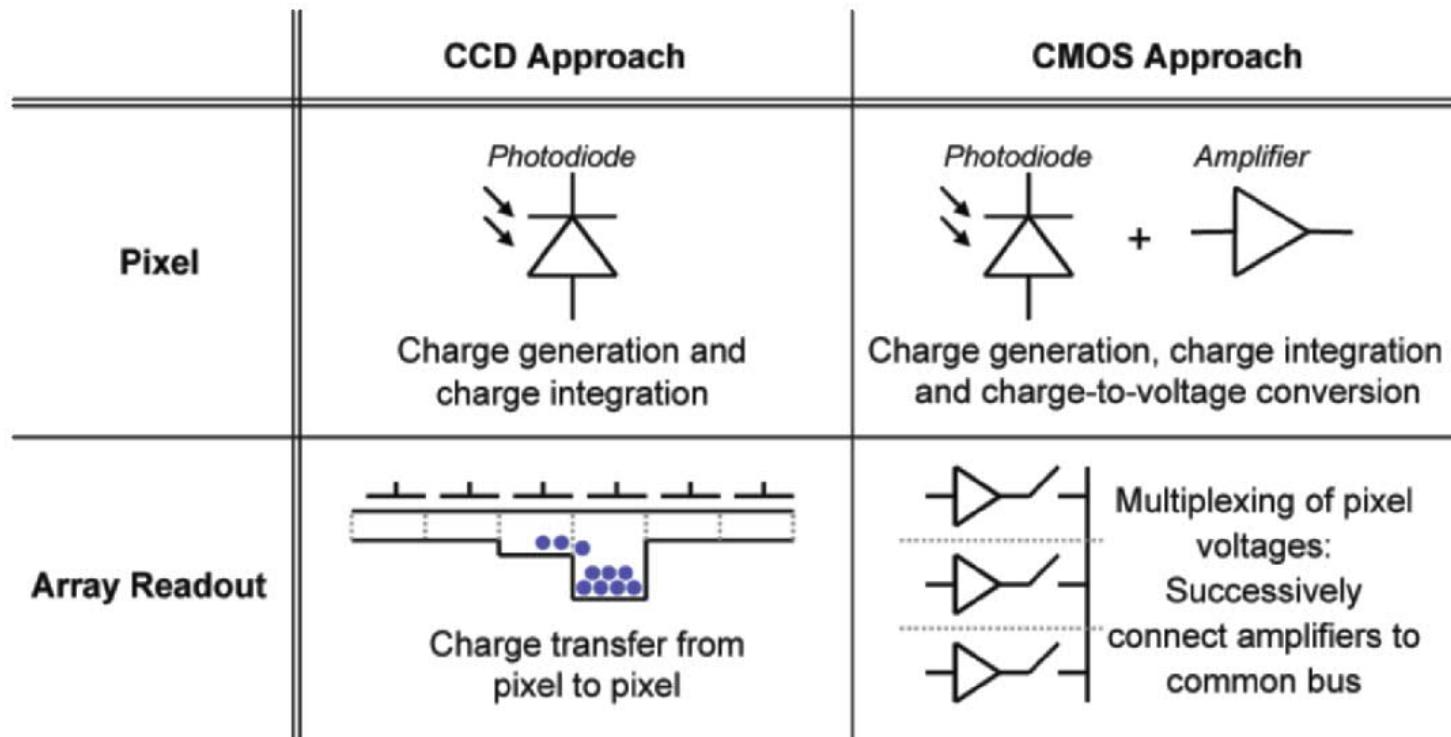
Schéma fonctionnel

- Layout (cf. code couleur cours TELEMS)
 - APS 3 FET
- Encombrement sur la matrice de pixel



Fonctionnement séquentiel CMOS

- Sur un CCD, tous les pixels sont exposés en même temps puis leur charge est stockée avant transfert
- Sur CMOS pas de stockage :
 - Chaque transistor suiveur est adressé séquentiellement sur un ligne
 - Donc chaque pixel n'est pas exposé exactement au même moment (mais si l'obturateur est ouvert) : le temps d'intégration est décalé d'un pixel à l'autre

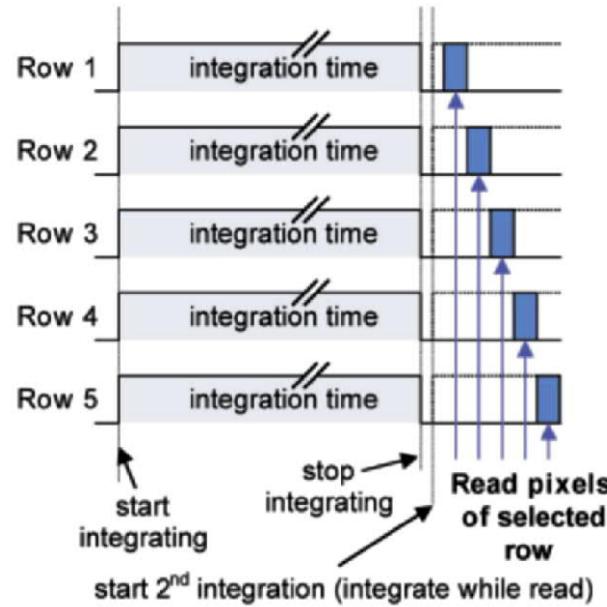


Hoffman et al. CMOS Detector Technology, Exp. Astronomy (2006)

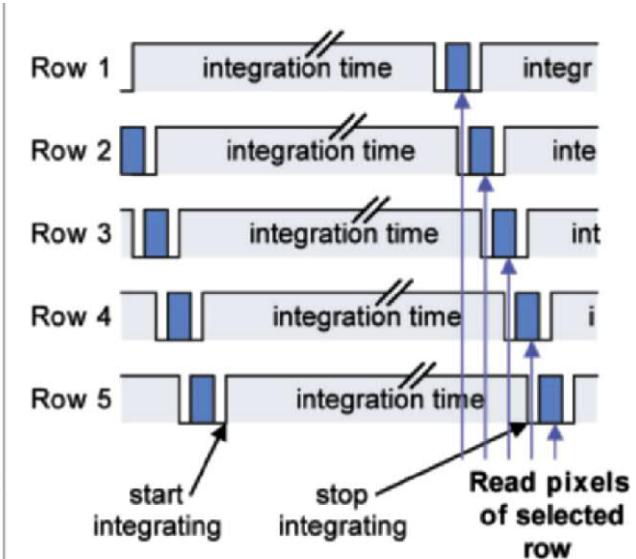
Vidéo du fonctionnement complet du CMOS sur Automated Vision Inc.

Retard au déclenchement CMOS

Pendant la phase d'exposition (obturateur mécanique ouvert), le temps d'intégration est décalé d'un pixel à l'autre sur le CMOS (car commande et lecture de chaque ampli suiveur se fait séquentiellement)



Cas CCD



Cas CMOS

- Illustration : Impact sur l'image de cordes de guitare en vibration
- (Mais des solutions existent pour pallier ce problème...)

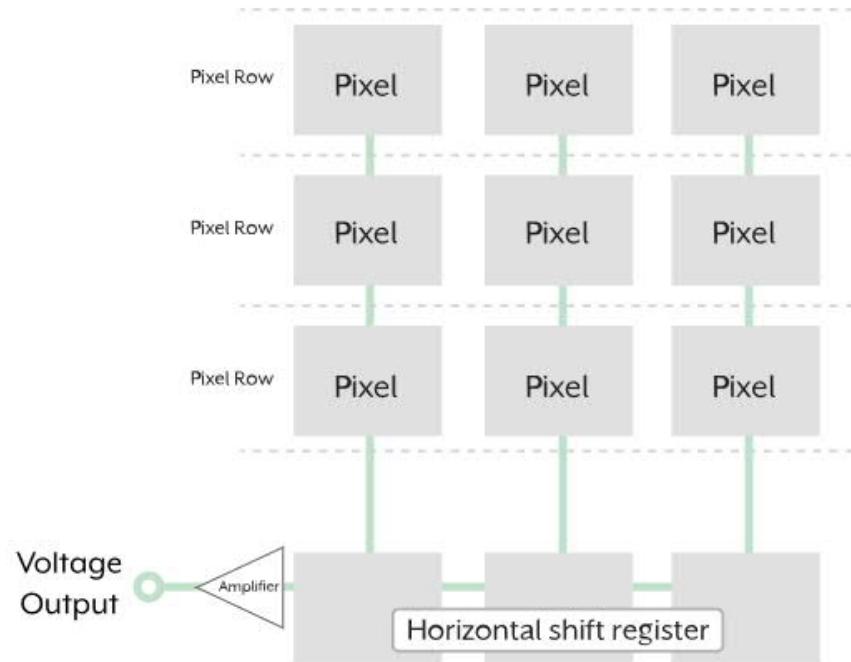


(a) Global Shutter
(SS=1/5000 s)



(b) Rolling Shutter
(SS=1/5000 s)

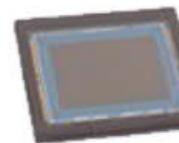
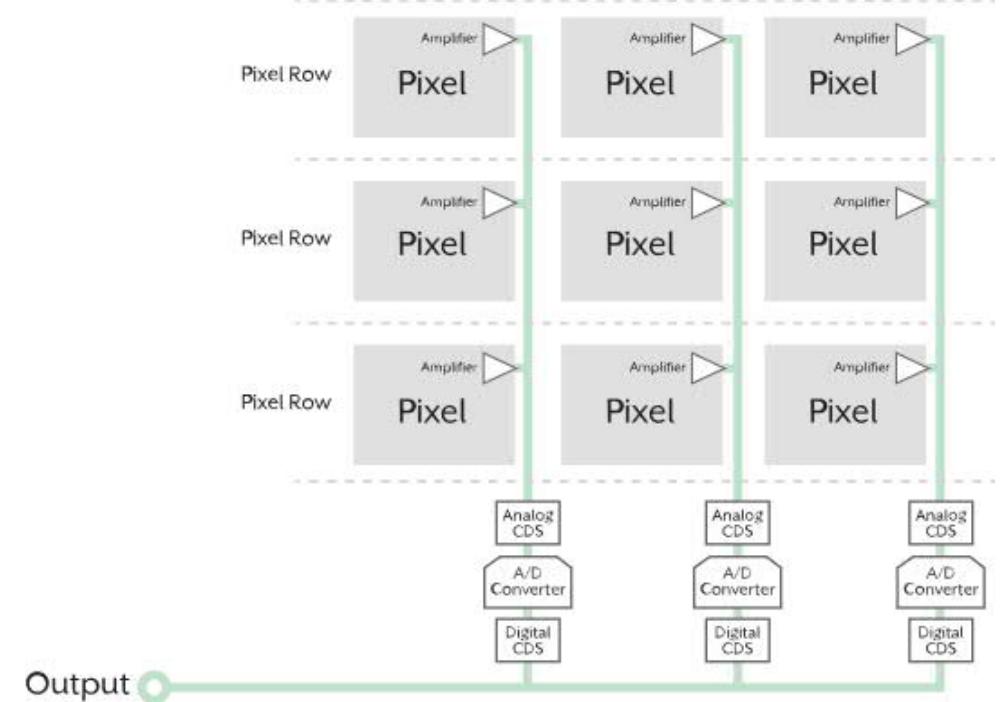
Comparaison imageurs CCD/CMOS



CCD characteristics:

- Global shutter
- Low noise
- High dynamic range
- Medium range frame rates
- Subject to smearing

smearing : débordement de charge d'un puit à l'autre en cas de forte luminosité

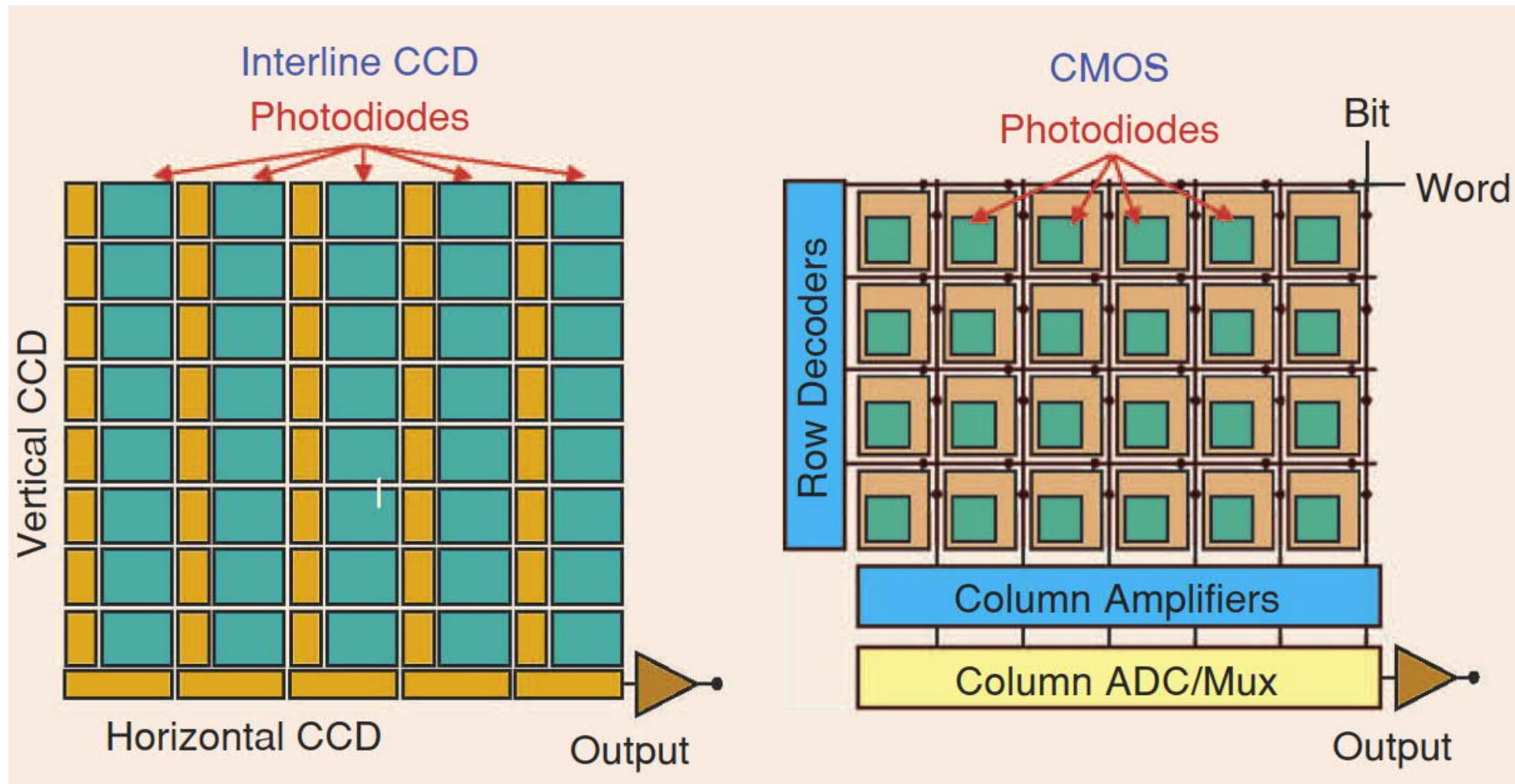


Modern CMOS characteristics:

- Global shutter and rolling shutter models
- Low to very low noise
- High to very high dynamic
- Very high frame rates
- No smearing

Comparaison matrice CMOS & CCD

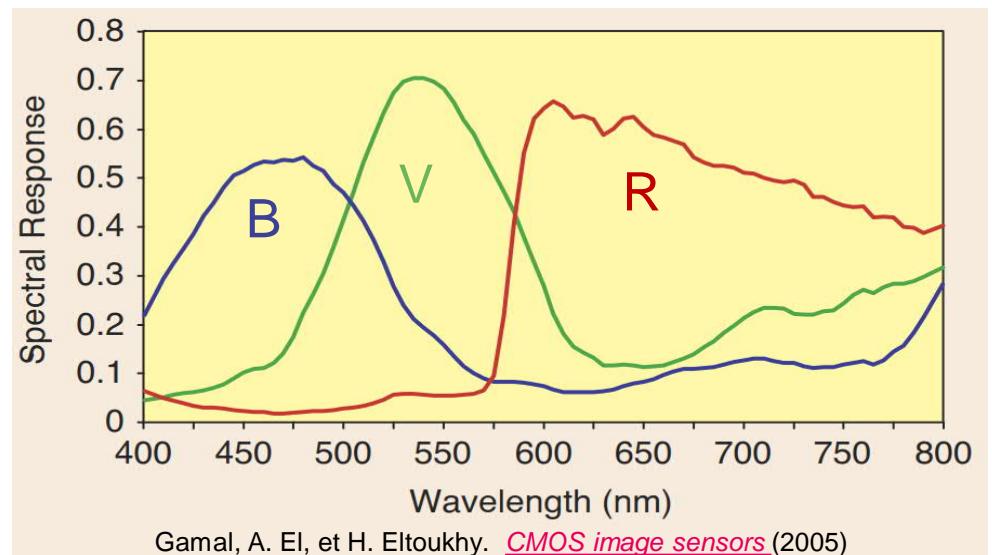
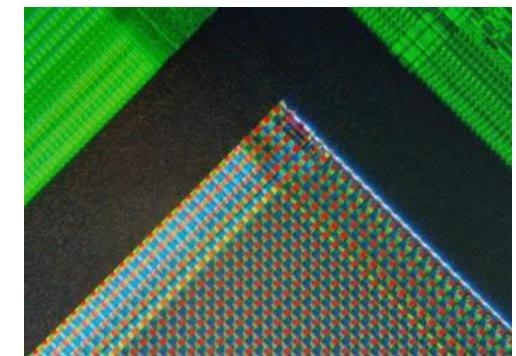
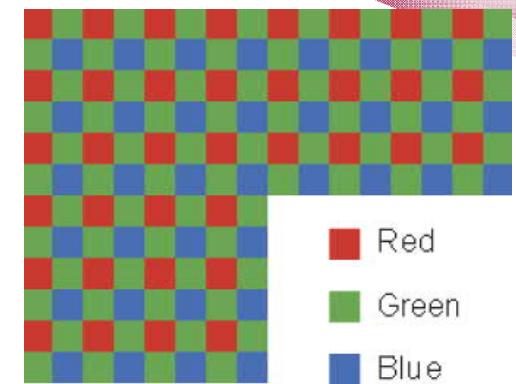
- Multiplexage de rigueur !



Gamal et al., *CMOS image sensors, IEEE Circuits and Devices Mag.* (2005)

3.4 Et la couleur ?

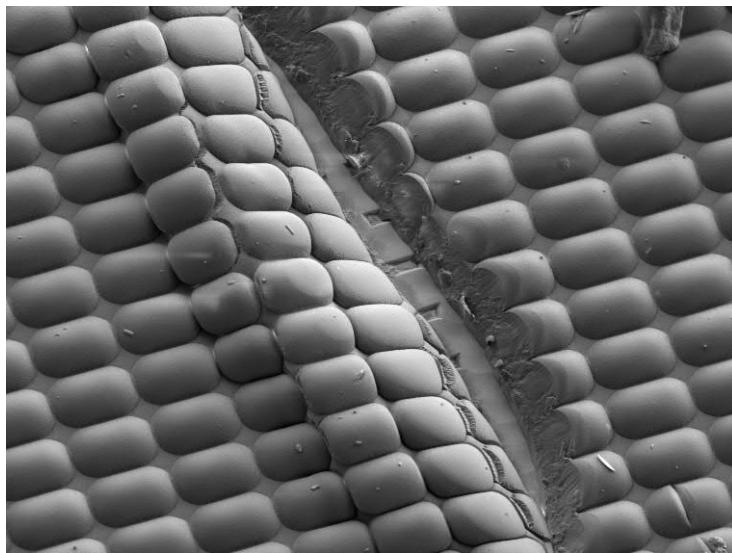
- La photodiode détecte les photons visibles indifféremment (tant que $E_{\text{photon}} \geq E_{\text{gap}}$)
- Pour la couleur : utilisation de la synthèse additive RVB (Rouge/Vert/Bleu)
 - 1 Filtre sur chaque pixel : R, V ou B (mais la photodiode en Si ne change pas)
 - Disposition des filtres en Matrice de Bayer
- Même principe que les cellules sensibles de l'œil, et mêmes gammes spectrales
 - Chaque pixel a donc une réponse spectrale sur une gamme donnée



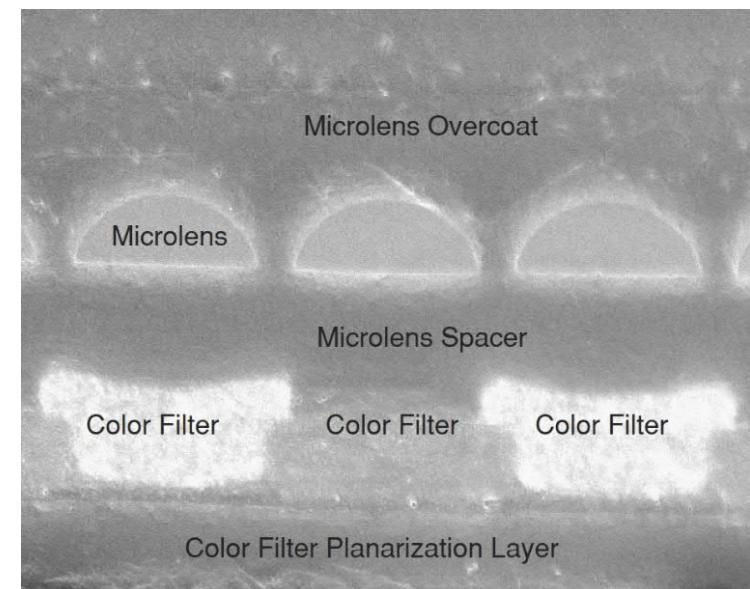
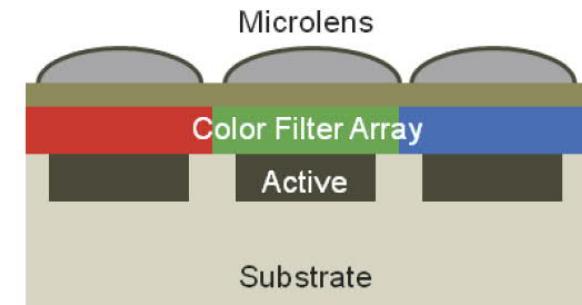
A spectral response curve for a typical 0.18- μm CMOS image sensor.

Couleur

- Filtre de couleur réalisé par couche mince diélectrique, d'épaisseur (et/ou de matériau) différente (cf. [TP 3SGM réflectivité couches mince](#))
- Combinaison avec micro-lentilles : augmentation de la surface utile du pixel



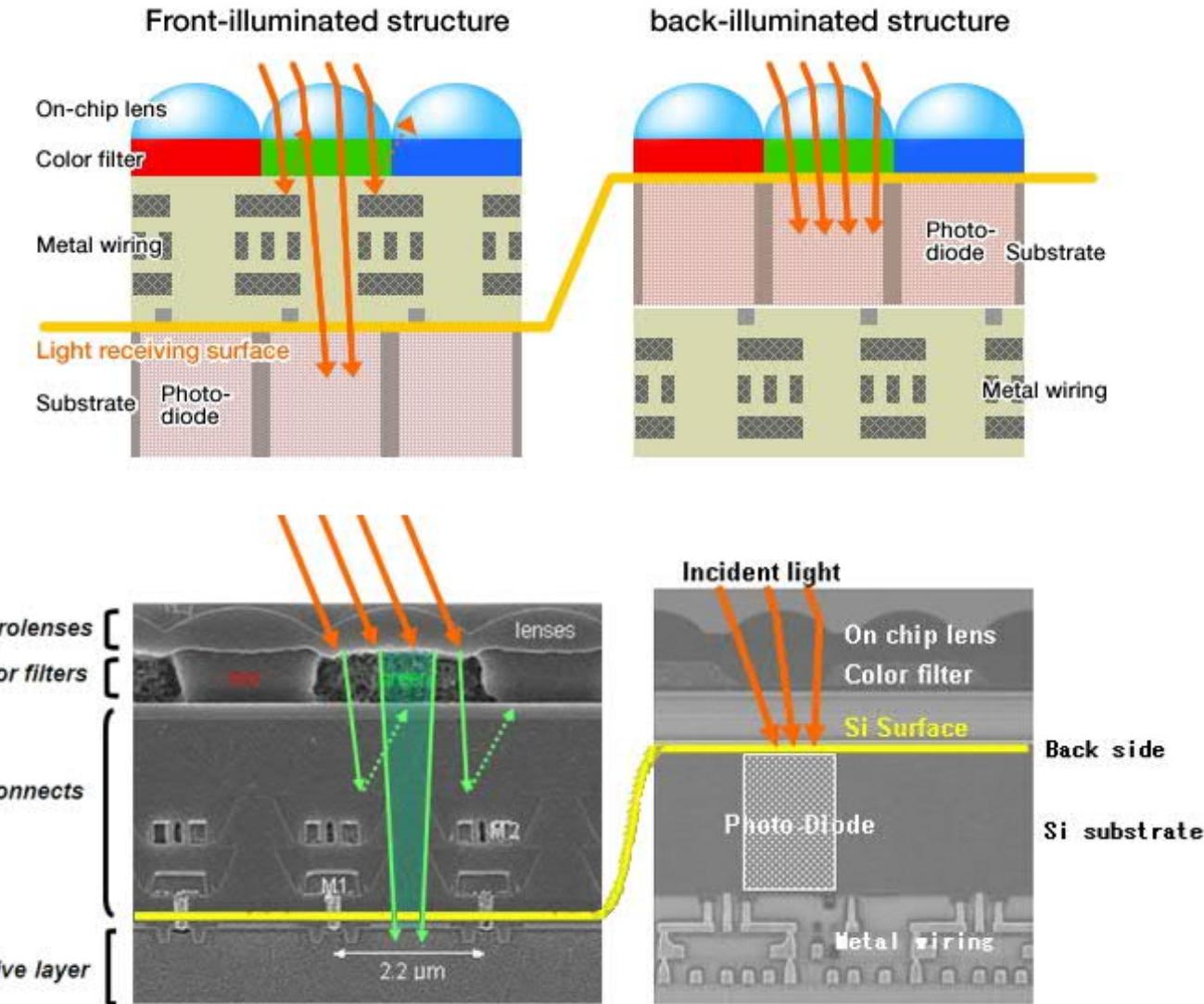
Microlens array of a CCD sensor (Zeiss.com)



Gamal, A. El, et al. CMOS image sensors. (2005)

Backlight CMOS Sensors

- Problème du CMOS : la surface du pixel est encombrée (PD+3-4 FET)
- Pour augmenter la surface de la partie photodiode (et donc la sensibilité) → retournement de la partie PD ; contacts et FET en face arrière



Bibliographie

■ Imageurs :

- Bigas, M., E. Cabruja, J. Forest, et J. Salvi. « Review of CMOS Image Sensors ». Microelectronics Journal 37, n° 5 (mai 2006): 433-51. <https://doi.org/10.1016/j.mejo.2005.07.002>.
- Boucharat, Gilles. « Dispositifs à transfert de charges (CCD) ». In Techniques de l'ingénieur, E2530:24. Électronique, 10 février 2006. <http://www.techniques.ingenieur.fr/base-documentaire/electronique-photonique-th13/electronique-analogique-42279210/dispositifs-a-transfert-de-charges-ccd-e2530/>.
- Gamal, A. El, et H. Eltoukhy. « CMOS image sensors ». IEEE Circuits and Devices Magazine 21, n° 3 (mai 2005): 6-20. <https://doi.org/10.1109/MCD.2005.1438751>.
- H., Albert, Maurice C-K., et Vamsy P. « CMOS Photodetectors ». In Photodiodes - World Activities in 2011, édité par Jeong Woo Park. InTech, 2011. <https://doi.org/10.5772/20194>.
- Theuwissen, Albert J.P. « CMOS Image Sensors: State-of-the-Art ». Solid-State Electronics 52, n° 9 (septembre 2008): 1401-6. <https://doi.org/10.1016/j.sse.2008.04.012>.
- Hoffman, Alan, Markus Loose, et Vyshnavi Suntharalingam. « CMOS Detector Technology ». Experimental Astronomy 19, n° 1-3 (10 juillet 2006): 111-34. <https://doi.org/10.1007/s10686-005-9013-2>.