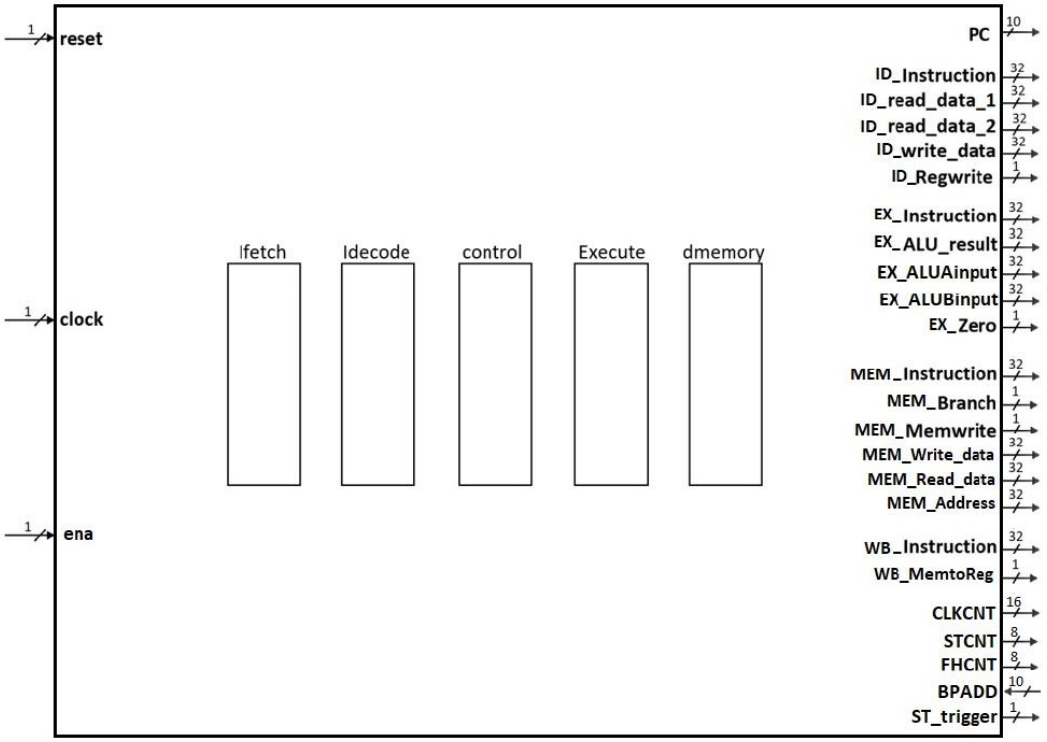
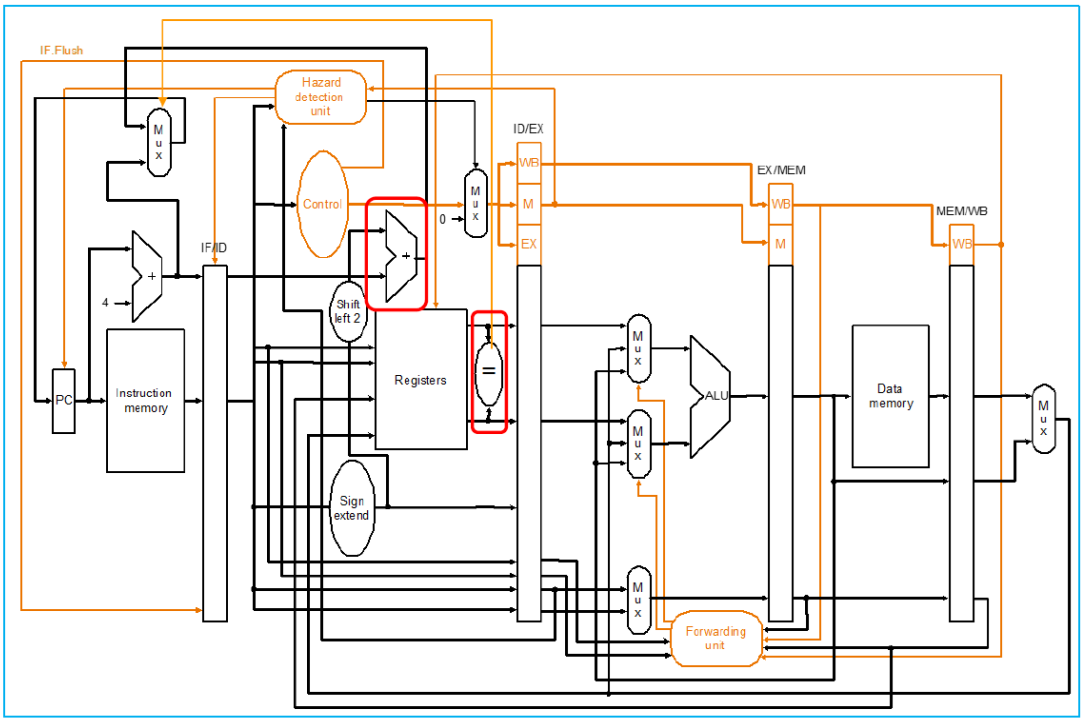
שלום בן-יאיר 308374529
קרן מזעקי 318501335

ניסוי 5:

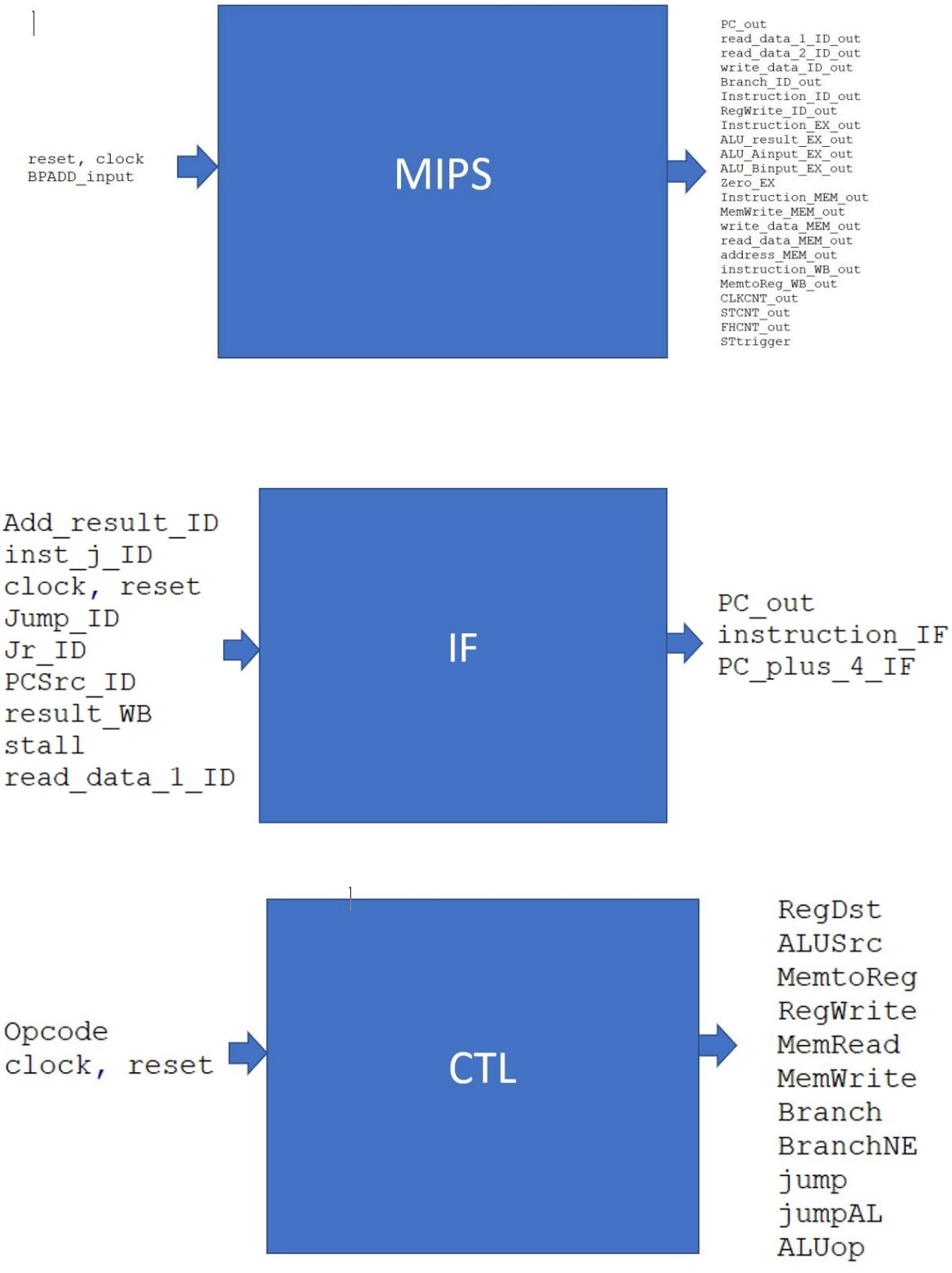
בניסוי זה מימשנו מעבד piplined MIPS עם יחידת stall ו- forward, וכן יחידת hazard המבצעת flush.



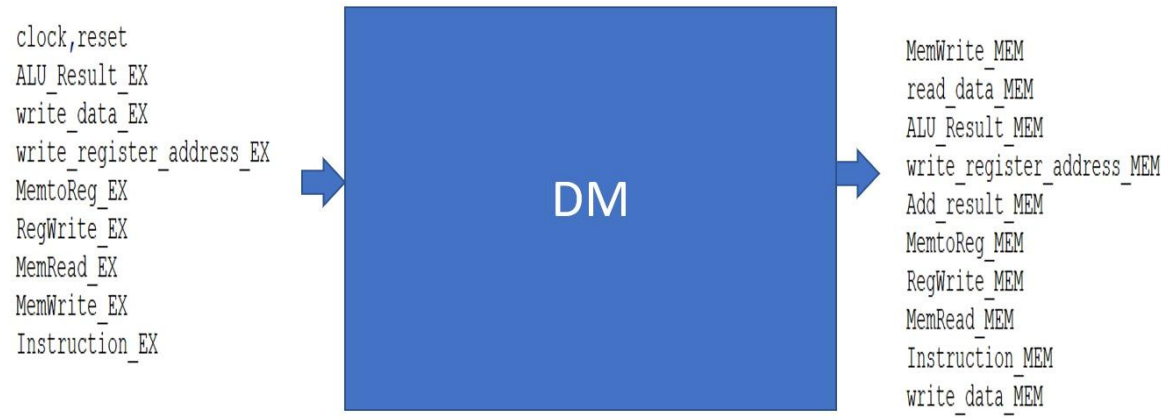


שלום בן-יאיר 308374529
קרן מזעקי 318501335

לפנינו פירוט של כל בלוק:



שלום בן-יאיר 308374529
קרן מזעקי 318501335

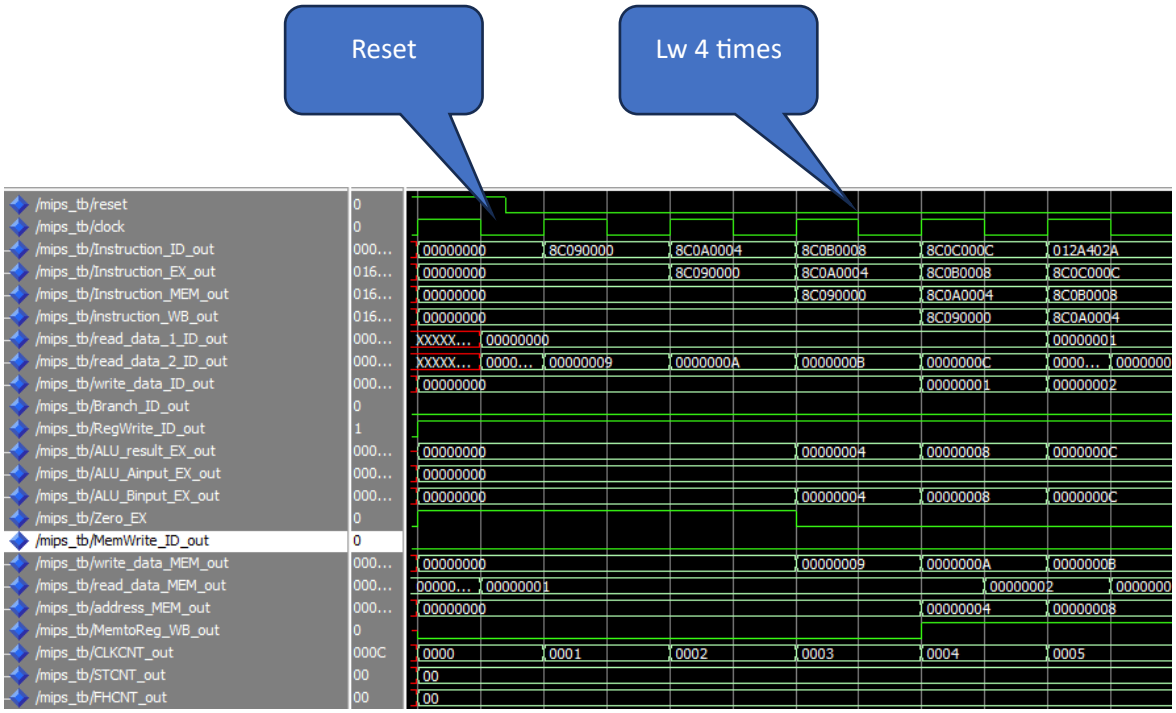


שלום בן-יאיר 308374529
קרן מזעקי 318501335

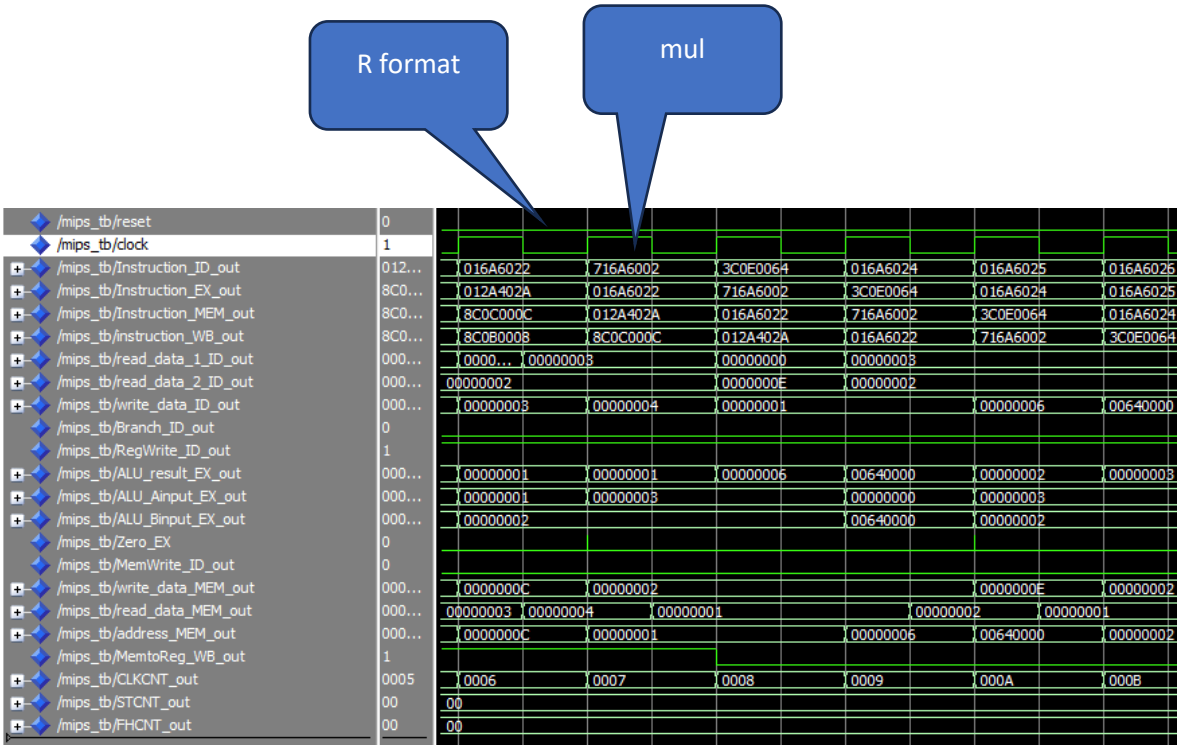
שלום בן-יאיר 308374529
קרן מזעקי 318501335

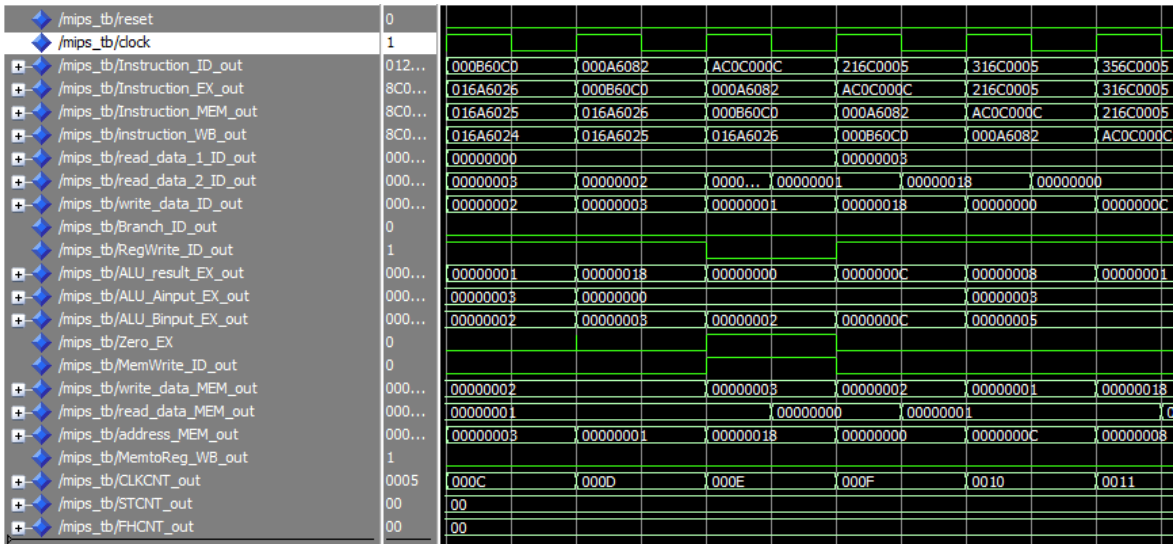
לפנינו דוגמת קוד בדיקה שהרצנו, ואחריה תוצאות הtestbench בmodelsim:

```
.data
        i: .word 1
        j: .word 2
        g: .word 3
        h: .word 4
        f: .word 5
.text
        lw $t1,0
        lw $t2,4
        lw $t3,8
        lw $t4,12
        slt $t0,$t1,$t2
        sub $t4, $t3, $t2
        mul $t4, $t3, $t2
        lui $t6, 100
        and $t4,$t3,$t2
        or $t4,$t3,$t2
        xor $t4,$t3,$t2
        sll $t4,$t3,3
        srl $t4,$t2,2
        sw $t4,12
        addi $t4,$t3,5
        andi $t4,$t3,5
        ori $t4,$t3,5
        xori $t4,$t3,5
        slti $t4,$t3,1
TWO:    add $t5,$t3,$t4
ONE:    jal IF
        j THREE
        add $t5,$t3,$t4
IF:     move $t5,$t3
        jr $ra
THREE:  bne $t0,$t1,END
ELSE:   sub $t5,$t3,$t4
END:    sw $t5,f
```

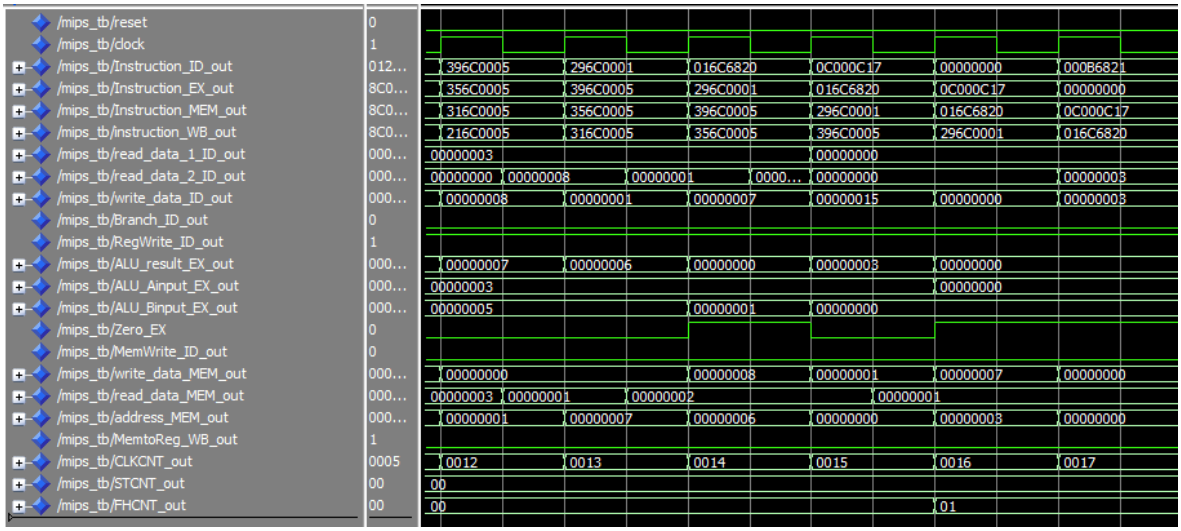


שלום בן-יאיר 308374529
קרן מזעקי 318501335





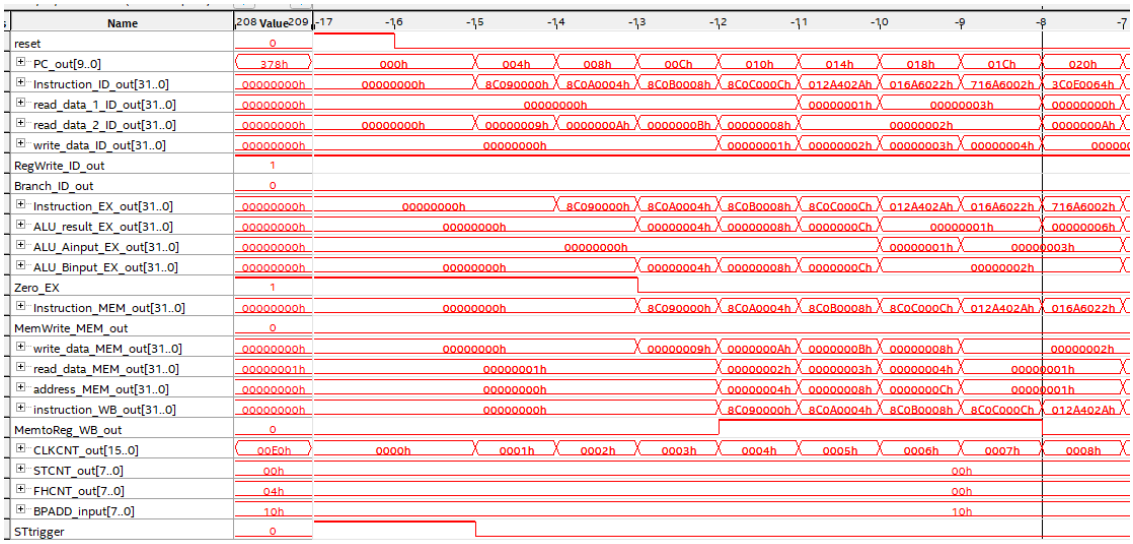
שלום בן-יאיר 308374529
קרן מזעקי 318501335



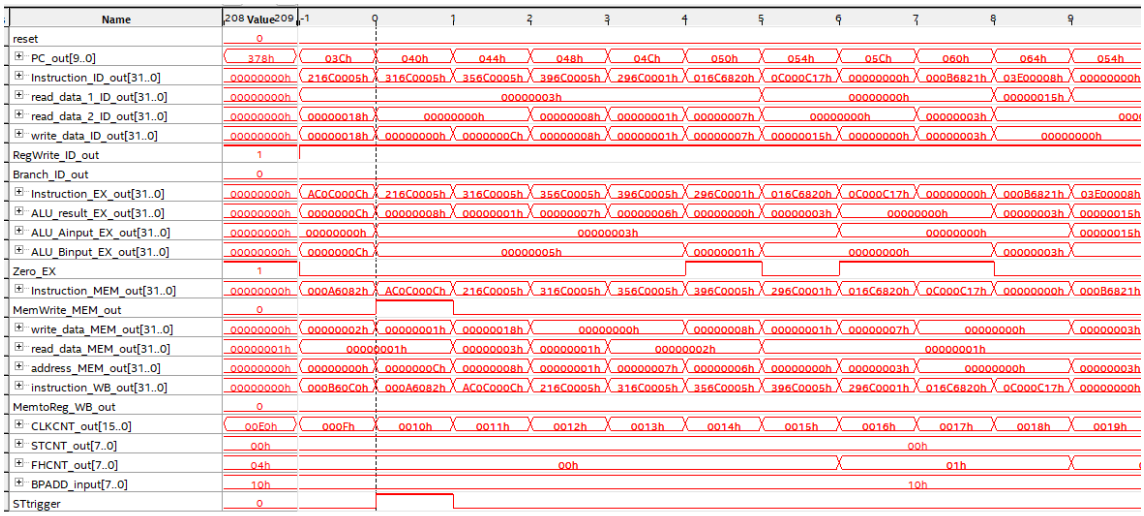
וכן הלאה...

כעת צרבנו את הקוד לבקר באמצעות הquartus.

לפנינו תמונה מהSignal-Tap לאותו קוד אסמבלי שהרצנו בmidelsim:



שלום בן-יאיר 308374529
קרן מזעקי 318501335



Fmax של המערכת הוא:

	Fmax	Restricted Fmax	Clock Name	Note
1	37.59 MHz	37.59 MHz	clock	
2	65.17 MHz	65.17 MHz	altera_reserved_tck	

וה-logic usage report הוא:

Analysis & Synthesis Resource Utilization by Entity

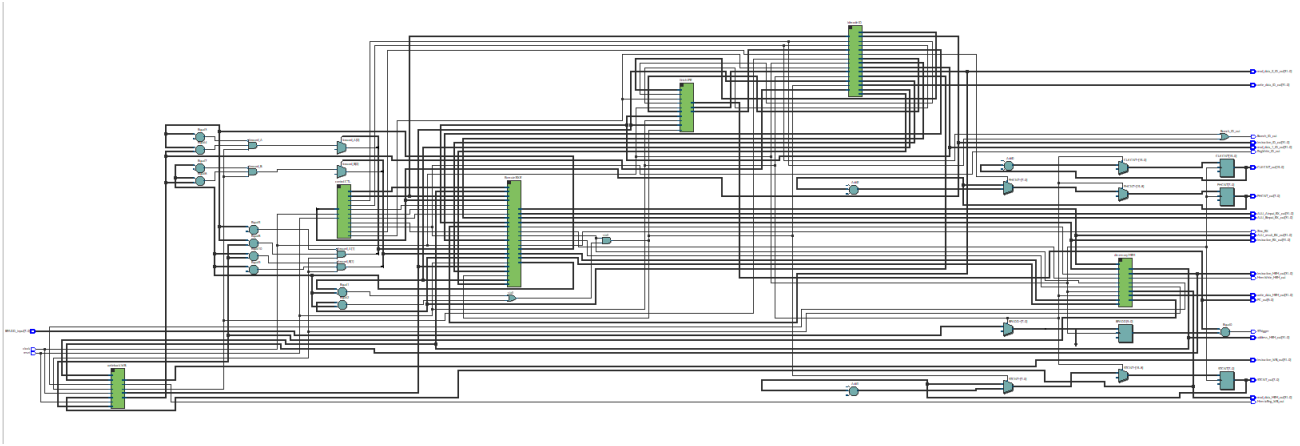
<<Filter>>

	Compilation Hierarchy Node	Combinational ALUTs	Dedicated Logic Registers	Pins	Mem	Blc	Virtual Pins
1	|MIPS	2707 (58)	8005 (40)	10	...	2	464
1	|Execute:EXE|	566 (451)	105 (105)	0	0	2	0
2	|Idecode:ID|	847 (847)	1032 (1032)	0	0	0	0
3	|Ifetch:IFE|	51 (51)	8 (8)	0	...	0	0
4	|control:CTL|	15 (15)	0 (0)	0	0	0	0
5	|dmemory:MEM|	5 (5)	104 (104)	0	...	0	0
6	|sld_hub:auto_hub|	91 (1)	90 (0)	0	0	0	0
7	|sld_signaltap:auto_signaltap_0|	1042 (2)	6523 (946)	0	...	0	0
8	|writeback:WB|	32 (32)	103 (103)	0	0	0	0

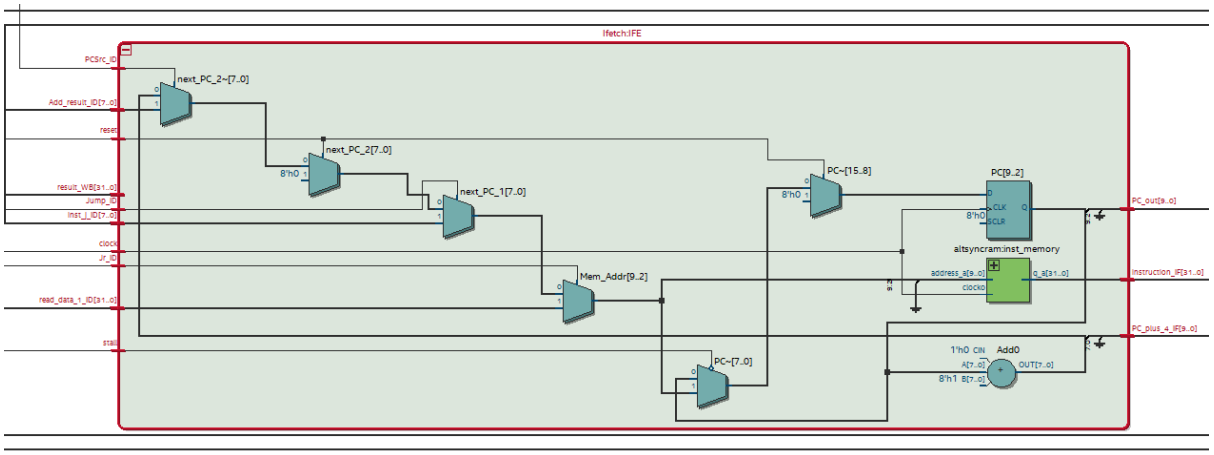
נסתכל על RTL viewer של כל רכיב:

MIPS:

שלום בן-יאיר 308374529
קרן מזעקי 318501335

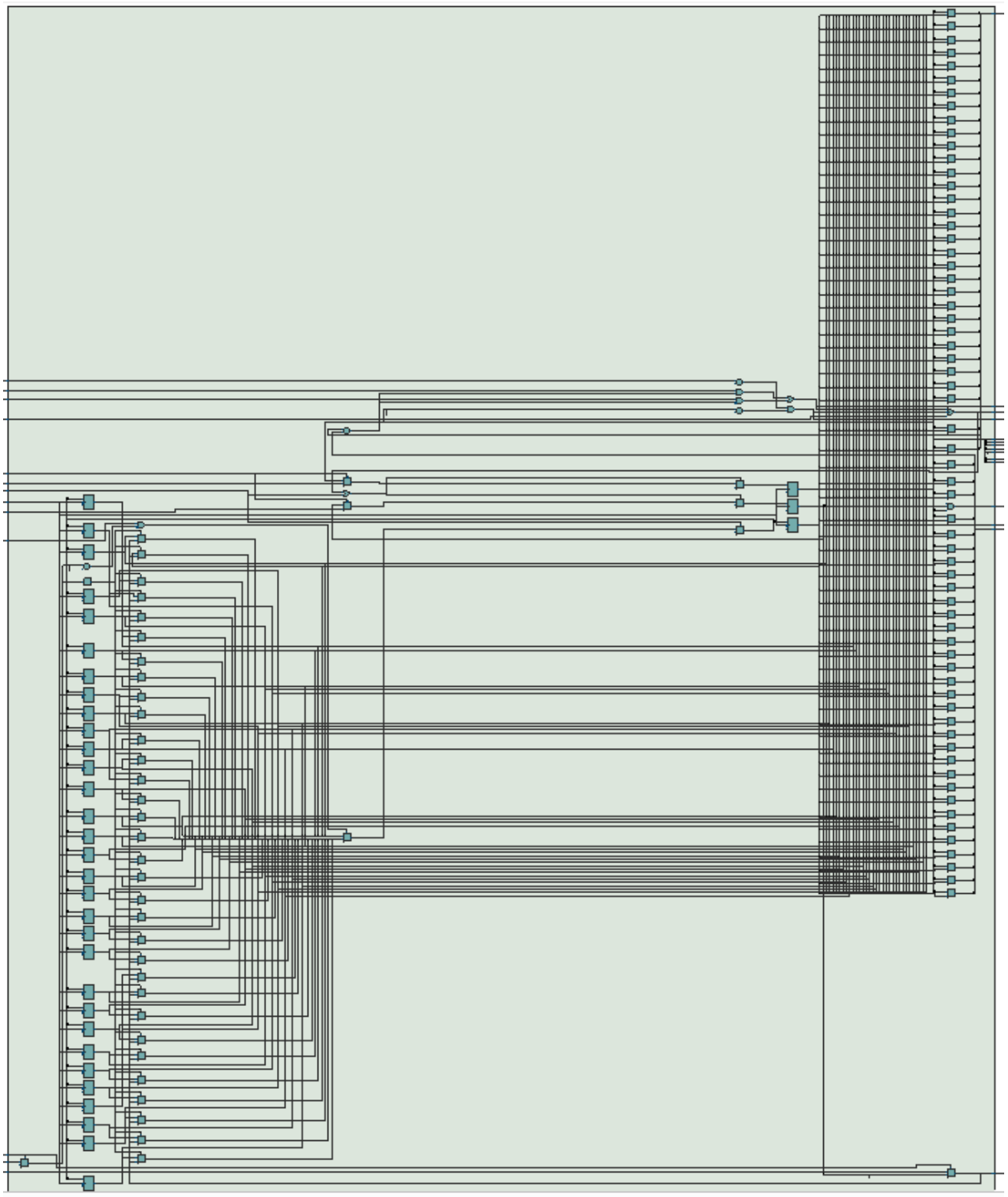


:IFETCH



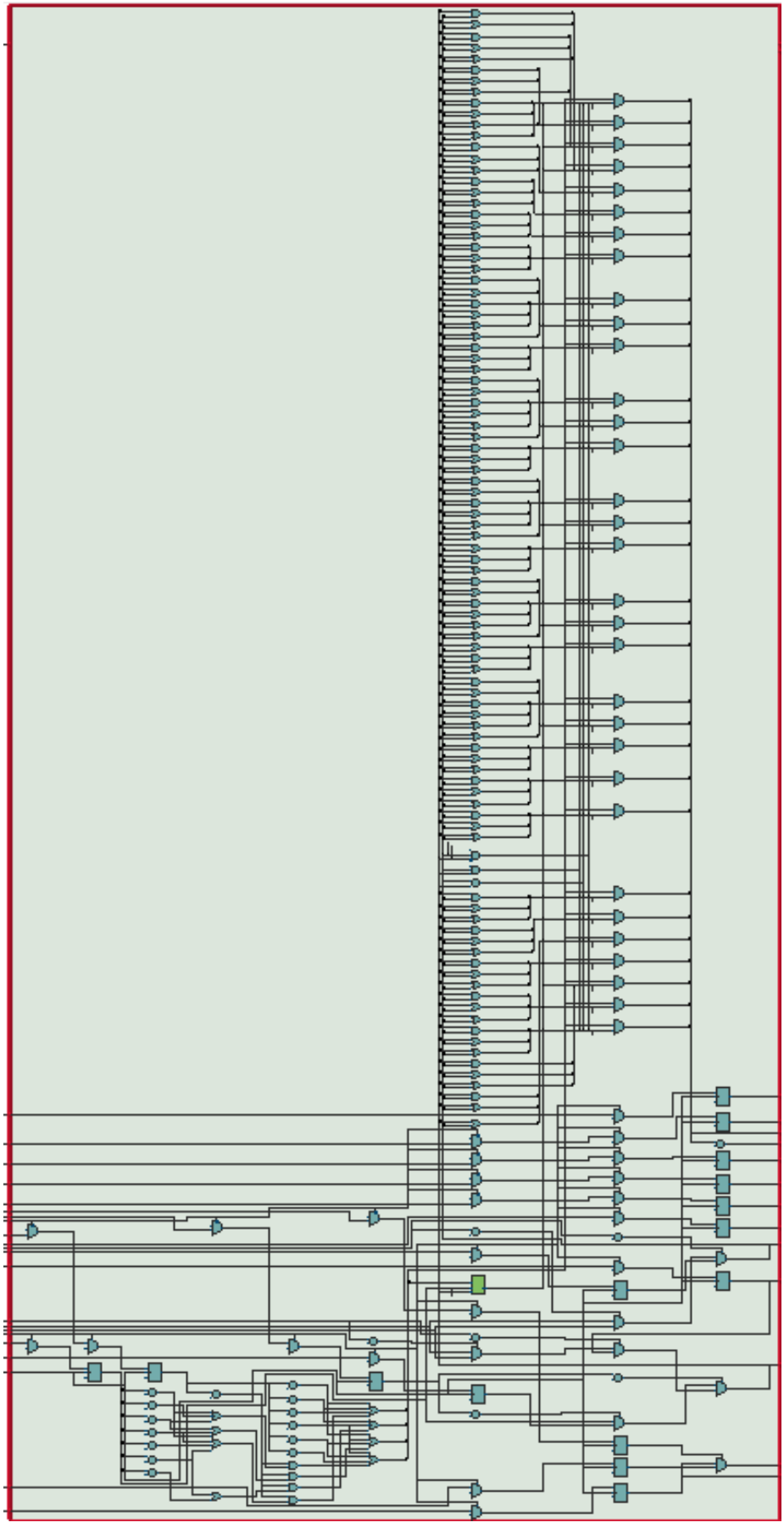
:IDECODE

שלום בן-יאיר 308374529
קרן מזעקי 318501335



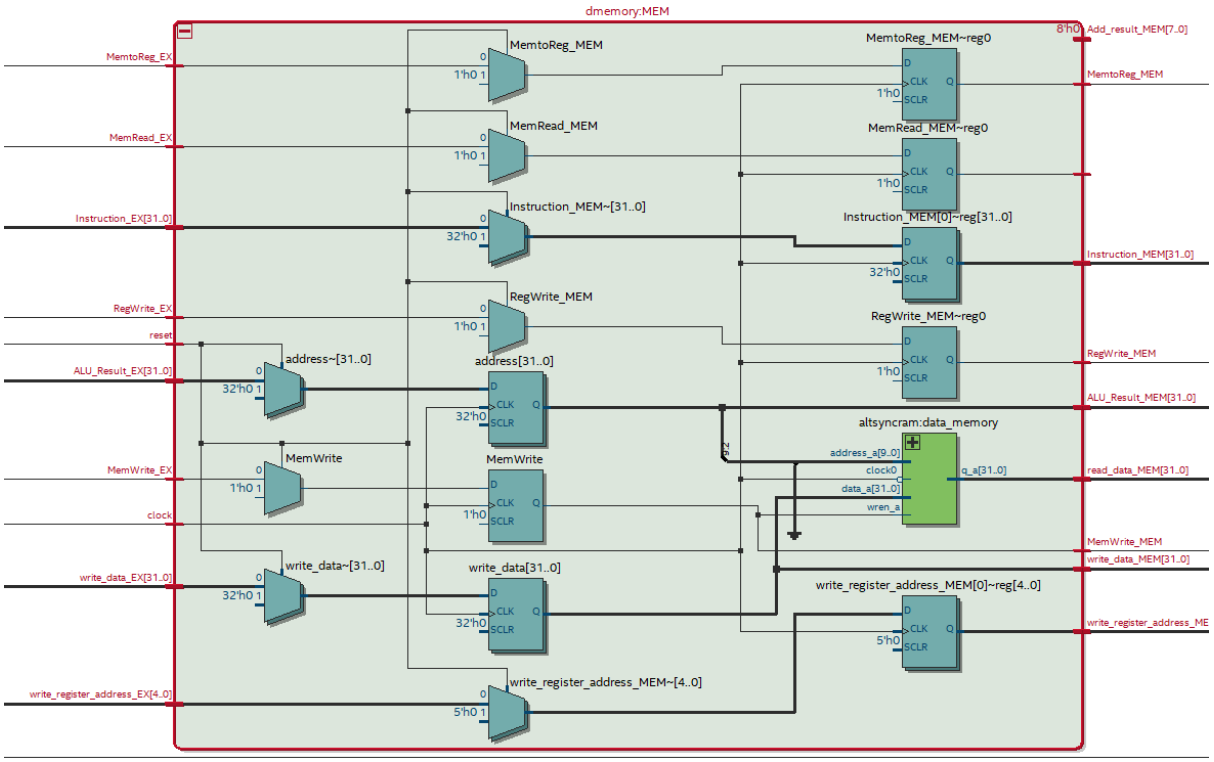
:EXECUTE

שלום בן-יאיר 308374529
קרן מזעקי 318501335

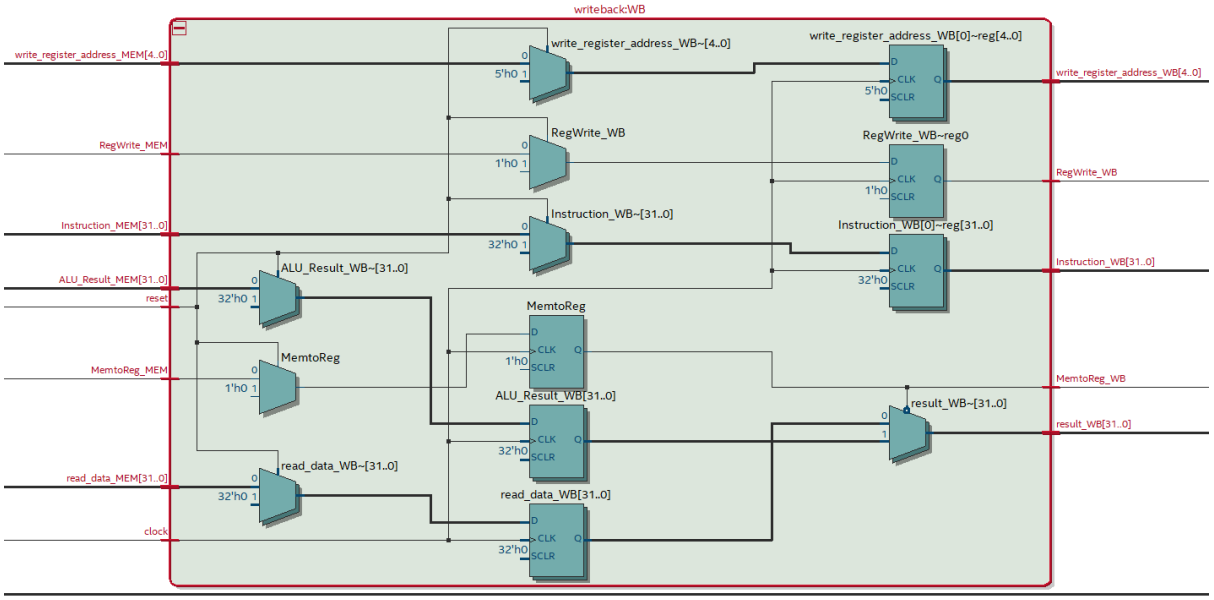


:DMEMORY

שלום בן-יאיר 308374529
קרן מזעקי 318501335

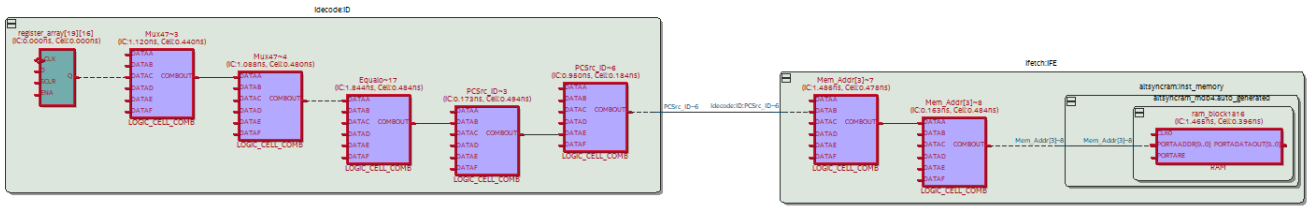


:WRITEBACK



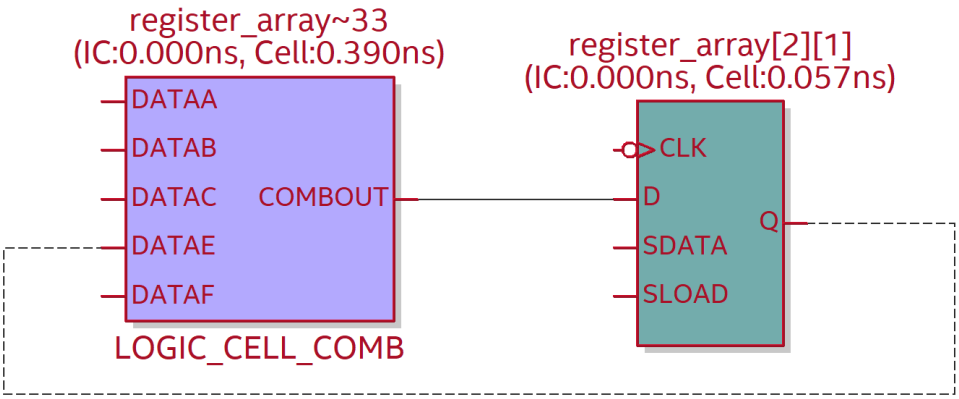
שלום בן-יאיר 308374529
קרן מזעקי 318501335

כעת נבחן את המסלול הקריטי:



כפי שניתן לראות, המסלול הקריטי הוא המסלול המבצע פעולה עם הזיכרון (lw או sw). הדבר הגיוני מכיוון שפעולה זו עוברת בכל שכבות המעבד ונכנסת לזיכרון הRAM ולכן היא הארוכה ביותר.

המסלול הקצר ביותר:



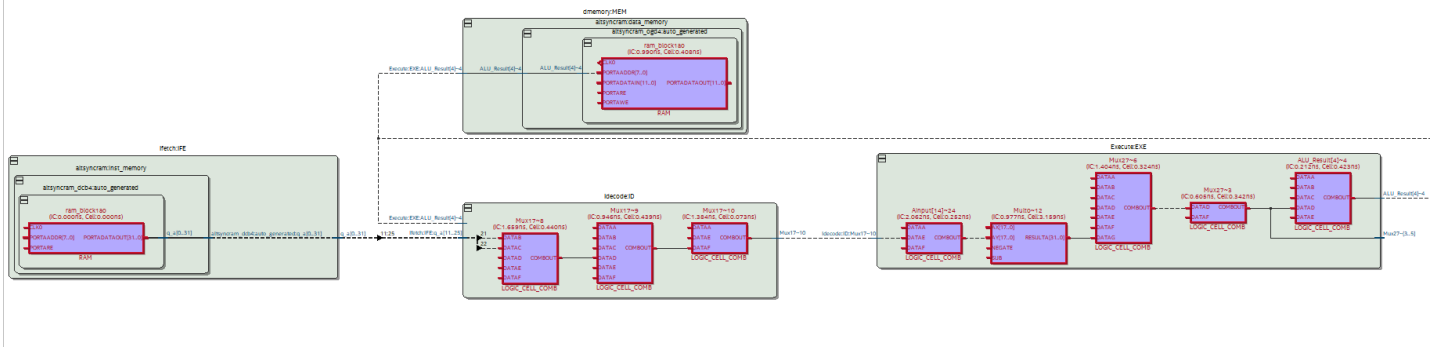
נבחן גם את המסלול הקריטי במעבד הsingle cycle:

ה-fmax הוא:

	Fmax	Restricted Fmax	Clock Name	Note
1	29.19 MHz	29.19 MHz	clock	
2	58.94 MHz	58.94 MHz	altera...ed_tck	

שלום בן-יאיר 308374529
קרן מזעקי 318501335

והמסלול הקריטי הוא:



גם כאן זהו המסלול הנכנס לזיכרון, וככל הנראה קשור לפקודת sw או לפקודת lw.