Микро-ЭВМ

==============

Общее описание:

---------------

- Вариант: 24

- Архитектура: гарвардская

- Тип ПЗУ: синхронное

- Тип ОЗУ: асинхронное

- Размер шины адреса: 16

- Размер шины данных: 8

- Тип адресации: прямая + прямая регистровая

- Количество РОН: 12

- Команда условного перехода: JNZ

Кэш:

----

- Тип записи: сквозная с отображением

- Алгоритм замещения: наименьшего использования

- Ассоциативность: 2

Стек:

-----

- Размер стека: 9

- Направление роста: вниз

Арбитраж:

---------

- Тип арбитра: децентрализованный кольцевой

Предсказание переходов:

-----------------------

- Тип схемы: A5

- История: Local HR, 3 бита

КПДП:

-----

- Начальный адрес: 8

- Объем: 10

Команды:

--------

- HLT

- NOP

- MOV

- PUSH

- POP

- JMP

- JNZ

- SUB

- AND

- NOTZ

- SRL