### Lab 4

學號: 108032053 姓名: 陳凱揚

#### 1. 實作過程

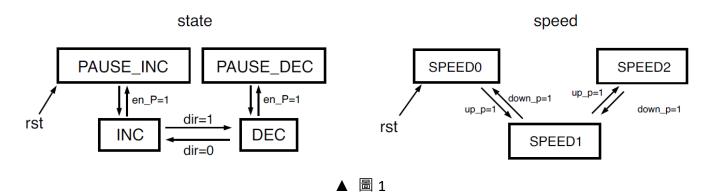
#### (1) lab4 1

如下圖 2,在這個 module 裡,我利用自製的 clock\_divider 製作出了 5 個不同頻率的時間訊號,分別為 clk\_s2(4Hz)、clk\_s1(2Hz)、clk\_s0(1Hz)、clk\_p(5000Hz)、clk\_u(1000Hz),而 clk\_s 是以 speed 來選擇接上何種時間訊號。接著我將以按鍵作為 input 的 en, speed\_up, speed\_down,以頻率較高的原始 clk 先做 debounced,再以與 state 相同時間訊號、頻率較低的 clk\_p 做 onepulse,而 dir 雖然也是按鍵輸入,但因為是長壓來改變,所以不需要做處理。

我設計了 6 個 flip-flop 來儲存資訊,包括 state、speed 和 4 個數字,其中 val3 跟 speed 是連動的,val2 跟 state 是連動的。如下圖 1,speed 有 SPEED0、SPEED1、SPEED2 等三種狀態,以 up\_p 和 down\_p 來轉換狀態,並以 val3 顯示目前的 speed; state 則有 PAUSE\_INC、PAUSE\_DEC、INC、DEC 等 4 種狀態,並以 en\_p 來開啟或結束暫停、長壓 dir 來切換成遞減模式,並以 val2 顯示目前是遞增還遞減,因此 val3、speed、val2、state 的時間訊號都是接上與 onepulse 相同的 clk\_p,才能確保每次的 onepulse 恰好只被觸發一次。而 val1 和 val0 則是接上 clk\_s,再根據 state,以當前速度遞增或遞減。

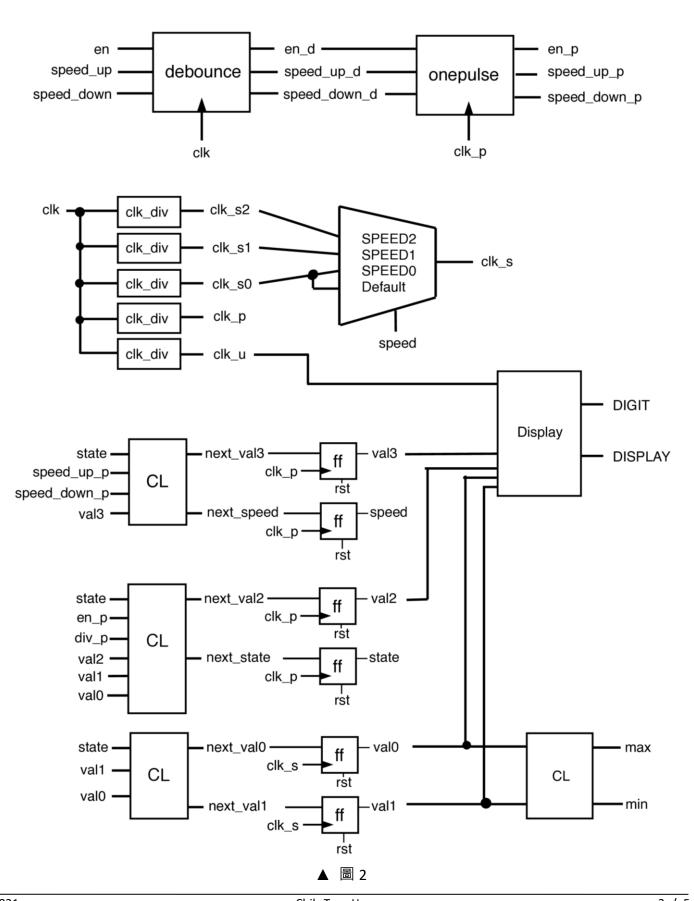
最後會將 4 個數字和 clk\_u 接進自製的 Display module·輸出 DIGIT 和 DISPLAY·其中 clk\_u 的 頻率為 1000Hz·也就是 refresh 的頻率是 250Hz。而另外兩個 output·max 和 min 直接接上 val1 和 val0 做判斷即可。

# state diagram (lab4\_1)



lab4\_1

## debounce and generate onepulse

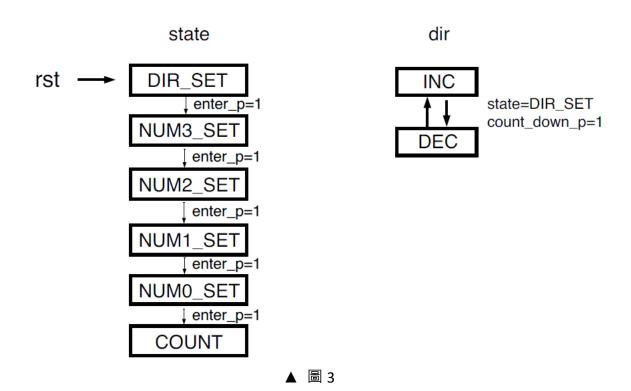


#### (2) lab4 2

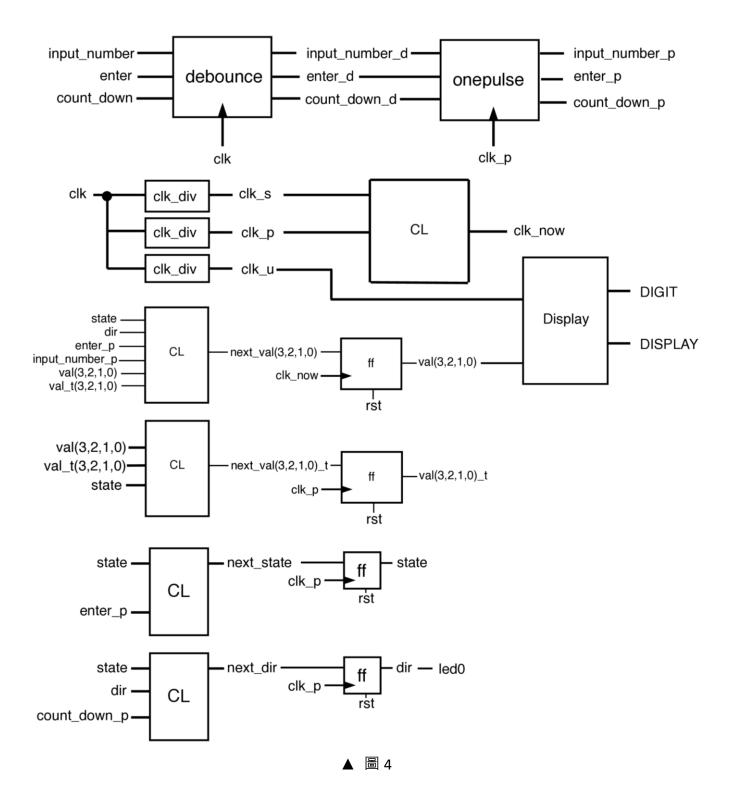
如下圖 4,這個 module 裡我製作了 3 個不同頻率的時間訊號,分別為 clk\_s(10Hz)、 clk\_p(5000Hz)、clk\_u(1000Hz)。接著將以按鍵作為 input 的 input\_number、enter、count\_down 做 debounce 和 onepulse。

這邊我設計了 10 個 filp-flop 來儲存資訊,分別是 state、dir、4 個數字和 4 個目標數字,4 個數字的時間訊號會接上 clk\_now,而 clk\_now 在計時的時候會接上 clk\_s,使更新頻率為 10Hz,其他時候則接上與 state 相同的時間訊號 clk\_p,以便感應按鍵的輸入;4 個目標數字的作用為記錄我們所設定的時間,因此只有在數字設定時才會變化,時間訊號為 clk\_p; state 有 6 種狀態,如下圖 3 所示,分別為 DIR\_SET、NUM3\_SET、NUM2\_SET、NUM1\_SET、NUM0\_CET、COUNT,皆是以 enter\_p 的輸入進到下一個狀態; dir 則有 2 種狀態,為 INC 和 DEC,記錄了在 DIR\_SET 設定的方向。最後 DIGIT 與 DISPLAY 的輸出方式與上一個 module 相同。

# state diagram (lab4\_2)

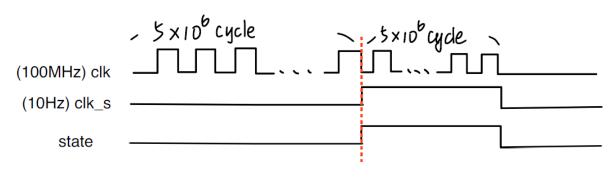


lab4\_2
debounce and generate onepulse



#### (3) Bonus

我設計出的 clock\_divider,會傳入一個參數 s,其代表幾個 cycle 後要變化 state 的值,因此 2s 即為除頻的倍率,如下圖 5 所示,傳入的  $s=5*10^6$ ,除頻的倍率即為  $2s=10^7$  倍,恰好 將 100MHz 的 clk 除頻成頻率為 10Hz、週期為 0.1 秒的訊號。



▲ 圖 5

#### 2. 學到的東西與遇到的困難

在這次 lab 中,我遇到最大的問題在於調整按鍵的感應,一開始以 100MHz 的 clk 作為 debounce、onepulse、state 的時間訊號時,按鍵有時會未感應,有時會連續感應兩次;而後來將 debounce 和 onepulse 調至 $\mu$ s等級的 clk 後,卻又沒將 state 一併調整,使 state 會連續感應到好幾 次輸入;後來才知道原來 debounce 和 onepulse 也能使用不同的 clk,最後將頻率最高的 100MHz 設為 debounce 的 clk, $\mu$ s等級的頻率設為 onepulse、state 的 clk,即得到了最佳效果。

#### 3. 想對老師或助教說的話