AI on Chip 2024

LAB V AI Compiler

REPORT

Student name: \_\_胡家豪\_\_\_\_\_\_\_\_\_

Student ID: \_\_N26122246\_\_\_\_\_\_\_\_

目錄

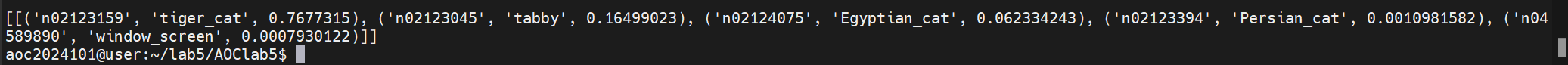
[一.Implementation Result 3](#_Toc168688198)

[二.Tiling Strategy 3](#_Toc168688199)

[三.DRAM assignment 3](#_Toc168688200)

[四.Lesson Learned 4](#_Toc168688201)

1. Implementation Result



1. Tiling Strategy





對於tile的移動，我將位置指標每次移動 tiled\_stride個，直到遇到feature map的邊界，但是由於在邊界通常還需要多做一次，但是這個多做的一次通常與原本tile的大小不同，如果是要多做一次的，這個多的feature map需要tile的大小會比原本的size小，因此使用min進行判斷。





對於padding是否需要則看目前是不是在最邊邊，這個可以用i與j進行判斷，而上述的行為高跟寬是一樣的。

1. DRAM assignment

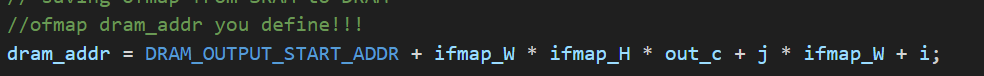
在記憶體地址的assign部分，需要指派的有ifmap的地址與ofmap的地址。

在ifmap需要注意的是初始的地方還有第一行以及第一列。首先先定義一開始放置的位置，接下來則注意第一行還有第一列的擺放，後面的放置就很簡單了。

一張含有 文字, 螢幕擷取畫面, 字型, 軟體 的圖片

自動產生的描述

最後是ofmap的擺放，由於是輸出，就隨著地址增加擺放即可



1. Lesson Learned

本次作業我學到了如何切tile以及如何分配記憶體的地址。我覺得最難的部分在於這個沒有辦法debug，只能事先想好然後一次一次的不斷嘗試。

如果除去這個難點，另一個困難的部分是了解搬運資料如何進行，單看這次project的資料很大，很難了解。我們只能片面的去理解助教的投影片，所以費了不少時間。不過經過這次作業，我大概理解如何進行DRAM與SRAM的溝通，以及需要注意的部分，或許在做final的時候可以進行參考。