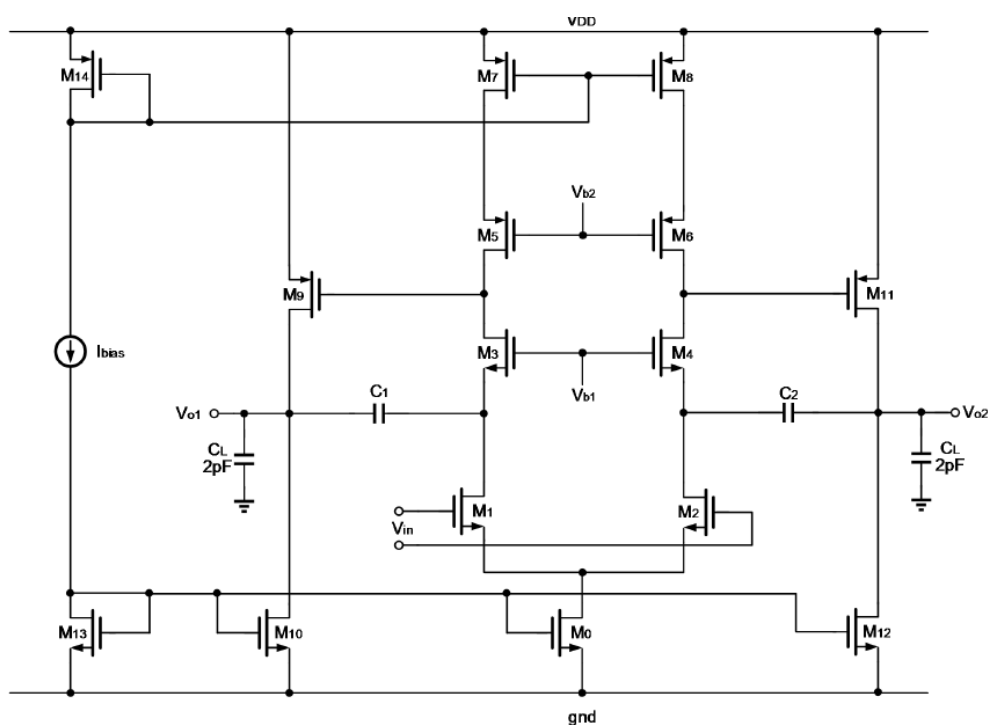


## 二级运算放大器设计

### 1. 电路结构

- 电路 1: 套筒型共源共栅级+共源级（电路结构及米勒补偿方式参见【1】4.4 节中的高增益宽摆幅二级运放电路结构）
- 电路 2: 将电路 1（套筒型共源共栅级+共源级电路）的补偿方式改为共栅级补偿方式（参见教科书 p304 图 10.37，如下图）
- 电路 3: 将电路 1 的输入级改为折叠型共源共栅级
- 电路 4: 将电路 2 的输入级改为折叠型共源共栅级
- 电路 5: 3 级嵌套米勒补偿放大器，第二级为差分级（参见【1】图 5.31）
- 电路 6: 3 级嵌套米勒补偿放大器，第二级为电流镜（参见【1】图 5.32）
- 其它高增益放大器



说明：图中C1、C2 是补偿电容，按设计需要由设计者自行确定。图中的补偿方式为共栅级补偿。CL=2pF 是负载电容。

### 2. 设计指标：

Tech	0.18 $\mu$ m or 0.35 $\mu$ m
Supply voltage	1.8V or 3.3V
C <sub>L</sub>	2 pF
Output range	$[0.1 \times (V_{DD} - V_{SS}) \quad 0.9 \times (V_{DD} - V_{SS})]$
Gain	> 60 dB
Phase Margin	> 60°

GBW	Maximize
Slew rate	30 V/us
CMRR	> 60 dB
PSRR	> 60 dB
Power consumption	< 6 mW

### 3. 设计要求

- 1) 根据已给的电路结构、设计指标，确定参数的优化方向（增益、带宽以及功耗……）。
- 2) 初步设计：手算确定电路和器件的初值，及推导过程。
- 3) 讨论设计与仿真过程。给出仿真电路性能参数，参考【2】；列表给出电路节点电压、支路电流，以及各晶体管的尺寸。
- 4) 如果有同学已在实验室设计了二级或多级运放，在经过老师同意后，可作为设计课题。

### 4. 提交方式与时间

- 1) 请将设计报告与2018年6月1日前提交至复旦elearning 教学平台。
- 2) 或在上述时间前提交至[jxu@fudan.edu.cn](mailto:jxu@fudan.edu.cn)。
- 3) 或在上述时间前将纸质版设计报告随堂提交给老师。

### 参考文献

- 【1】CMOS 高性能运算放大器研究与设计 2009 何红松  
 【2】二级运放设计教程 final v1.1 尹睿