

## 1 はじめに

デジタル信号は 0 と 1 の信号の組み合わせでできている。各信号が 0 と 1 の 2 値であるが、現代のデジタル機器では幅広い数値を表現することができる。つまり離散的な値の組み合わせで、見掛け上連続的な幅を表現できるということになる。

ここでは、このコンピュータのシステムを演算装置 (ALU) から、Z80 コンピュータシステムや I/O 制御までを通して理解することを目的とする。

レポートはこの実験全体を 2 分し、以下のように各レポートで実験結果をまとめる。

- 1 部: 演算装置 (ALU:Arithmetic Logic Unit)
- 2 部: Z80 コンピュータシステム、I/O 制御

そして、このレポートはそのうちの第 1 部である。

## 2 実験の目的と原理

## 3 実験内容

## 4 実験結果

## 5 考察

## 6 おわりに

## 7 参考文献

表 1 準備課題 1

課題 番号	入力 A (A7 ~ A0)		入力 B (B7 ~ B0)		演算出力 (O7 ~ O0)		桁上がり (Cout)	桁借り (Bout)
	2 進表示	10 進表示	2 進表示	10 進表示	2 進表示	10 進表示	キャリー	ボロー
1(加)	00001010	10	00001010	10	00010100	20	0	×
	01010101	85	01101010	106	10111111	191	0	
	10000000	128	01000000	64	11000000	192	0	
1(減)	00011000	24	00001000	8	00010000	16	×	0
	01101001	105	00110110	54	00110011	51		0
	10000000	128	00010000	16	01110000	112		0
2(加)	10000001	129	11000000	192	01000001	65	1	×
	11000000	192	01100000	96	00100000	32	1	
	10000001	129	10000001	129	00000010	2	1	
2(減)	00001010	10	10100000	160	01101010	106	×	1
	00011110	30	01100100	100	10111010	186		1
	10100000	160	11000000	192	11100000	224		1
3(加)	00001010	10	00010101	21	00011111	31	0	×
	11110000	-16	00110000	48	00100000	32	1	
	10110000	-80	00011110	30	11001110	-50	0	
3(減)	01001001	73	00011100	28	00101101	45	×	0
	11110000	-16	11100000	-32	00010000	16		0
	10100000	160	11000000	192	11100000	-32		1
4(加)	01001001	73	01100100	100	10101101	-83	0	×
	10011000	-104	11010001	-47	01101001	105	1	
	10001000	-120	10000100	-124	00001100	12	1	
4(減)	10001000	-120	01000100	68	01000100	68	×	0
	01010000	80	10110000	-80	11100000	-32		1
	01001001	73	10011100	-100	10101101	-83		1
5(論)	01001010	74	00000001	1	00100101	37	×	×
	01100000	96	00000011	3	00001100	12		
	10001010	-118	00000111	5	00000100	4		
5(算)	01101001	105	00000001	1	00110100	52	×	×
	11100011	-29	00000011	3	11111100	-4		
	10001010	-118	00000111	5	11111100	-4		

表 2 実験課題 1(動作検証表)

課題 番号	入力 A (A7 ~ A0)		入力 B (B7 ~ B0)		演算出力 (O7 ~ O0)		桁上がり (Cout)	桁借り (Bout)
	2 進表示	10 進表示	2 進表示	10 進表示	2 進表示	10 進表示	キャリー	ボロー
1(加)	00001010	10	00001010	10	00010100	20	0	×
	01010101	85	01101010	106	10111111	191	0	
	10000000	128	01000000	64	11000000	192	0	
1(減)	00011000	24	00001000	8	00010000	16	×	0
	01101001	105	00110110	54	00110011	51		0
	10000000	128	00010000	16	01110000	112		0
2(加)	10000001	129	11000000	192	01000001	65	1	×
	11000000	192	01100000	96	00100000	32	1	
	10000001	129	10000001	129	00000010	2	1	
2(減)	00001010	10	10100000	160	01101010	106	×	1
	00011110	30	11000000	192	01011110	94		1
	10100000	160	11000000	192	11100000	224		1
3(加)	00001010	10	00010101	21	00011111	31	0	×
	11110000	-16	00110000	48	00100000	32	1	
	10110000	-80	00011110	30	11001110	-50	0	
3(減)	01001001	73	00011100	28	00101101	45	×	0
	11110000	-16	11100000	-32	00010000	16		0
	10100000	-96	11000000	-64	11100000	-32		1
4(加)	01001001	73	01100100	100	10101101	-83	0	×
	10011000	-104	11010001	-47	01101001	105	1	
	10001000	-120	10000100	-124	00001100	12	1	
4(減)	10001000	-120	01000100	68	01000100	68	×	0
	01010000	80	10110000	-80	10100000	-96		1
	01001001	73	10011100	-100	10101101	-83		1
5(論)	01001010	74	00000001	1	00100101	37	×	×
	01100000	96	00000011	3	00001100	12		
	10001010	-118	00000101	5	00000100	4		
5(算)	01101001	105	00000001	1	00110100	52	×	×
	11100011	-29	00000011	3	11111100	-4		
	10001010	-118	00000101	5	11111100	-4		