目次

1	目的	2
2	レベルシフタ	2
2.1	原理	2
2.2	測定手順	3
2.3	結果と考察	3
3	リミッタ	6
3.1	オペアンプを用いないリミッタの入出力特性	6
3.2	オペアンプを用いないリミッタの入出力波形観測	8
3.3	オペアンプを用いたリミッタの入出力特性	11
3.4	オペアンプを用いたリミッタの入出力波形観測	13
4	ヒステリシスコンパレータ回路	17
4.1	ヒステリシスコンパレータの入出力特性	17
4.2	ヒステリシスコンパレータの入出力波形観測	18
5	絶対値回路	25
5.1	絶対値回路の入出力特性・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・	25
5.2	絶対値回路の入出力波形測定	27
6	レポート課題	30
7	まとめ	30
8	参考文献	30

1 目的

アナログ回路に我々が期待する機能とは、様々な演算機能を持っており、それらを回路に委託すれば答えが帰ってくることである。

その一例として、現在までに私たちは線形信号処理のアナログ回路について学んできた。これにより和、差、乗算、周波数フィルタリング、微分積分などを回路上で表現することが可能となった。しかし、その他の非線形の演算を行う場合これらの知識では足りない。それを補うのが今回の実験の目的であり、リミッタ回路による出力のデジタル表現、ヒステリシスコンパレータによる可逆性の入出力循環変化、絶対値回路による閾値付近の性質変化による線形の折れ曲がり、などによって主に入出力特性が折れ線で表現される非線形信号処理について理解する。

2 レベルシフタ

2.1 原理

[1]

今回使用するレベルシフタの回路を図1に、また理想的なレベルシフタで実現される原理グラフを図2に示す。

またこの理想的なレベルシフタの V_i に対する V_o の挙動は以下の式で表すことが出来る。

$$V_o = \frac{5}{3}V_i - 10\tag{1}$$

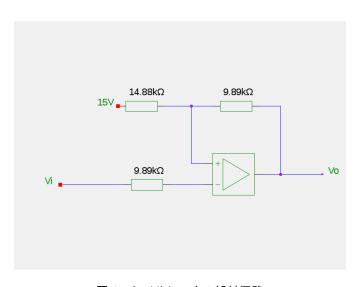


図 1 レベルシフタの設計回路

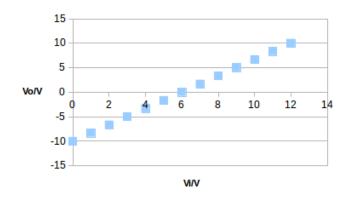


図2 理想的なレベルシフタの原理グラフ

2.2 測定手順

ここでは、以降の実験で正電源から正負の入力を得る入力変換装置として用いるレベルシフタ回路を設計し、その挙動を検証。

- 1. 図1の回路を設計。
- 2. 回路中の V_i に $0 \sim 12 \mathrm{V}$ の電圧を加え、その出力 V_o の挙動を計測。

2.3 結果と考察

レベルシフタの動作結果を図 3 に示した。この図を見ると、 $0 \sim 12 \mathrm{V}$ の正の入力に対して、 $-10 \sim 10 \mathrm{V}$ の一定の幅を持った正負の出力範囲が得られていることが分かる。したがってこれはレベルシフタとしての動作を反映していることを示し、さらに入力電圧に対して線形関数的に出力電圧が得られるため、以降実験の入力としてこの出力電圧を扱うに当たって、レベルシフタは非常に実験者からみても安定的で有効な回路である、ということが分かった。

また、理想的なレベルシフタの原理グラフと比較してみても、測定グラフの原理グラフとの乖離はなく、実際測定グラフは式 1 の入出力挙動を、つまり入力が $0 \sim 12 \rm V$ に対して線形敵に出力が $10 \sim 10 \rm V$ の間で変化している。

ところで今回扱ったレベルシフタは非反転型と呼ばれるものであるが、ここで反転型のレベルシフタについても少し述べておく。

図 4 に反転型レベルシフタの回路図を示す。この回路図で本実験の非反転型レベルシフタと同範囲の出力を表現する場合には

$$V_o = -\frac{5}{3}V_i + 10\tag{2}$$

となる設計を行う必要がある。

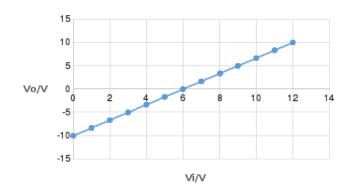


図3 レベルシフタの測定測定

すなわち図中の R_{t4} と V_X の値を考えると、

$$V_i - V_X = 12I$$
$$V_i - V_o = 32I$$

より、

$$12(V_i - V_o) = 32(V_i - V_X)$$
$$V_o = -\frac{5}{3}V_i + \frac{8}{3}V_X$$

となる。よって、

$$\frac{8}{3}V_X = 10$$
$$V_X = 3.75 \text{V}$$

であり、ゆえに R_{t3} は次のようになる。

$$\begin{split} V_X - 0 &= 15*\frac{12}{R_{t3}+12} \\ R_{t3} &= 36 \mathrm{k} \Omega \end{split}$$

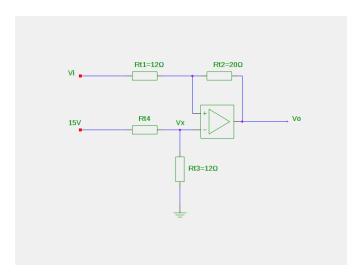


図4 反転型レベルシフタ

3 リミッタ

3.1 オペアンプを用いないリミッタの入出力特性

3.1.1 原理

[1]

図 5 にオペアンプを用いないリミッタ回路を示す。ただし、ここで各抵抗の値を

- $R_{S1} = 14.88 \text{k}\Omega$
- $R_{S2} = 9.89 \text{k}\Omega$
- $R_P=9.89$ k Ω
- $R_1 = 10.14 \text{k}\Omega$

としている。

原理的に理想的なリミッタ回路は以下の2点の特性を示す。

- $V_i > 0$ の時、 $V_o = V_i \ V_o$
- $V_i < 0$ の時、 $V_o = 0$ V。
- 周波数依存性がない。

したがって理想的なリミッタの挙動は図6に示すような形をとり、またそのグラフは以下の式で表 される。

$$V_o = V_o(V_i > 0) \tag{3}$$

$$=0(V_i<0) \tag{4}$$

また図5のダイオードにかかる電圧 V_D と電流 I_D は、以下の換算式から求めることができる。 このリミッタ特性からダイオード特性への換算式は以降、オペアンプを用いないリミッタ、及びオ ペアンプを用いたリミッタの考察において使用する。

$$V_D = -V_o \tag{5}$$

$$V_D = -V_o \tag{5}$$

$$I_D = \frac{V_o - V_i}{R_1} \tag{6}$$

3.1.2 測定手順

直流電源について、リミッタ回路を用いて整流作用の動作を確認。

1. 図 5 を設計。

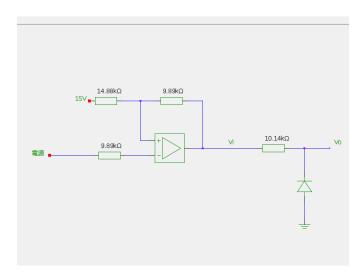


図5 オペアンプを用いないリミッタの測定回路

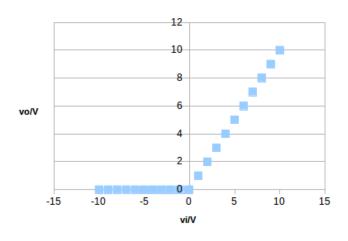


図 6 理想的なリミッタの原理グラフ

2. レベルシフタによる変換後の入力 V_i を $(-4{
m V}\sim +4{
m V})$ の範囲で変動させながら、出力 V_o を 測定。

3.1.3 結果と考察

図7にオペアンプを用いないリミッタの入出力特性を示す。この図を見ると、入力電圧が正の時は傾きが1の線形特性、入力電圧が負の時は0に近い一定の負の出力が得られることが分かる。リミッタ回路の特性上、入力が負の場合には回路上のダイオードに正のバイアスが、入力が正の場合にはダイオードに負のバイアスがかかる。つまりリミッタ回路の入出力特性は以下のようにまとめることができる。

ullet 入力電圧 $V_i < 0 {
m V}$ の時、出力電圧 V_o は $0 {
m V}$

• 入力電圧 $V_i > 0$ V の時、出力電圧 $V_o = V_i$

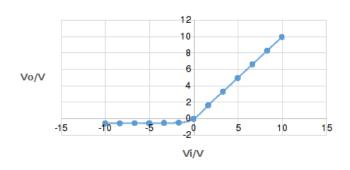


図7 オペアンプを用いないリミッタの入出力特性

これでリミッタ回路の入出力特性を確認することができたわけだが、ダイオードをスイッチとして使用した例である。この図からは入力電圧が微小な負の値をもつ所から出力電圧が立ち上がり始めていることも確認できるため、ダイオードの立ち上がり電圧もデータに現れていることもわかる。

また本実験の回路図中のダイオードの電流電圧特性を図 8 に示す。このグラフから今回使用したダイオードが、入力が負の時出力が 0、また入力が $0.5 \sim 0.7 \mathrm{V}$ となったときに出力が大きくなりだす、という一般的なシリコンダイオードの入出力特性を示していることが分かる。

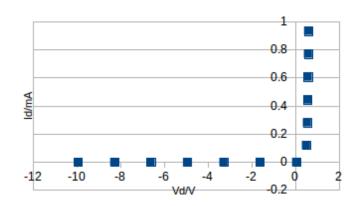


図8 オペアンプなしリミッタにおけるダイオードの電流電圧特性

3.2 オペアンプを用いないリミッタの入出力波形観測

3.2.1 原理

図 9 にオペアンプを用いないリミッタの波形観測回路を示す。

3.2.2 測定手順

交流電源について、リミッタ回路の整流作用を検証。

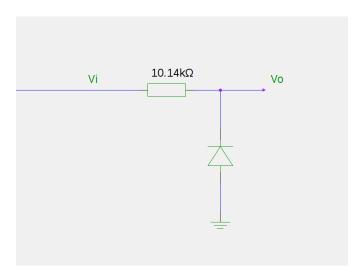
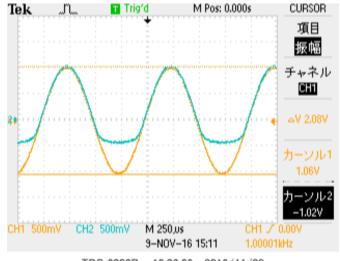


図 9 オペアンプを用いないリミッタの波形観測回路

- 1. 図 9 の回路を設計。
- 2. 交流電源を波形 (ex. 正弦波、三角波)、振幅、周波数などによって変動させ、それぞれの入力に対してその出力波形を観測。

3.2.3 結果と考察

オペアンプを用いないリミッタの入出力波形を、正弦波、入力周波数、電圧によって測定した 3 つのサンプルデータをそれぞれ図 10、図 11、図 12 に示す。



TDS 2002B - 16:02:39 2016/11/09

図 10 オペアンプを用いないリミッタの入出力波形 (正弦波, 入力周波数 1kHz, 電圧 2Vpp)

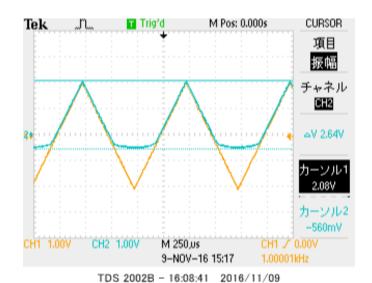
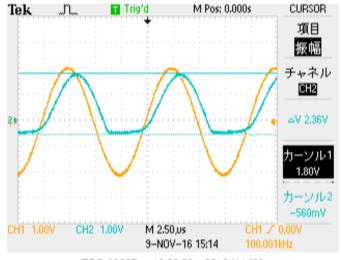


図 11 オペアンプを用いないリミッタの入出力波形 (三角波, 入力周波数 1kHz, 電圧 4Vpp)



TDS 2002B - 16:06:32 2016/11/09

図 12 オペアンプを用いないリミッタの入出力波形 (正弦波, 入力周波数 100kHz, 電圧 4Vpp)

入力周波数が $1 \mathrm{kHz}$ の 2 つのデータを見てみると、入力が正の領域で入出力が 1 対 1 の関係になっている。負の方向に少し出力が浸透しているものダイオードの立ち上がり電圧による影響であるう。一方、入力周波数が $100 \mathrm{kHz}$ のデータは振幅だけなら大きな変化はないものの、時間的な遅延が生じていることが確認できる。これはダイオードの含有する静電容量によるものだと考えられ、周波数が大きくなるとさらに大きな影響を及ぼすものだと予測できる。

したがってここから、リミッタ回路は直流利用では問題なく利用できるが、交流として利用する際には、使用する周波数帯には気をつけなければならないということが分かった。

最後にリミッタ回路を半波整流と見なしたときの平均電圧の計算を付録に掲載する。

3.3 オペアンプを用いたリミッタの入出力特性

3.3.1 原理

図 13 にオペアンプを用いたリミッタ測定回路を示す。

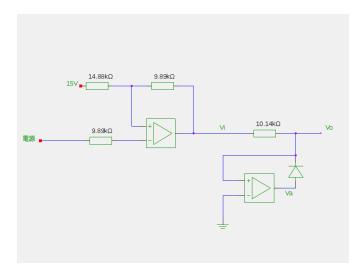


図 13 オペアンプを用いたリミッタの測定回路

3.3.2 測定手順

オペアンプを用いたリミッタ回路について、直流電源に対する挙動を測定。

- 1. 図 13 の回路を設計。
- 2. V_i を-4V から +4V まで変動させ、その出力を測定。

3.3.3 結果と考察

次の図 15、図 16 にそれぞれ入力電圧に対するリミッタの出力、そしてオペアンプの出力電圧特性を示した。

まず図 15 をみてみる。このデータは定性的には先述のオペアンプを用いない場合の入出力特性 と同様に見える。しかし今回の場合はマイナス側への出力電圧の浸透がなく、さらに立ち上がり部 分の 0 に近づいている。

さらに図 16 を見ると、入力の 0V を境に離散的にオペアンプの出力は 0V から-14V まで変わっている。このオペアンプの性質によって、オペアンプありのオペアンプなしとの違いは、

- リミット電圧のスイッチとしての on,off への切り替え性能の向上
- スイッチ off 時の電圧漏れだしの防止

などが主にあげられる。

また、式 5、6 によってリミッタの入出力特性から換算したダイオードの電流電圧特性を図 14 に示す。この電流電圧特性は前述のリミッタ特性と同様に、オペアンプを用いない場合に比べてスイッチングのエッジが鋭くなっている。つまり、この仮想ダイオードの閾値が 0V、かつ極めて小さな入力の変化で出力が大きくなっている。ここからオペアンプを用いることによる、ダイオードの入出力特性による順方向の閾値を負に増幅 (小さくする) し、スイッチとしての機能を向上させていることがわかる。

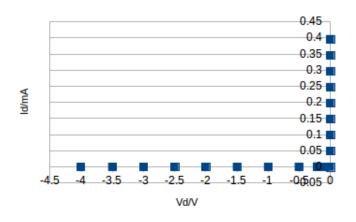


図 14 オペアンプありリミッタにおけるダイオードの入出力特性

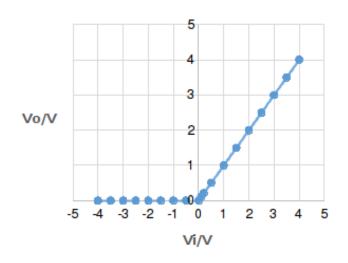


図 15 オペアンプを用いたリミッタの入出力特性

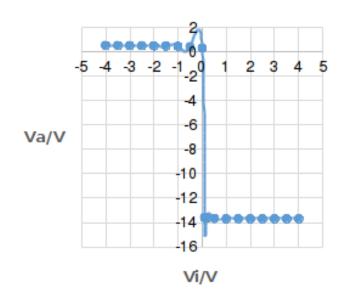


図 16 リミッタの入力電圧とオペアンプの出力電圧の特性

3.4 オペアンプを用いたリミッタの入出力波形観測

3.4.1 原理

図 17 にオペアンプを用いたリミッタの波形観測回路を示す。

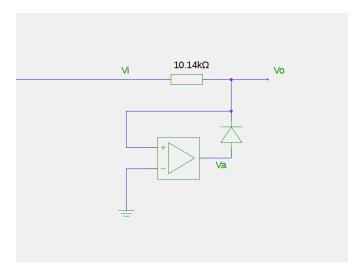


図 17 オペアンプを用いたリミッタの波形観測回路

3.4.2 測定手順

オペアンプを用いたリミッタ回路について、交流電源に対する出力波形を観測。

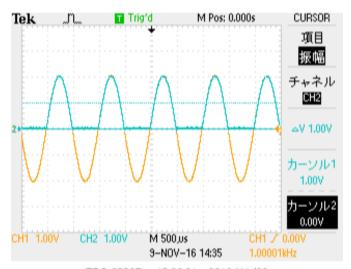
- 1. 図 17 の回路を設計。
- 2. 交流電源を波形 (ex. 正弦波、三角波)、振幅、周波数などによって変動させ、それぞれの入力に対してその出力波形を観測。

3.4.3 結果と考察

図 18,19 に正弦波で周波数 $1 \mathrm{kHz}$ の入力に対するデータを、図 20,21 に三角波で周波数 $1 \mathrm{kHz}$ の入力に対するデータを、そして最後の図 22 に正弦波で周波数 $1 \mathrm{kHz}$ の入力に対するデータを示す。ここでも上述の入出力特性に関する特性と同様に、周波数が $1 \mathrm{kHz}$ で低い状態ではその挙動はオペアンプなしと変わらない。

ただし、高周波数、つまり $100 \mathrm{kHz}$ になると振幅の減衰と位相の遅延が確認できる。理想的なリミッタでは遅延などはなく、入力値と出力値は 1 対 1 に対応しているはずである。

ここで考えられるのはダイオードの空乏層容量による仮想的なコンデンサーである。このコンデンサーにより電子の伝送に遅延があり、またそのコンデンサーとしてのダイオードに電子が蓄積していくためにエネルギーの保存から出力側にかかる電圧値が小さくなっているものだといえる。[2] 最後にリミッタ回路を半波整流と見なしたときの平均電圧の計算を付録に掲載する。



TDS 2002B - 15:26:31 2016/11/09

図 18 オペアンプを用いたリミッタの入出力波形 (正弦波, 入力周波数 1kHz, 電圧 2Vpp)

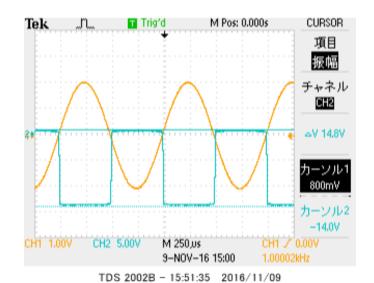


図 19 リミッタの入力電圧とオペアンプの出力電圧 (正弦波, 入力周波数 1kHz, 電圧 2Vpp)

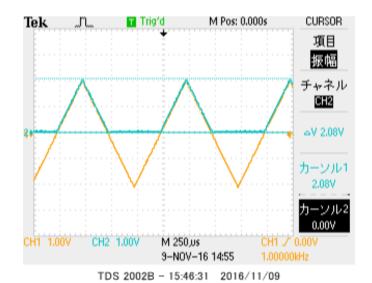
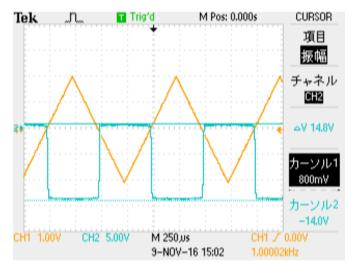


図 20 オペアンプを用いたリミッタの入出力波形 (三角波, 入力周波数 $1 \mathrm{kHz}$, 電圧 $4 \mathrm{Vpp}$)



TDS 2002B - 15:54:07 2016/11/09

図 21 リミッタの入力電圧とオペアンプの出力電圧 (三角波, 入力周波数 1kHz, 電圧 4Vpp)

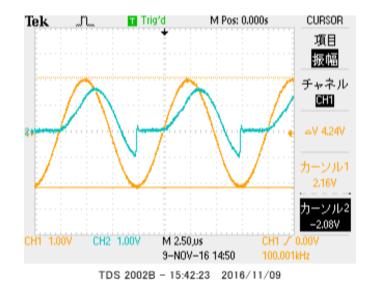


図 22 オペアンプを用いたリミッタの入出力波形 (正弦波, 入力周波数 $100 \mathrm{kHz}$, 電圧 $4 \mathrm{Vpp}$)

4 ヒステリシスコンパレータ回路

4.1 ヒステリシスコンパレータの入出力特性

4.1.1 原理

[1]

図 23 にヒステリシスコンパレータの測定回路を、また理想的なヒステリシスコンパレータの原理グラフを図 24 に示す。ただし図 24 中に記している電圧値及び電流値は便宜上、仮に設定したものである。

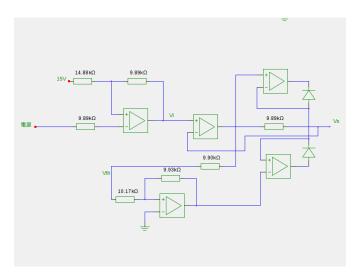


図 23 ヒステリシスコンパレータの測定回路

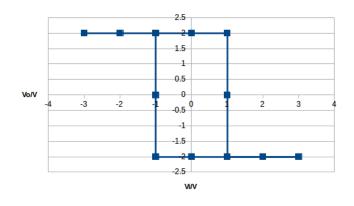


図 24 理想的なヒステリシスコンパレータの原理グラフ

4.1.2 測定手順

PS 出力電圧 V_{th} 、コンパレータ入力電圧 V_i に対する、ヒステリシスコンパレータの特性を測定。

- 1. 図 23 の回路を設計。
- 2. PS 出力電圧 V_{th} 、コンパレータ入力電圧 V_i を変動させ、コンパレータ出力 V_o を測定。

4.1.3 結果と考察

PS 出力電圧 V_{th} を $2\mathrm{V}, 1\mathrm{V}$ として測定したヒステリシスのデータをそれぞれ図 25, 図 26 に示す。

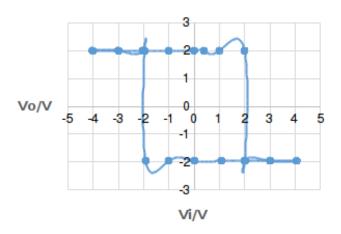


図 25 PS 出力電圧 $V_{th}{=}2\mathrm{V}$ の時のヒステリシスコンパレータの入出力特性

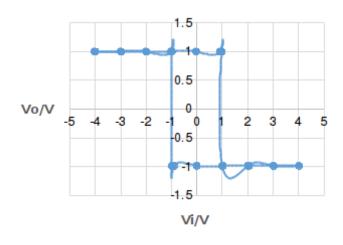


図 26 PS 出力電圧 $V_{th} = 1$ V の時のヒステリシスコンパレータの入出力特性

4.2 ヒステリシスコンパレータの入出力波形観測

4.2.1 原理

図 27 にヒステリシスコンパレータの波形観測回路を示す。

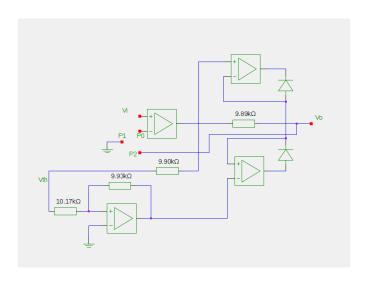


図 27 ヒステリシスコンパレータの波形観測回路

4.2.2 測定手順

図 27 の回路を設計。その後、以下の基本波形・模擬ノイズ波形観測について測定。 基本波形について。

- 1. 図 27 の P_0 を P_2 に接続。
- $2.~\mathrm{PS}$ 出力電圧 V_{th} 、波形 $(\mathrm{ex.}~\mathrm{LEG}$ 波、三角波)、周波数、振幅による波形の変動を観測。

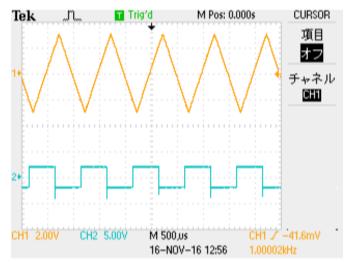
模擬ノイズ波形観測について。

- 1. 図 27 の P_0 を P_2 に接続。
- 2. 波形を模擬ノイズ重畳波形に設定。正弦波 $6V_{pp}(\Lambda D)+$ 三角波 $1V_{pp}(\mathcal{I}\mathcal{I}\mathcal{I})$ 、正弦波 $6V_{pp}(\Lambda D)+$ 三角波 $4V_{pp}(\mathcal{I}\mathcal{I}\mathcal{I})$ について測定。
- 3. 図 27 の P_0 を P_1 に接続を変更。これによりヒステリシスから通常のコンパレータ回路となる。
- 4. 通常コンパレータについて、2 の操作を同様に行う。

4.2.3 結果と考察

図 $28 \sim 30$ には基本波形観測の波形データを、図 $31 \sim 35$ にはノイズ波形観測の波形データをそれぞれ示す。

まずのノイズのない波形を見る。理想的なヒステリシスコンパレータではその入出力特性から周期内の立ち上がり及び立ち下がりにおいて同程度の大きさの振れ幅で 1 周期振動して元の大きさに戻る。上記の PS が 2V の時の 2 つのデータはそのような挙動を示しているが、しかし、PS が 1V の時のデータでは負の方向により大きく振動していることが確認できる。これは PS と直結したオ



TDS 2002B - 13:48:12 2016/11/16

図 28 ヒステリシスコンパレータの波形観測 (三角波、 $\mathrm{PS}{=}2\mathrm{V}$ 、振幅 $V_{pp}{=}6\mathrm{V}$ 、周波数 $1\mathrm{kHz})$

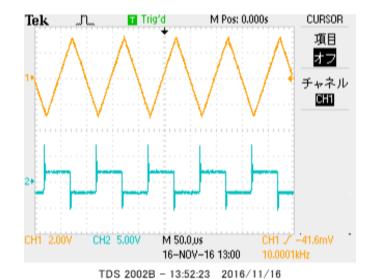
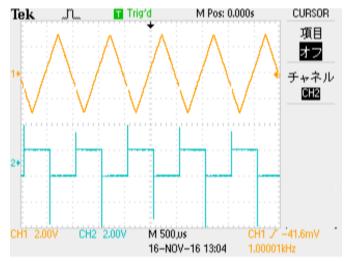


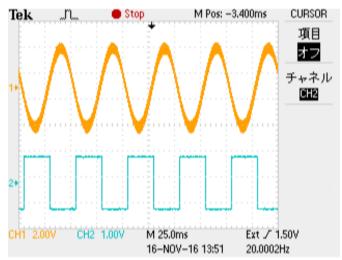
図 29 ヒステリシスコンパレータの波形観測 (三角波、 $\mathrm{PS}{=}2\mathrm{V}$ 、振幅 $V_{pp}{=}6\mathrm{V}$ 、周波数 $10\mathrm{kHz})$



TDS 2002B - 13:56:15 2016/11/16

図 30 ヒステリシスコンパレータの波形観測 (三角波、PS=1V、振幅 V_{pp} =6V、周波数 $1 \mathrm{kHz}$)

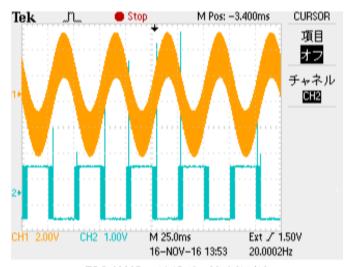
ペアンプにかかる電圧が小さな PS 電源と R_4 によって小さくなり、その出力先のダイオードの空 乏層容量によって正と負の出力に差が生じているのだと考えられる。



TDS 2002B - 14:43:19 2016/11/16

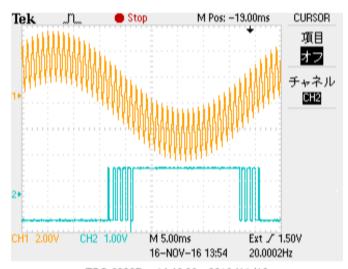
図 31 ヒステリシスコンパレータの入力・ノイズ波形 (正弦波 $6V_{pp}($ 入力)+ 三角波 $1V_{pp}($ ノイズ))(縮小スケール)

また、ヒステリシスコンパレータによるノイズが含まれている波形の閾値処理について考える。



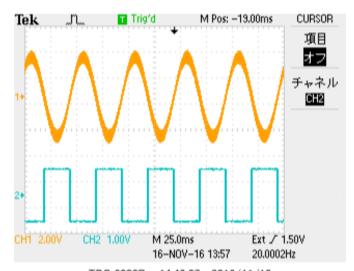
TDS 2002B - 14:45:13 2016/11/16

図 32 ヒステリシスコンパレータの入力・ノイズ波形 (正弦波 $6V_{pp}($ 入力)+ 三角波 $4V_{pp}($ ノイズ)) (縮小スケール)



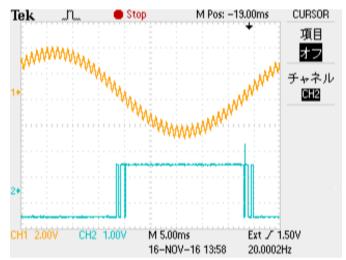
TDS 2002B - 14:46:06 2016/11/16

図 33 ヒステリシスコンパレータの入力・ノイズ波形 (正弦波 $6V_{pp}(\lambda D)+$ 三角波 $4V_{pp}(J AZ)$) (拡大スケール)



TDS 2002B - 14:48:37 2016/11/16

図 34 通常コンパレータの入力・ノイズ波形 (正弦波 $6V_{pp}(\Lambda 力)+$ 三角波 $1V_{pp}(Jイズ))(縮小スケール)$



TDS 2002B - 14:49:32 2016/11/16

図 35 通常コンパレータの入力・ノイズ波形 (正弦波 $6V_{pp}(\Lambda 力)+$ 三角波 $1V_{pp}(\mathcal{I}\mathcal{I}\mathcal{I})$)(拡大スケール)

上記のノイズを含む波形観測のデータからヒステリシスコンパレータの方がその入力値が閾値を越えることによる出力のデジタル的な返歌を利用して低振幅のノイズを除去することができていることがわかる。つまりヒステリシスコンパレータの入力の閾値がそのコンパレータのヒステリシス幅と言えるが、ノイズ除去の性能はこのヒステリシス幅によっても変動する。ヒステリシスの幅より振幅の小さい信号が除去されることになるが、ここには利点と欠点が存在する。

ヒステリシス幅を大きくする利点は、より振幅が大きくなったノイズも除去することができる という点である。閾値を大きくすることで除去できるノイズの最大振幅をあげることに由来して いる。

一方、その幅を大きくする際の欠点は、意味のある信号も小さな振幅部分などだと意図せず除去してしまうという点。信号とノイズの区別をしているわけではないため、両者関係なく小さな信号は除去してしまう。

したがってヒステリシス幅はただ大きくすれば良いということではなく、伝達したい信号の振幅の大きさと相互的に調節していかなくてはいけない。

5 絶対値回路

5.1 絶対値回路の入出力特性

5.1.1 原理

図 36 に絶対値回路の測定回路を、また基準電圧が 0V と 1V の理想的な絶対値回路の原理グラフを図 37、38 に示す。

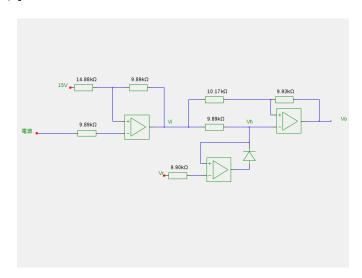


図 36 絶対値回路の測定回路

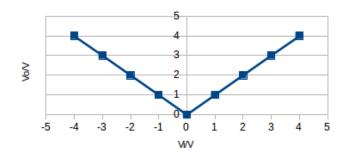


図 37 基準電圧 0V の時の理想的な絶対値回路の原理グラフ

5.1.2 測定手順

絶対値回路について、直流電源に対して全波整流の挙動を測定。

- 1. 図 36 の回路を設計。
- 2. 基準電圧 V_r 、入力電圧 V_i を変動させ出力電圧 V_o の挙動を測定。

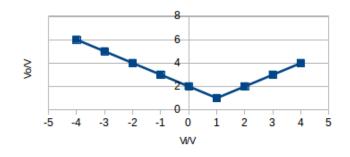


図 38 基準電圧 1V の時の理想的な絶対値回路の原理グラフ

5.1.3 結果と考察

図 39、40 にはそれぞれ基準電圧が 0V と 1V のときの絶対値回路の直流電源に対する入出力特性データを示す。

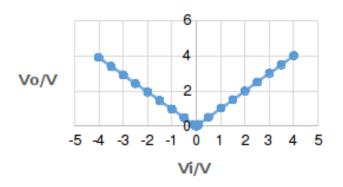


図 39 基準電圧 $V_r = 0 \mathrm{V}$ の時の絶対値回路の入出力特性

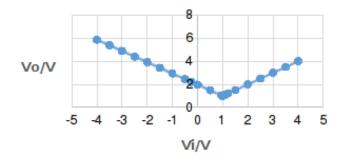


図 40 基準電圧 $V_r = 1$ V の時の絶対値回路の入出力特性

上記のように基準電圧を変動させることにより出力特性を変化させることができる。ただしこの データからそのグラフの形が変化するのではなく、原点のみが移動している、ということがわかり

その入出力関係は

$$V_o = V_i \tag{7}$$

$$= -V_i + 2 \tag{8}$$

という式で表される。実際この式は理想的な絶対値回路についてと同様で成り立つことである。

5.2 絶対値回路の入出力波形測定

5.2.1 原理

図 41 に絶対値回路の波形観測回路を示す。

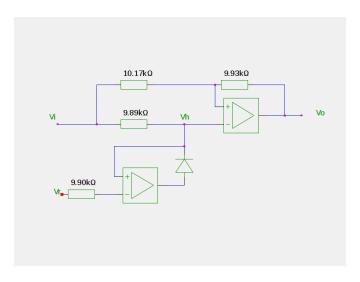


図 41 絶対値回路の波形観測回路

5.2.2 測定手順

絶対値回路について、交流電源に対する全波整流作用を観測。

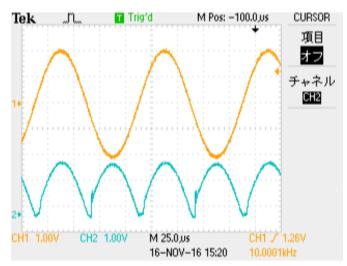
- 1. 図 41 の回路を設計。
- 2. 基準電圧 V_r 、入力周波数、振幅、波形 (ex. 正弦波、三角波) による出力の変動を測定。

5.2.3 結果と考察

図 42~45 に基準電圧と振幅、波形によりそれぞれ場合分けして観測した波形データを示す。

このデータを見てみると、その全てで基準電圧を基準として整流作用が表れていることがわかる。図 45 などには半値整流が内容に見えるが、これはその出力の全範囲が基準電圧以上であるため入力がそのまま出力されていることになる。ただし図 42 などの高周波数では遅延が確認できる。これは前述のリミッタについてと同様で、ダイオードの空乏層容量によるコンデンサーとしての振る舞いが原因だと考えられる。

またこの絶対値回路を全波整流とみなしたときの平均電圧の計算、及び気宇順電圧を 1V とした場合の出力電圧の平均値の計算を付録として掲載する。



TDS 2002B - 16:12:08 2016/11/16

図 42 基準電圧なしの絶対値回路の波形 (f=10kHz, Vpp=4V, 正弦波)

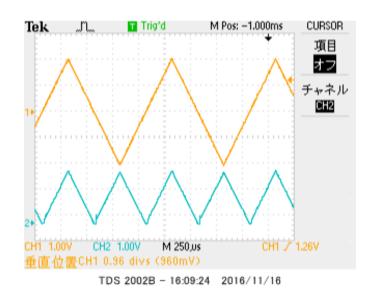
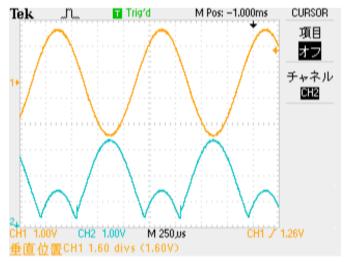


図 43 基準電圧なしの絶対値回路の波形 (f=1kHz, Vpp=4V, 三角波)



TDS 2002B - 16:14:16 2016/11/16

図 44 基準電圧 1V の絶対値回路の波形 (f=1kHz,Vpp=2V)

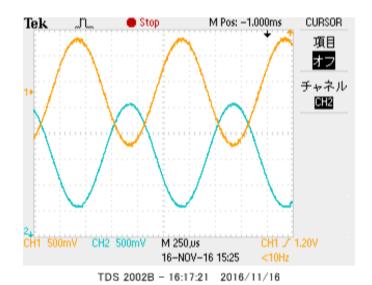


図 45 基準電圧 1V の絶対値回路の波形 (f=1kHz,Vpp=4V)

6 レポート課題

- a) レベルシフタの 2.3 結果と考察、を参照。
- b)3.1.3 の「オペアンプなしリミッタの入出力特性」、 及び 3.3.3 の「オペアンプありリミッタの入出力特性」の「実験と考察」の項を参照。
- c)3.2.3 の「オペアンプなしリミッタの入出力波形観測」の「実験と考察」の項を参照。
- d)3.4.3 の「オペアンプありリミッタの入出力波形観測」の「実験と考察」の項を参照。
- e)3.2.3 の「オペアンプなしリミッタの入出力波形観測」の「実験と考察」の項、3.4.3 の「オペアンプありリミッタの入出力波形観測」の「実験と考察」の項、及び付録を参照。
- f)4.2.3 の「ヒステリシスコンパレータの入出力波形観測」の「実験と考察」の項を参照。
- g)4.2.3 の「ヒステリシスコンパレータの入出力波形観測」の「実験と考察」の項を参照。
- h)5.1.3 の「絶対値回路の入出力特性」の「実験と考察」の項を参照。
- i)5.2.3 の「絶対値回路の波形観測」の「実験と考察」の項を参照。
- j)5.2.3 の「絶対値回路の波形観測」の「実験と考察」の項、及び付録を参照。
- k)5.2.3 の「絶対値回路の波形観測」の「実験と考察」の項、及び付録を参照。

7 まとめ

今回の実験ではアナログ回路を用いた非線形計算の実現を学習してきた。この非線形計算は単純な電卓のような計算として利用されることはなく、様々な物理的な測定、センサー、及びスイッチとして利用される。

リミッタによる半波整流、ヒステリシスコンパレータによるノイズ除去、絶対値回路による全波 整流を物理的なシステムに応用することが本実験を通して学んだエッセンスであり、次期の目的で ある。

8 参考文献

[1] 雨宮好文、「現代電子回路学」、オーム社 [2] 古川静二郎、「電子デバイス工学・第 2 版」、森北 出版株式会社、 $p.45\sim50$