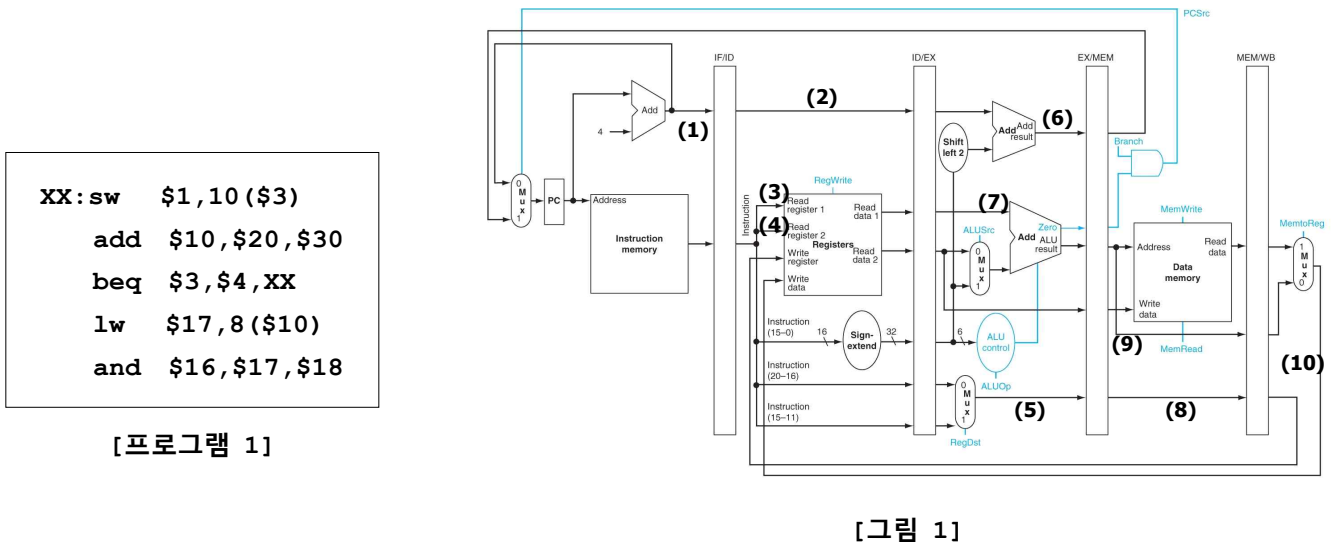


## 컴퓨터구조 Assignment-3 (Fall 2019)

1. 문제는 쓰지 말 것. 문제 쓰면 감점!
2. Hand-written only. 단, 표 윤곽은 컴퓨터로 그려도 좋음.
3. Later submission is not allowed for any reason.
4. 11월 13일(수) 제출

1. [프로그램 1]이 [그림 1]의 pipeline에서 실행된다. sw 명령어가 WB stage에 있을 때 (1)~(10)의 값을 **16진수**로 표시하라. 부득이 10진수를 사용할 때는 아랫첨자 <sub>ten</sub>을 붙여라. 어떤 값이 될지 알 수 없는 경우에는 ?로 표시하라. 단 XX는 0x7000 3004 번지이며, 메모리 m 번지( $0 \leq m < 0xFE$ )의 값은 m+2이고, register \$r ( $0 < r < 32_{ten}$ )에는 r\*2가 저장되어 있다고 하자. Forwarding unit이 있다고 가정하라.



2. add 명령어가 IF stage에 있을 때를 clock cycle 1이라 하자. bubble은 (b)로 표시하고, 알 수 없는 경우는 빈 칸으로 둔다. Memory alignment 문제는 없다고 가정하라.

- (1) [프로그램 2]가 Forwarding 기능이 없는 5-stage MIPS pipeline에서 실행되는 과정을 extended single-cycle pipeline diagram으로 보여라. 단 clock cycles 4~10만 보여라.
- (2) [프로그램 2]가 Forwarding 기능이 있는 5-stage MIPS pipeline에서 실행되는 과정을 extended single-cycle pipeline diagram으로 보이고, 각 cycle에서 ForwardA와 ForwardB의 값을 같이 보이되, clock cycles 4~10을 보여라. ForwardA나 ForwardB는 1이나 2일 때만 표기하라.

**add \$1,\$2,\$3**

**sub \$4,\$5,\$1**

**and \$6,\$1,\$7**

**lw \$4,8(\$20)**

**or \$8,\$6,\$9**

**xor \$10,\$11,\$8**

**sw \$12,4(\$8)**

[프로그램 2]

	IF	ID	EX	MEM	WB	ForwardA	ForwardB
CC 22	mul	lui	sub	or	sw	2	1
CC 23		mul	lui	sub	or		
CC 24			mul	lui	sub	1	
CC 25				mul	lui		

[표 1] ForwardA와 ForwardB를 포함하는 extended single-cycle pipeline diagram의 예

3. [프로그램 3]에 대하여 2번 문제를 반복하라.

```
add  $1,$2,$3
lw   $4,10($5)
sub  $6,$4,$7
lw   $8,10($9)
xor  $10,$11,$12
and  $13,$7,$8
sw   $14,4($12)
```

[프로그램 3]

4. `addi` 명령어가 IF stage에 있을 때를 clock cycle 1이라 하자. [프로그램 4]가 5-stage MIPS pipeline에서 실행되는 과정을, extended single-cycle pipeline diagram으로 clock cycles 5~18을 보여라. bubble은 (b)로 표시하고, 알 수 없는 경우는 빈 칸으로 둔다. Register  $\$r$  ( $0 < r < 32_{\text{ten}}$ )에는  $r*2$ 가 저장되어 있다. Forwarding unit이 있고, memory alignment 문제는 없다고 가정하라.

```
XX: addi $4,$4,2
    sub  $1,$2,$2
    beq  $4,$5,YY
    sll  $9,$10,2
    sw   $11,4($0)
    mul  $23,$24
YY: or  $12,$13,$14
    bne $15,$16,XX
    lw   $17,8($0)
    add  $18,$19,$20
    div  $21,$22
```

[프로그램 4]

- (1) Branch는 MEM stage에서 실행되며, assume-branch-not-taken prediction이고 no delay slot 일 때
- (2) Branch는 ID stage에서 실행되며, assume-branch-not-taken prediction이고 no delay slot 일 때
- (3) Branch는 EX stage에서 실행되며, assume-branch-taken prediction이고 no delay slot 일 때
- (4) Branch는 ID stage에서 실행되며, delay slot을 하나 사용할 때