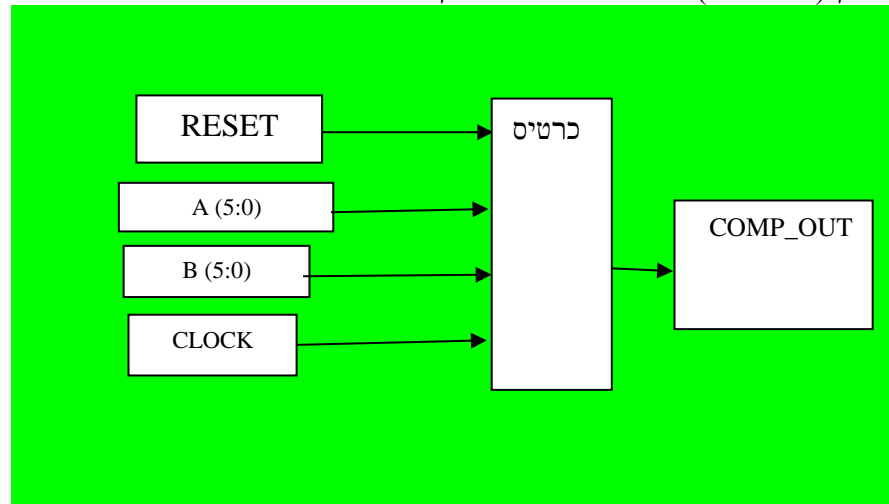


תרגיל שבירת לוגיקה

שלב א  
עליכם לתכנן משווה שישווה בין שני מספרים של 6 ביט  
השעון (CLOCK) הינו של 200 מגה הרץ

כניסות התכנון :

1. CLOCK
2. RESET
3. A(5:0)-המספר הראשון
4. B(5:0)- המספר השני

מוצא התכנון :

1. COMP\_OUT-מוצא המשווה באם התוצאה שווה מוציא 1 לוגי באם לא 0 לוגי

שאלה למחשבה/דגש :

יש לדגום את אותות הכניסה בעזרת שעון A ו B בהתאמה בעזרת שעון  
למה ??

שלב ב

סמלצו התכן ובדקו שהעבודה נעשית

שלב ג

סנתזו את התכן

הגדירו פיני כניסה ויציאה לפי הכרטיס שברשותכם (שעון E3 המספר הראשון SW 6 הראשונים  
המספר השני SW 6 בהתאמה והמוצא נא לחבר לled0)

## שלב ד


כעת הגדירו את השעון כ200 מגה בעזרת CONSTRAINTS WIZARD

- ▼ SYNTHESIS
  - ▶ Run Synthesis
  - ▼ Open Synthesized Design
    - [Constraints Wizard](#)
    - Edit Timing Constraints

## שלב ה

הריצו אמלפנטציה

כעת בעזרת report timing summary נתחו את התוצאות שקיבלתם

- ▼ IMPLEMENTATION
  - ▶ Run Implementation
  - ▼ Open Implemented Design
    - Constraints Wizard
    - Edit Timing Constraints
    -  Report Timing Summary

- ❖ מה במסלול הארוך ביותר ??
- ❖ הסתכלו על הסכמה של המסלול הארוך ביותר ??
- ❖ כמה רמות לוגיות יש בן FF לFF ??
- ❖ מה ניתן לעשות ?? (שבירת לוגיקה) ??

## שלב ו

**פתחו פרוייקט נוסף קחו את קבצי XDC VHD שיצרתם בשלב הקודם**

בצעו שבירת לוגיקה כפי שהדגמתי בכיתה חזרו על שלבים ג ד וה בהתאמה מה המסלול הארוך ביותר ??  
כמה רמות לוגיות ישנה בן FF לFF ??

## שלב ז

**פתחו פרוייקט נוסף**

כעת שנו את רוחב אותות הכניסה ל60 ביט A ו B בהתאמה נא חזרו על שלבים ב עד ה בהתאמה

בהצלחה

ניר

החומרים לשימוש פנימי בלבד אין להשתמש או להעביר ללא רשות מפורשת מניר בלולו