

Clock Crossing FIFO

1. צור FIFO (הFIFO מבוסס על-BRAM) ומשני שעונים בלתי תלויים בתצורה הבאה :



2. צור מונה 16 ביט ודחף את הערך לFIFO (הערך נשלף מFIFO החוצה מהצד של הקריאה)

3. צור סימולציה בתצורה הבאה:

שעון כתיבה: 200MHz

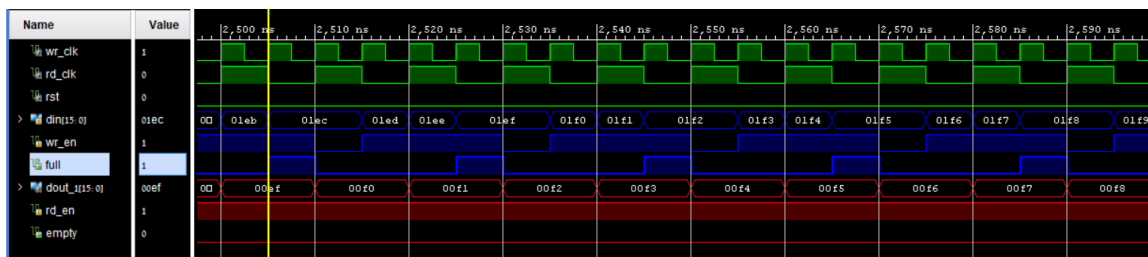
שעון קריאה: 100MHz



תחילת העבודה לאחר יציאה מ-RST.

ניתן לראות כתיבה בקצב של 200MHz ומחזור שעון קריאה אחד לאחר ירידת ה-empty

מתחילות קריאות בקצב של 100MHz.

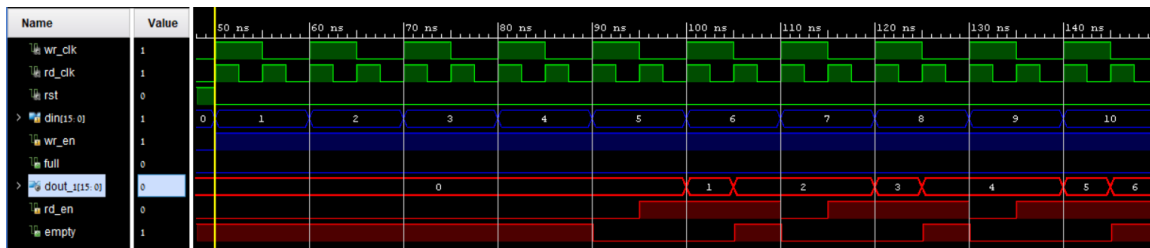


כאשר הFIFO מלא נא הורידו את אות ה-wr_en (והמונה יעצר) בירידת ה-FULL החזירו את מניית המונה והכתיבה לFIFO
 כמובן בזמן זה תמשיך פעולת הקריאה ברצף ללא הפרעה למה ??

4. צור סימולציה בתצורה הבאה:

שעון כתיבה: 100MHz

שעון קריאה: 200MHz



שימו לב במקרה זה, מלכתחילה, אות ה-empty ירד ויעלה לסירוגין למה ?

החומרים לשימוש פנימי בלבד אין להשתמש או להעביר ללא רשות מפורשת מניר בלולו