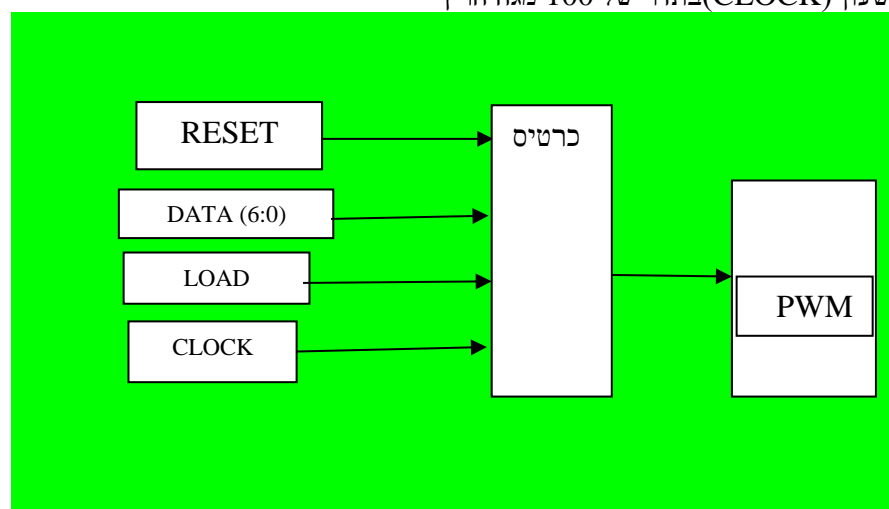


FPGA EXPERET - 5 תרגיל מס

אתם נדרשים לתכנן אות מחזורי ברוחב של 1 מיקרו שנייה עם duty cycle משתנה הערך ההתחלתי של האות עומד של על 50 אחוז (5 מיקרו שנייה ב'1' לוגי ו5 מיקרו שנייה ב'0') אחת לסוף מחזור (כל עשרה מיקרו) אתם נדרשים לבדוק האם השתנה הרוחב שינוי רוחב הסיגנל נעשה ע"י כניסות DATA (הערכים יכולים לנוע בן 1 ל99 אחוז) לדוגמא 60 פירושו 60 אחוז מערך האות המחזורי יהיה ב'1' סה"כ: 0.6 מיקרו שנייה הערך יתעדכן כאשר סיגנל LOAD עולה ל1 (סיגנל LOAD עולה למשך שעון אחד לערך לוגי '1') יש לציין שLOAD ו DATA מסונכרנים לשעון לצורך כך עומדת לרשותם החומרה הבאה כרטיס עם רכיב FPGA בכרטיס קיים אות RESET שמופעל עם הדלקת המתחים לכרטיס ושעון (CLOCK) בתדר של 100 מגה הרץ

**כניסות התכנון :**

1. CLOCK
2. RESET
3. LOAD-סיגנל שנותן הפקודה לעדכן את רוחב האות המחזורי
4. DATA- נותן את הערך באחוזים של הסיגנל

מוצא התכנון :

1. PWM (אות מחזורי ברוחב של 1 מיקרו שנייה עם duty cycle משתנה בהתאם לערך)

בהצלחה

ניר

החומרים לשימוש פנימי בלבד אין להשתמש או להעביר ללא רשות מפורשת מניר בלולו