

# JS VIRTUAL MACHINE ASSEMBLY CODE

Null	0	1	2	3	4	5
0	NOP	NOP	NOP	NOP	NOP	NOP
1	MOV (LIT - REG)	MOV (REG - REG)	MOV (REG - MEM)	MOV (MEM - REG)	MOV ( LIT - MEM )	MOV (REG* - REG)
2	MUL ( LIT )	MUL (REG)	DIV (LIT)	ODIV (LIT)	DIV (REG)	ODIV (REG)
3	OR (LIT)	OR (REG)	XOR (LIT)	XOR (REG)	NOT	INC (REG)
4	JNE (REG , REG)	JNE (REG, LIT)	JLT ( REG, REG)	JLT ( REG, LIT)	JGT ( REG, REG)	JGT ( REG - LIT)
5	CMP (LIT)	CMP (REG)	CBS (REG U)	CBS (REG S)	CS (REG U)	CS (REG S)
6	RET	NOP	NOP	NOP	NOP	NOP
7	NOP	NOP	NOP	NOP	NOP	NOP
8	NOP	NOP	NOP	NOP	NOP	NOP
9	NOP	NOP	NOP	NOP	NOP	NOP
A	NOP	NOP	NOP	NOP	NOP	NOP
B	NOP	NOP	NOP	NOP	NOP	NOP
C	NOP	NOP	NOP	NOP	NOP	NOP
D	NOP	NOP	NOP	NOP	NOP	NOP
E	NOP	NOP	NOP	NOP	NOP	NOP
F	NOP	NOP	NOP	NOP	NOP	NOP

Null	6	7	8	9	A	B
0	NOP	NOP	NOP	NOP	NOP	NOP
1	MOV (LIT + REG - REG)	PSH (LIT)	PSH (REG)	PSH(MEM)	POP(REG)	ADD ( LIT , REG)
2	LSH (LIT)	LSH (REG)	OLSH (LIT)	OLHS (REG)	RSH (LIT)	RSH (REG)
3	DEC (REG)	SWAP ( REG, REG)	BIT (BIT,REG)	CLR (BIT)	JMP (LIT)	JMP (REG)
4	JLE ( REG, REG)	JLE (REG, LIT)	JGE ( REG , REG)	JGE (REG, LIT)	JZ	JNZ
5	CSF ( REG U)	CSF (REG S)	RCBS (REG , REG, U)	RCBS ( REG, REG, S)	RSC ( REG, REG, U)	RSC (REG , RREG S)
6	NOP	NOP	NOP	NOP	NOP	NOP
7	NOP	NOP	NOP	NOP	NOP	NOP
8	NOP	NOP	NOP	NOP	NOP	NOP
9	NOP	NOP	NOP	NOP	NOP	NOP
A	NOP	NOP	NOP	NOP	NOP	NOP
B	NOP	NOP	NOP	NOP	NOP	NOP
C	NOP	NOP	NOP	NOP	NOP	NOP
D	NOP	NOP	NOP	NOP	NOP	NOP
E	NOP	NOP	NOP	NOP	NOP	NOP
F	NOP	NOP	NOP	NOP	NOP	NOP

Null	C	D	E	F
0	NOP	NOP	NOP	NOP
1	ADD (REG, REG)	SUB ( LIT, REG)	SUB ( REG , LIT )	SUB ( REG , REG)
2	ORSH (LIT)	ORSH (REG)	ADD (LIT)	ADD (REG)
3	JMP (LIT + REG (S))	JMP ( LIT + REG (U))	JEQ (REG, REG)	JEQ ( REG, LIT)
4	JF (LIT)	JF (REG)	JNF (LIT)	JNF (REG)
5	RSCF ( REG, REG, U)	RSCF ( REG, REG, S)	CALL (LIT)	CALL (REG)
6	NOP	NOP	NOP	NOP
7	NOP	NOP	NOP	NOP
8	NOP	NOP	NOP	NOP
9	NOP	NOP	NOP	NOP
A	NOP	NOP	NOP	NOP
B	NOP	NOP	NOP	NOP
C	NOP	NOP	NOP	NOP
D	NOP	NOP	NOP	NOP
E	NOP	NOP	NOP	NOP
F	NOP	INT	RST	HALT