

Chương 3: HỆ TỔ HỢP

I. Giới thiệu – Cách thiết kế hệ tổ hợp:

Mạch logic được chia làm 2 loại:

- Hệ tổ hợp (Combinational Circuit)
- Hệ tuần tự (Sequential Circuit).

Hệ tổ hợp là mạch mà các ngõ ra chỉ phụ thuộc vào giá trị của các ngõ vào. Mọi sự thay đổi của ngõ vào sẽ làm ngõ ra thay đổi theo.

Ngõ vào
(INPUT)

CỔNG
LOGIC

Ngõ ra
(OUTPUT)

1

*** Các bước thiết kế:**

- Phát biểu bài toán.
- Xác định số biến ngõ vào và số biến ngõ ra.
- Thành lập bảng giá trị chỉ rõ mối quan hệ giữa ngõ vào và ngõ ra.

Ngõ vào				Ngõ ra			
X_{n-1}	\dots	X_1	X_0	Y_{m-1}	\dots	Y_1	Y_0
0	\dots	0	0				
1	\dots	1	1				

- Tìm biểu thức rút gọn của từng ngõ ra phụ thuộc vào các biến ngõ vào.
- Thực hiện sơ đồ logic.

2

Vd: Thiết kế hệ tổ hợp có 3 ngõ vào X, Y, Z; và 2 ngõ ra F, G.

- Ngõ ra F là 1 nếu như 3 ngõ vào có số bit 1 nhiều hơn số bit 0; ngược lại F = 0.
- Ngõ ra G là 1 nếu như giá trị nhị phân của 3 ngõ vào lớn hơn 1 và nhỏ hơn 6; ngược lại G = 0.

X	Y	Z	F	G
0	0	0	0	0
0	0	1	0	0
0	1	0	0	1
0	1	1	1	1
1	0	0	0	1
1	0	1	1	1
1	1	0	1	0
1	1	1	1	0

Karnaugh Map for F:

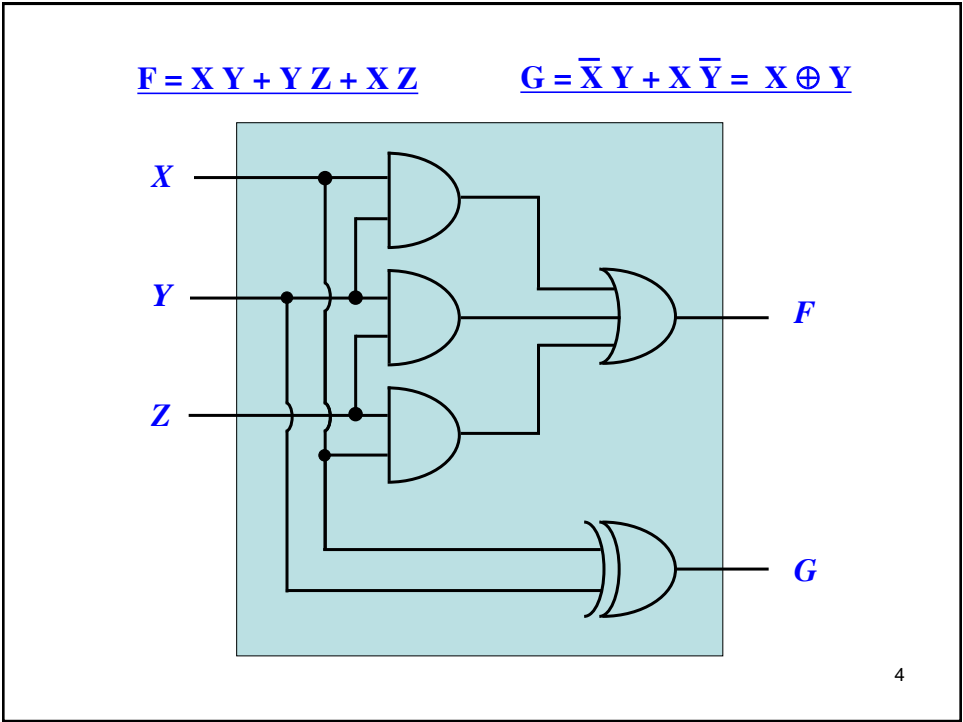
Z \ XY	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$F = XY + YZ + XZ$

Karnaugh Map for G:

Z \ XY	00	01	11	10
0	0	1	0	1
1	0	1	0	1

$G = \bar{X}Y + X\bar{Y} = X \oplus Y$



Trường hợp hệ tổ hợp không sử dụng tất cả 2^n tổ hợp của ngõ vào, thì tại các tổ hợp không sử dụng đó ngõ ra có giá trị tùy định.

Vd: Thiết kế hệ tổ hợp có ngõ vào biểu diễn cho 1 số mã BCD. Nếu giá trị ngõ vào nhỏ hơn 3 thì ngõ ra có giá trị bằng bình phương giá trị ngõ vào; ngược lại giá trị ngõ ra bằng giá trị ngõ vào trừ đi 3.

$$F_2 = A + B C D + \bar{B} C \bar{D}$$
$$F_1 = A D + B \bar{C} D + B C \bar{D}$$
$$F_0 = A \bar{D} + B \bar{D} + \bar{A} \bar{B} \bar{C} D$$

A	B	C	D	F_2	F_1	F_0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	1	0	0
0	0	1	1	0	0	0
0	1	0	0	0	0	1
0	1	0	1	0	1	0
0	1	1	0	0	1	1
0	1	1	1	1	0	0
1	0	0	0	1	0	1
1	0	0	1	1	1	0
1	0	1	0	X	X	X
1	0	1	1	X	X	X
1	1	0	0	X	X	X
1	1	0	1	X	X	X
1	1	1	0	X	X	X
1	1	1	1	X	X	X

5

II. Bộ cộng - trừ nhị phân:

1. Bộ cộng (Adder):

a. Bộ cộng bán phần (Half Adder – H.A):

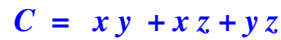
Bộ cộng bán phần là hệ tổ hợp có nhiệm vụ thực hiện phép cộng số học $x + y$ (x, y là 2 bit nhị phân ngõ vào); hệ có 2 ngõ ra: bit tổng S (Sum) và bit nhớ C (Carry).

x	y	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$S = \bar{x} y + x \bar{y} = x \oplus y$$
$$C = x y$$

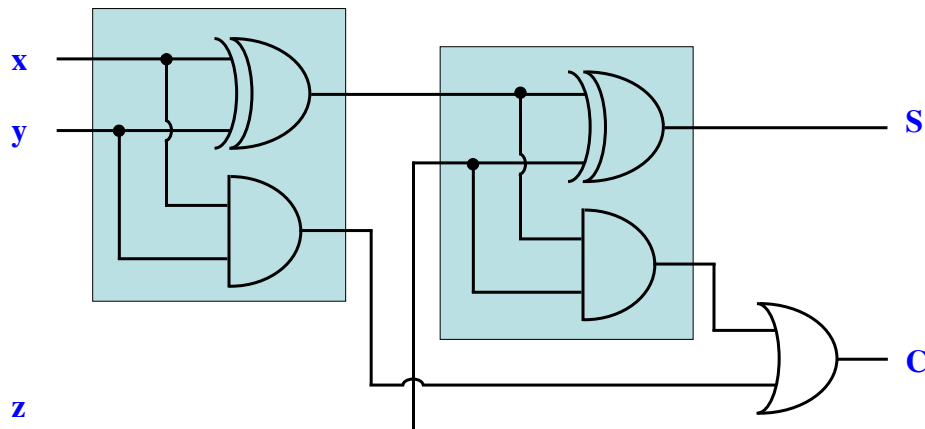
6

Bộ cộng toàn phần thực hiện phép cộng số học 3 bit $x + y + z$ (z biểu diễn cho bit nhớ từ vị trí có trọng số nhỏ hơn gửi tới)



7

$$\begin{aligned} C &= xy + xz + yz \\ &= xy + x\bar{y}z + xyz + \bar{x}yz \\ &= xy(I + z) + z(\bar{x}y + x\bar{y}) \\ \underline{C} &= \underline{xy + z(x \oplus y)} \end{aligned}$$

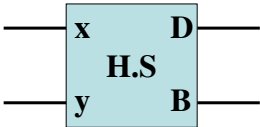


8

2. Bộ trừ (Subtractor):

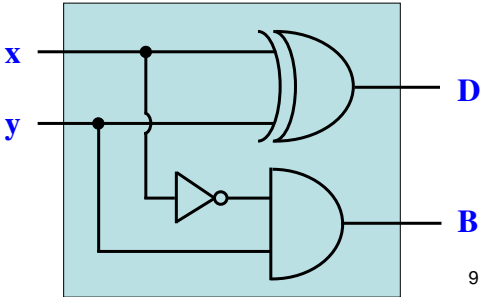
a. Bộ trừ bán phần (Half Subtractor – H.S):

Bộ trừ bán phần có nhiệm vụ thực hiện phép trừ số học $x - y$ (x, y là 2 bit nhị phân ngõ vào); hệ có 2 ngõ ra: bit hiệu D (Difference) và bit mượn B (Borrow).



x	y	B	D
0	0	0	0
0	1	1	1
1	0	0	1
1	1	0	0

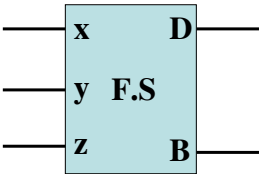
$D = \bar{x}y + x\bar{y} = x \oplus y$
 $B = \bar{x}y$



9

b. Bộ trừ toàn phần (Full Subtractor – F.S):

Bộ trừ toàn phần thực hiện phép trừ số học 3 bit $x - y - z$ (z biểu diễn cho bit mượn từ ví trị có trọng số nhỏ hơn)



x	y	z	B	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

		xy			
z	D	00	01	11	10
			1		1
1		1		1	

$S = \bar{x}\bar{y}z + \bar{x}y\bar{z} + x\bar{y}\bar{z} + xyz$
 $S = z \oplus (x \oplus y)$

		xy			
z	B	00	01	11	10
			1		
1		1	1	1	

$C = \bar{x}y + \bar{x}z + yz$
 $C = \bar{x}y + z(\bar{x} \oplus y)$

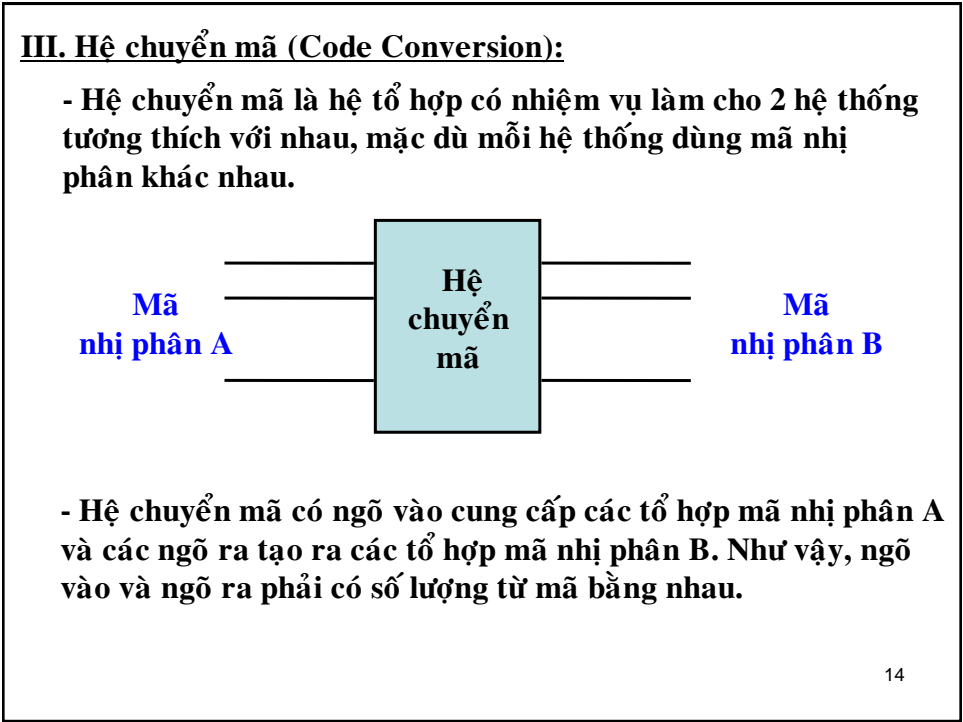
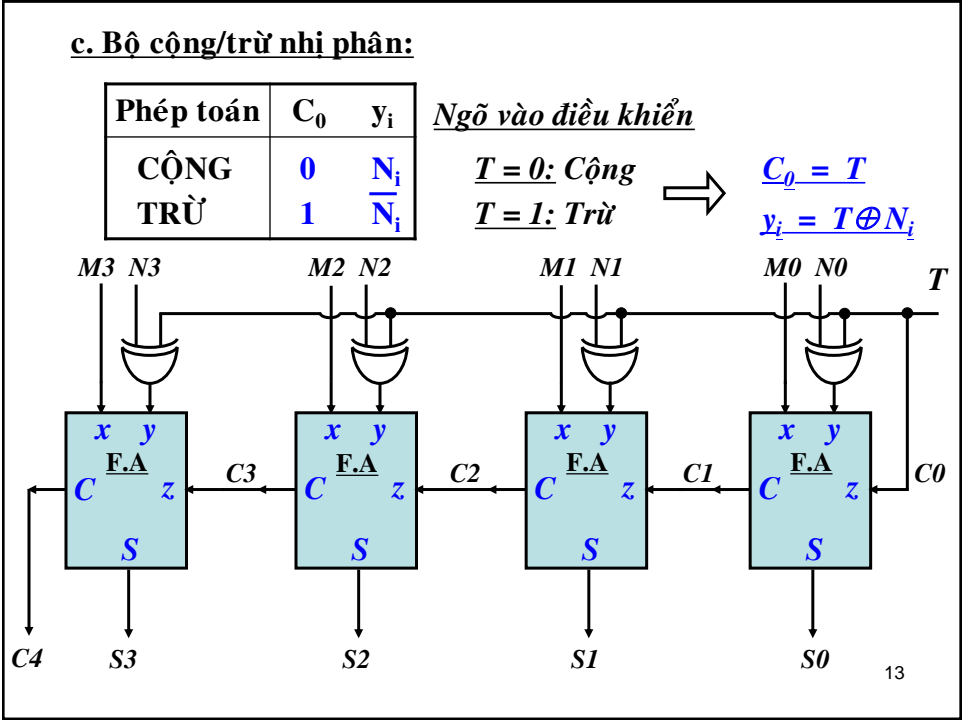
10

a. Bộ công nhị phân:

[illegible]

- Sử dụng các bộ trừ toàn phần F.S
- Thực hiện bằng phép cộng với bù 2 của số trừ

12



Vd: Thiết kế hệ chuyển mã từ mã BCD thành mã BCD quá 3.

A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
1	0	1	0	X	X	X	X
1	0	1	1	X	X	X	X
1	1	0	0	X	X	X	X
1	1	0	1	X	X	X	X
1	1	1	0	X	X	X	X
1	1	1	1	X	X	X	X

$W = A + B(C + D)$
 $X = B \oplus (C + D)$
 $Y = \overline{C} \oplus \overline{D}$
 $Z = \overline{D}$

15

IV. Bộ giải mã (DECODER):

1. Giới thiệu:

- Bộ giải mã là hệ chuyển mã có nhiệm vụ chuyển từ mã nhị phân cơ bản n bit ở ngõ vào thành mã nhị phân 1 trong m ở ngõ ra.

Mã
nhị phân

X₀

X₁

X_{n-1}

Y₀

Y₁

Y_{m-1}

Mã
1 trong m

$m = 2^n$

- Với giá trị *i* của tổ hợp nhị phân ở ngõ vào, thì ngõ ra *Y_i* sẽ tích cực và các ngõ ra còn lại sẽ không tích cực.

- Có 2 dạng: ngõ ra tích cực cao (mức 1) và ngõ ra tích cực thấp (mức 0).

16

GV dạy: Lê Chí Thông

8

17

18

c. Bộ giải mã có ngõ vào cho phép:

- Ngoài các ngõ vào dữ liệu, bộ giải mã có thể có 1 hay nhiều ngõ vào cho phép.
- Khi các ngõ vào cho phép ở trạng thái tích cực thì mạch giải mã mới được hoạt động. Ngược lại, mạch giải mã sẽ không hoạt động; khi đó các ngõ ra đều ở trạng thái không tích cực.

X₀ (LSB)

X₁

EN

Y₀

Y₁

Y₂

Y₃

EN	X ₁	X ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	X	X	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

X₀

X₁

EN

Y₀

Y₁

Y₂

Y₃

19

2. IC giải mã:

a. IC 74139: gồm 2 bộ giải mã 2 sang 4 ngõ ra tích cực thấp

2

3

1

1A (LSB)

1B

1G

1Y₀

1Y₁

1Y₂

1Y₃

14

13

15

2A (LSB)

2B

2G

2Y₀

2Y₁

2Y₂

2Y₃

\overline{G}	B	A	\overline{Y}_3	\overline{Y}_2	\overline{Y}_1	\overline{Y}_0
1	X	X	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

20

GV dạy: Lê Chí Thông

10

b. IC 74138: bộ giải mã 3 sang 8 ngõ ra tích cực thấp

1

A (LSB)

Y₀

15

2

B

Y₁

14

3

C

Y₂

13

6

G1

Y₃

12

5

G2A

Y₄

11

4

G2B

Y₅

10

Y₆

9

Y₇

7

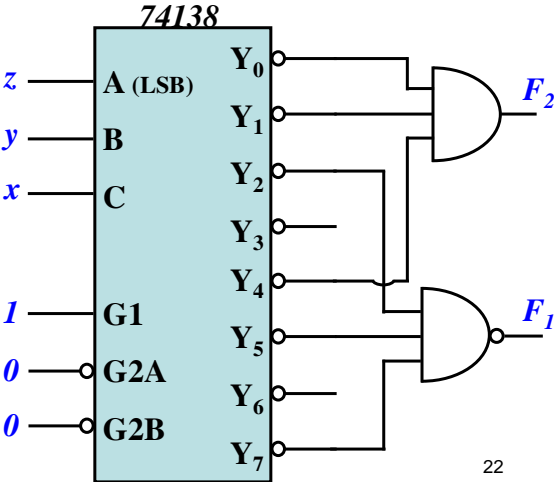
G1	$\overline{G2A}$	$\overline{G2B}$	C	B	A	$\overline{Y_7}$	$\overline{Y_6}$	$\overline{Y_5}$	$\overline{Y_4}$	$\overline{Y_3}$	$\overline{Y_2}$	$\overline{Y_1}$	$\overline{Y_0}$
0	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	0	0	1	1	1	0	1	1	1	1
1	0	0	1	0	1	1	1	0	1	1	1	1	1
1	0	0	1	1	0	1	0	1	1	1	1	1	1
1	0	0	1	1	1	0	1	1	1	1	1	1	1

3. Sử dụng bộ giải mã thực hiện hàm Boole:

Ngõ ra của bộ giải mã là minterm (ngõ ra tích cực cao) hoặc maxterm (ngõ ra tích cực thấp) của n biến ngõ vào. Do đó, ta có thể sử dụng bộ giải mã thực hiện hàm Boole theo dạng chính tắc.

$$F1(x,y,z) = \sum(2,5,7)$$
$$= m_2 + m_5 + m_7$$
$$= \overline{m_2} + \overline{m_5} + \overline{m_7}$$
$$= \overline{M_2 M_5 M_7}$$

$$F2(x,y,z) = \prod(0,1,4)$$
$$= M_0 M_1 M_4$$



V. Bộ mã hóa (ENCODER):

1. Giới thiệu:

- Encoder là hệ chuyển mã thực hiện hoạt động ngược lại với decoder. Nghĩa là encoder có m ngõ vào theo mã nhị phân 1 trong m và n ngõ ra theo mã nhị phân cơ bản (với $m \leq 2^n$).
- Với ngõ vào I_i được tích cực thì ngõ ra chính là tổ hợp giá trị nhị phân i tương ứng.

I₀

I₁

I₂

I₃

(LSB) Z₀

Z₁

I ₃	I ₂	I ₁	I ₀	Z ₁	Z ₀
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

$Z_1 = I_3 + I_2$
 $Z_0 = I_3 + I_1$

I₃

I₂

I₁

Z₁

Z₀

23

* Bộ mã hóa có ưu tiên (Priority Encoder):

Bộ mã hóa có ưu tiên là mạch mã hóa sao cho nếu có nhiều hơn 1 ngõ vào cùng tích cực thì ngõ ra sẽ là giá trị nhị phân của ngõ vào có ưu tiên cao nhất.

I₀

I₁

I₂

I₃

(LSB) Z₀

Z₁

V

I ₃	I ₂	I ₁	I ₀	Z ₁	Z ₀	V
0	0	0	0	X	X	0
0	0	0	1	0	0	1
0	0	1	X	0	1	1
0	1	X	X	1	0	1
1	X	X	X	1	1	1

$Z_1 = I_3 + I_2$
 $Z_0 = I_3 + \overline{I_2} I_1$
 $V = I_3 + I_2 + I_1 + I_0$

I₃

I₂

I₁

I₀

Z₁

Z₀

V

4

Thứ tự ưu tiên: $I_3 > I_2 > I_1 > I_0$

GV dạy: Lê Chí Thông

12

2. IC mã hóa ưu tiên 8 → 3 (74148):

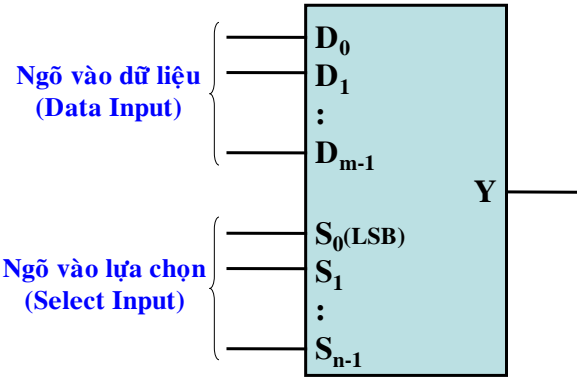
\overline{EI}	$\overline{I_7}$	$\overline{I_6}$	$\overline{I_5}$	$\overline{I_4}$	$\overline{I_3}$	$\overline{I_2}$	$\overline{I_1}$	$\overline{I_0}$	$\overline{A_2}$	$\overline{A_1}$	$\overline{A_0}$	\overline{GS}	\overline{EO}
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	0	X	X	X	X	X	X	X	0	0	0	0	1
0	1	0	X	X	X	X	X	X	0	0	1	0	1
0	1	1	0	X	X	X	X	X	0	1	0	0	1
0	1	1	1	0	X	X	X	X	0	1	1	0	1
0	1	1	1	1	0	X	X	X	1	0	0	0	1
0	1	1	1	1	1	0	X	X	1	0	1	0	1
0	1	1	1	1	1	1	0	X	1	1	0	0	1
0	1	1	1	1	1	1	1	0	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0

25

VI. Bộ dồn kênh (Multiplexer - MUX):

1. Giới thiệu:

- MUX $2^n \rightarrow 1$ là hệ tổ hợp có nhiều ngõ vào nhưng chỉ có 1 ngõ ra. Ngõ vào gồm 2 nhóm: m ngõ vào dữ liệu (data input) và n ngõ vào lựa chọn (select input).



- Với 1 giá trị i của tổ hợp nhị phân các ngõ vào lựa chọn, ngõ vào dữ liệu D_i sẽ được chọn đưa đến ngõ ra. ($m = 2^n$)

*** Bộ MUX 4 → 1:**

S ₁	S ₀	Y
0	0	D ₀
0	1	D ₁
1	0	D ₂
1	1	D ₃

$$Y = \overline{S_1} \overline{S_0} D_0 + \overline{S_1} S_0 D_1 + S_1 \overline{S_0} D_2 + S_1 S_0 D_3$$
$$= m_0 D_0 + m_1 D_1 + m_2 D_2 + m_3 D_3$$
$$= \sum m_i D_i \quad (i = 0, 1, 2, 3)$$

Tổng quát: $Y = \sum m_i D_i$ (với $i = 0, 1, \dots, 2^n - 1$)

27

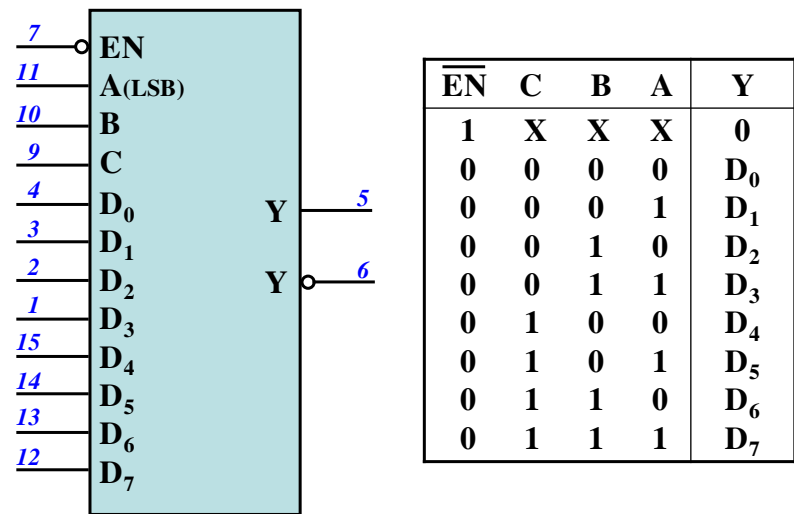
2. IC dồn kênh:

a. 74LS153: gồm 2 bộ MUX 4 → 1

\overline{G}	B	A	Y
1	X	X	0
0	0	0	C ₀
0	0	1	C ₁
0	1	0	C ₂
0	1	1	C ₃

28

b. 74151: bộ MUX 8 → 1



29

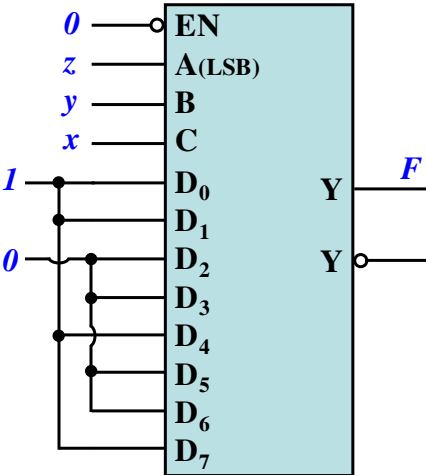
3. Sử dụng bộ MUX thực hiện hàm Boole:

a. Bộ MUX 2ⁿ thực hiện hàm Boole n biến:

$$F(x, y, z) = \sum(0, 1, 4, 7)$$
$$= m_0 + m_1 + m_4 + m_7$$
$$= m_0 1 + m_1 1 + m_2 0 + m_3 0$$
$$+ m_4 1 + m_5 0 + m_6 0 + m_7 1$$

$$Y = \sum m_i D_i$$
$$= m_0 D_0 + m_1 D_1 + m_2 D_2 + m_3 D_3$$
$$+ m_4 D_4 + m_5 D_5 + m_6 D_6 + m_7 D_7$$

⇒ $D_0 = D_1 = D_4 = D_7 = 1$
 $D_2 = D_3 = D_5 = D_6 = 0$



30

*** Bộ DEMUX 1 → 4:**

D

S₀ (LSB)

S₁

Y₀

Y₁

Y₂

Y₃

S ₁	S ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	D
0	1	0	0	D	0
1	0	0	D	0	0
1	1	D	0	0	0

D

S₁

S₀

Y₀

Y₁

Y₂

Y₃

$Y_0 = \overline{S_1} \overline{S_0} D = m_0 D$

$Y_1 = \overline{S_1} S_0 D = m_1 D$

$Y_2 = S_1 \overline{S_0} D = m_2 D$

$Y_3 = S_1 S_0 D = m_3 D$

33

2. IC phân kênh 74LS155: gồm 2 bộ phân kênh 1 → 4

2

1

13

3

14

15

1G

1C

A (LSB)

B

2G

2C

1Y₀

1Y₁

1Y₂

1Y₃

2Y₀

2Y₁

2Y₂

2Y₃

B	A	$\overline{1G}$	1C	$\overline{1Y_0}$	$\overline{1Y_1}$	$\overline{1Y_2}$	$\overline{1Y_3}$
X	X	1	X	1	1	1	1
X	X	X	0	1	1	1	1
0	0	0	1	0	1	1	1
0	1	0	1	1	0	1	1
1	0	0	1	1	1	0	1
1	1	0	1	1	1	1	0

B	A	$\overline{2G}$	2C	$\overline{2Y_0}$	$\overline{2Y_1}$	$\overline{2Y_2}$	$\overline{2Y_3}$
X	X	1	X	1	1	1	1
X	X	X	1	1	1	1	1
0	0	0	0	0	1	1	1
0	1	0	0	1	0	1	1
1	0	0	0	1	1	0	1
1	1	0	0	1	1	1	0

34

GV dạy: Lê Chí Thông

17

VIII. Bộ so sánh ☐ ộ lớn (Comparator):

1. Giới thiệu:

- Bộ so sánh là hệ tổ hợp có nhiệm vụ so sánh 2 số nhị phân không dấu A và B (mỗi số n bit).
- Bộ so sánh có 3 ngõ ra (A>B), (A=B) và (A<B); chỉ có 1 ngõ ra tích cực theo kết quả so sánh.

* Bộ so sánh 3 bit:

A: A₂ A₁ A₀
B: B₂ B₁ B₀

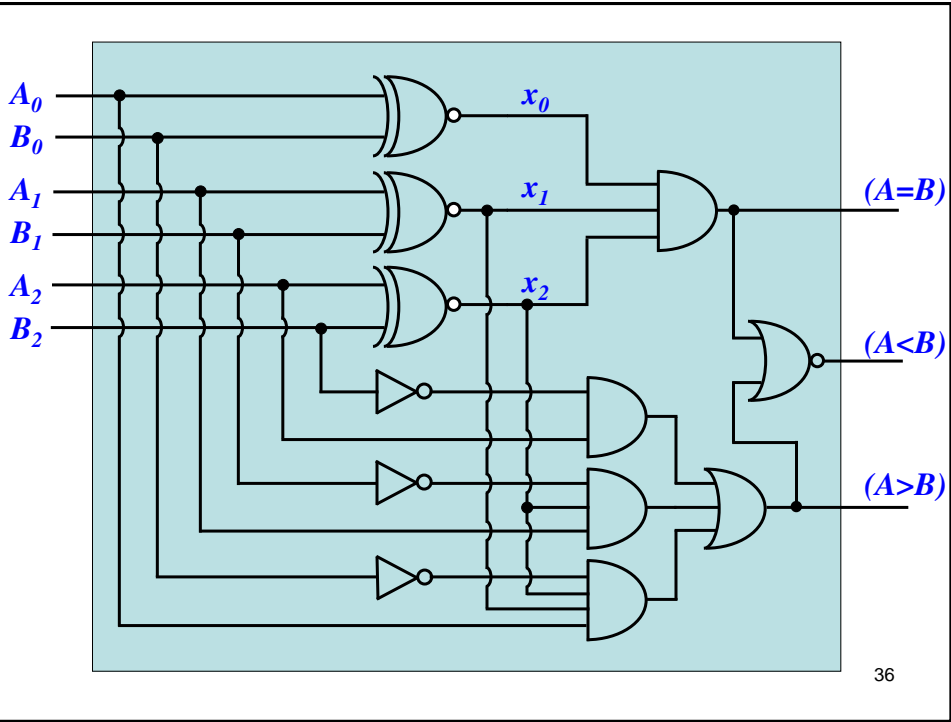
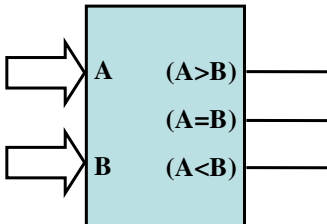
Sử dụng biến trung gian:

$x_i = \overline{A_i} \oplus B_i \quad (i = 0, 1, 2)$

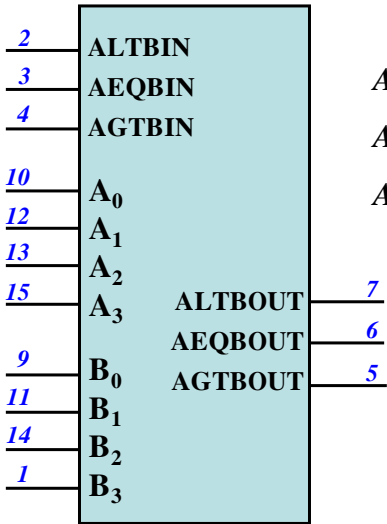
$(A = B) = x_2 x_1 x_0$

$(A > B) = A_2 \overline{B_2} + x_2 A_1 \overline{B_1} + x_2 x_1 A_0 \overline{B_0}$

$(A < B) = \overline{A_2} B_2 + x_2 \overline{A_1} B_1 + x_2 x_1 \overline{A_0} B_0 = \overline{(A=B) + (A>B)}$ ³⁵



2. IC so sánh 74LS85:



$AGTBOUT = (A > B) + (A = B)AGTBIN$

$AEQBOUT = (A = B)AEQBIN$

$ALTBOUT = (A < B) + (A = B)ALTBIN$