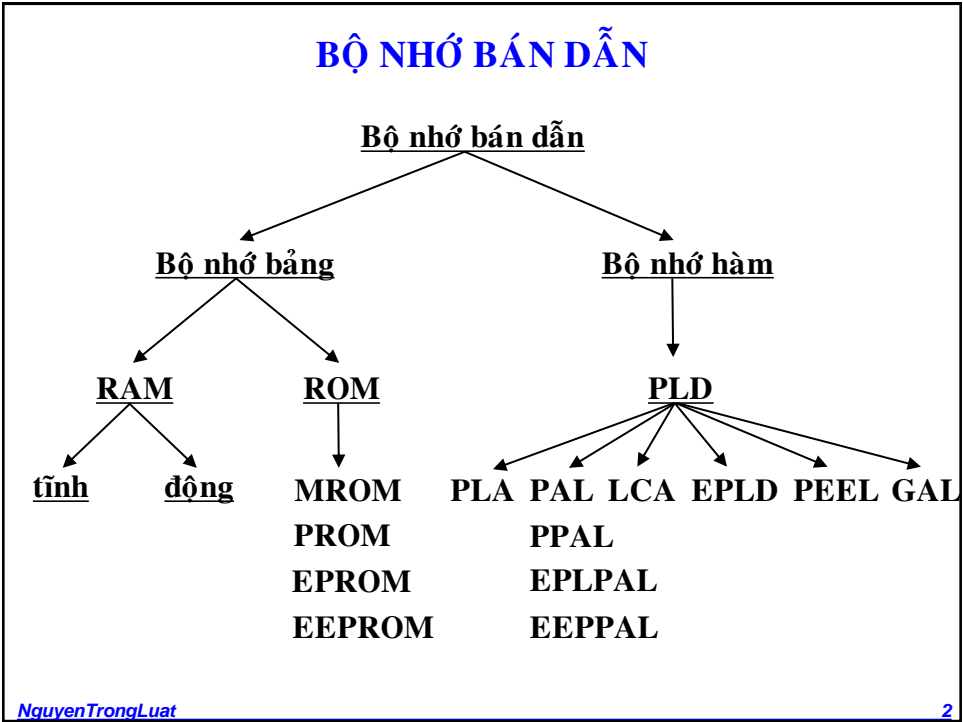


PLD

THIẾT BỊ LOGIC LẬP TRÌNH ĐƯỢC (Programmable Logic Device)

Nguyễn Trọng Luật

1



BỘ NHỚ ROM

Input: các tín hiệu địa chỉ (Address)

Output: các tín hiệu dữ liệu (Data)

Kích thước ROM: $2^n \times m$ (bit)

Nguyễn Trọng Luật

3

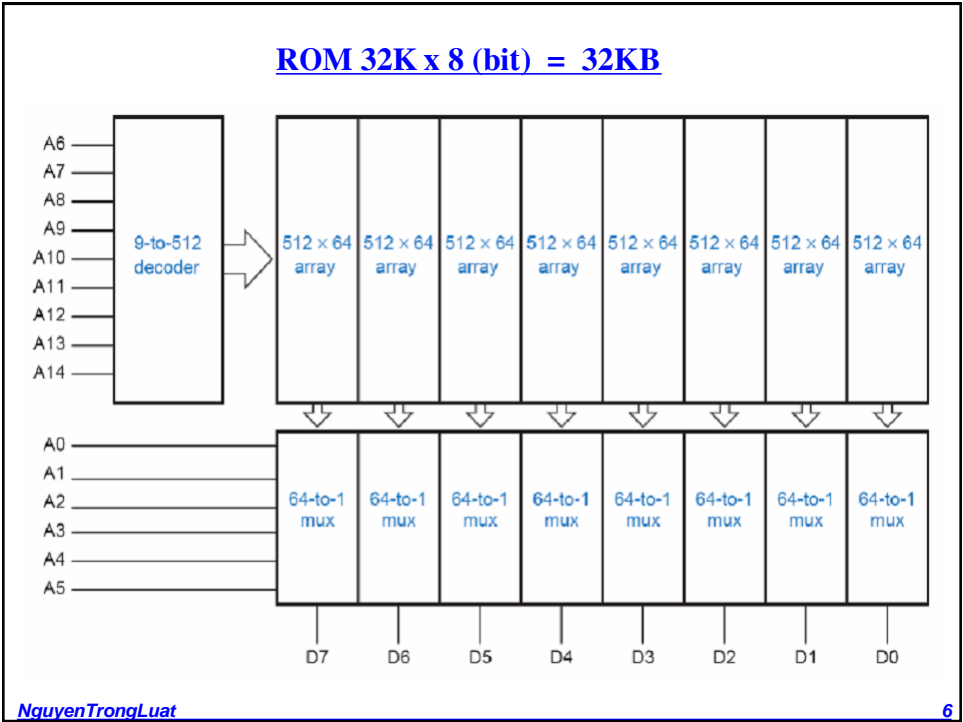
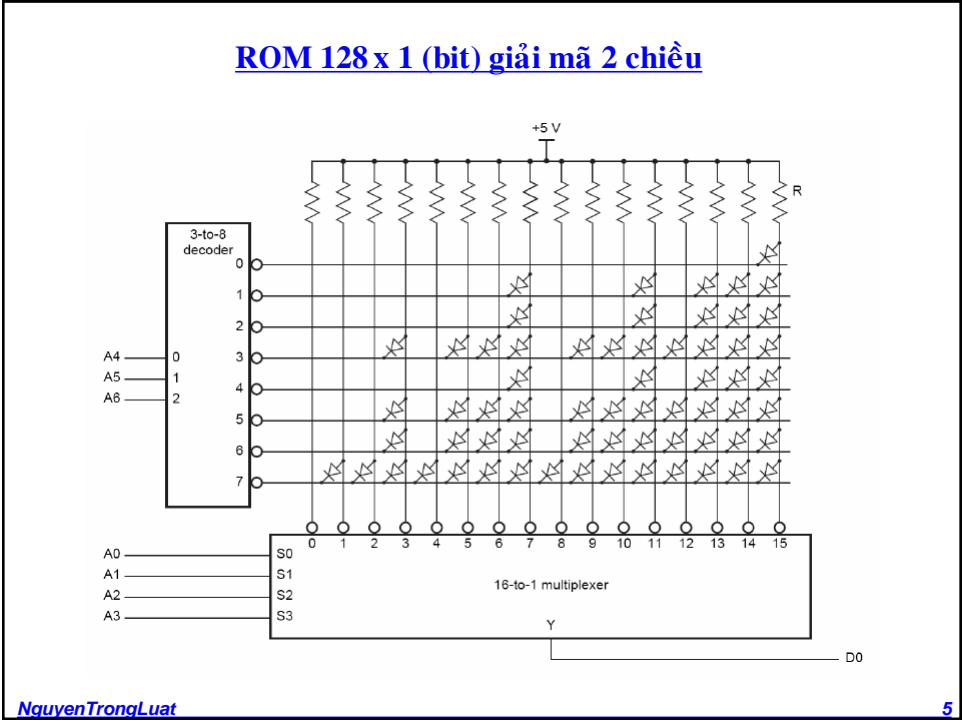
Cấu trúc nội ROM 8 x 4 (bit)

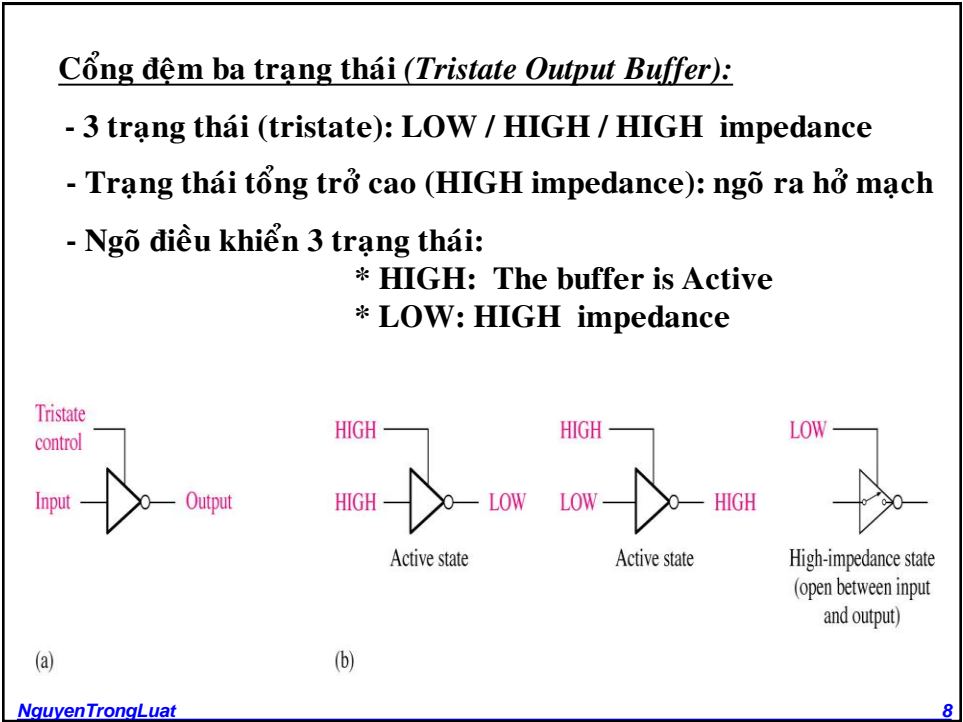
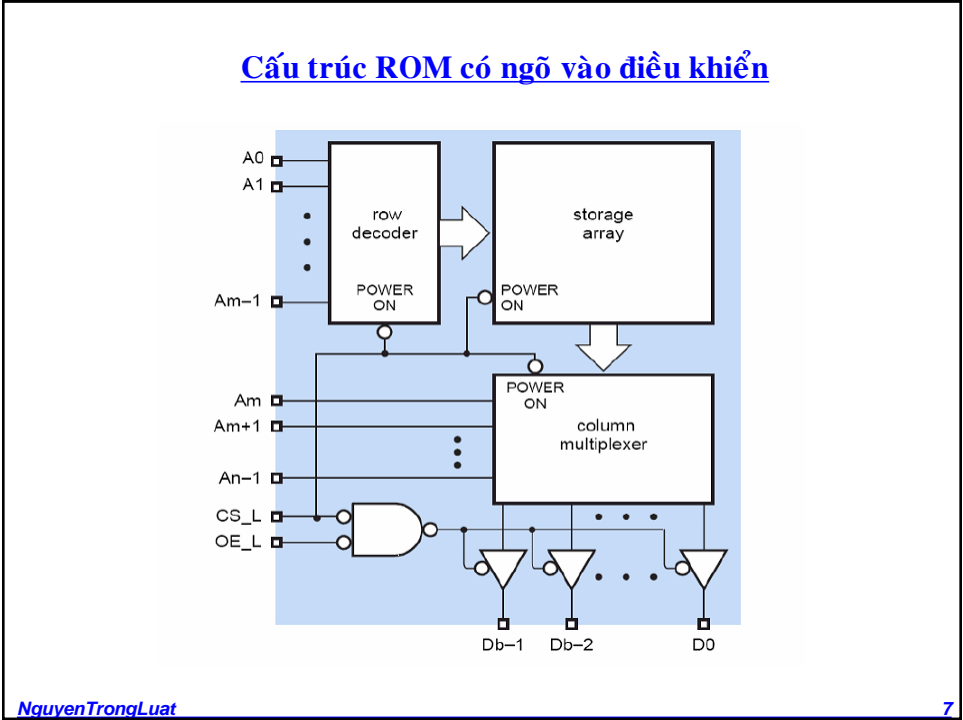
Bảng nạp ROM

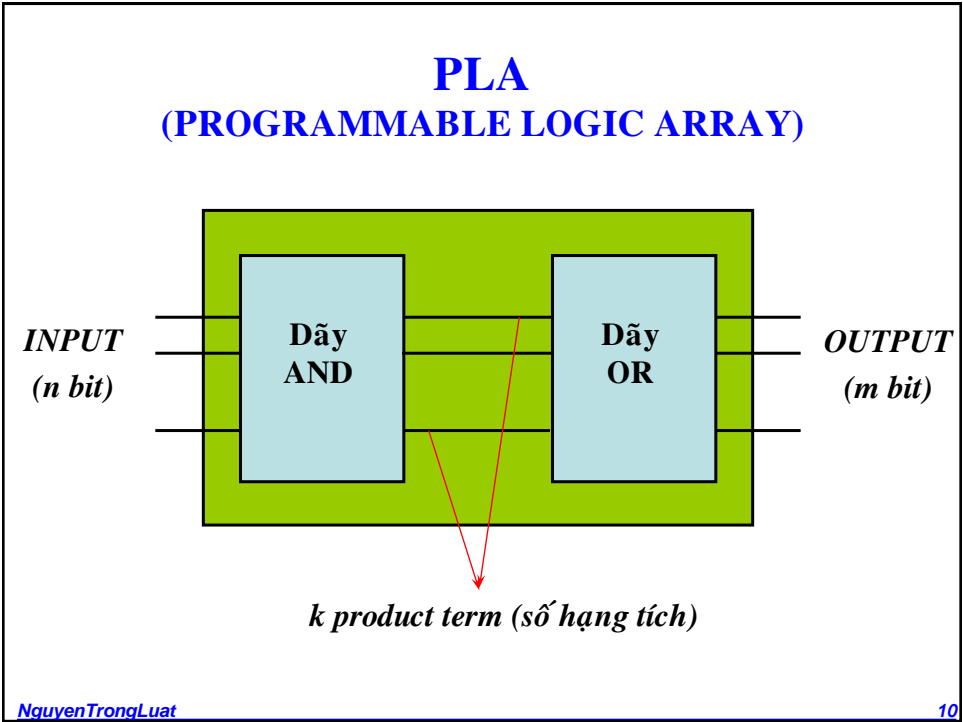
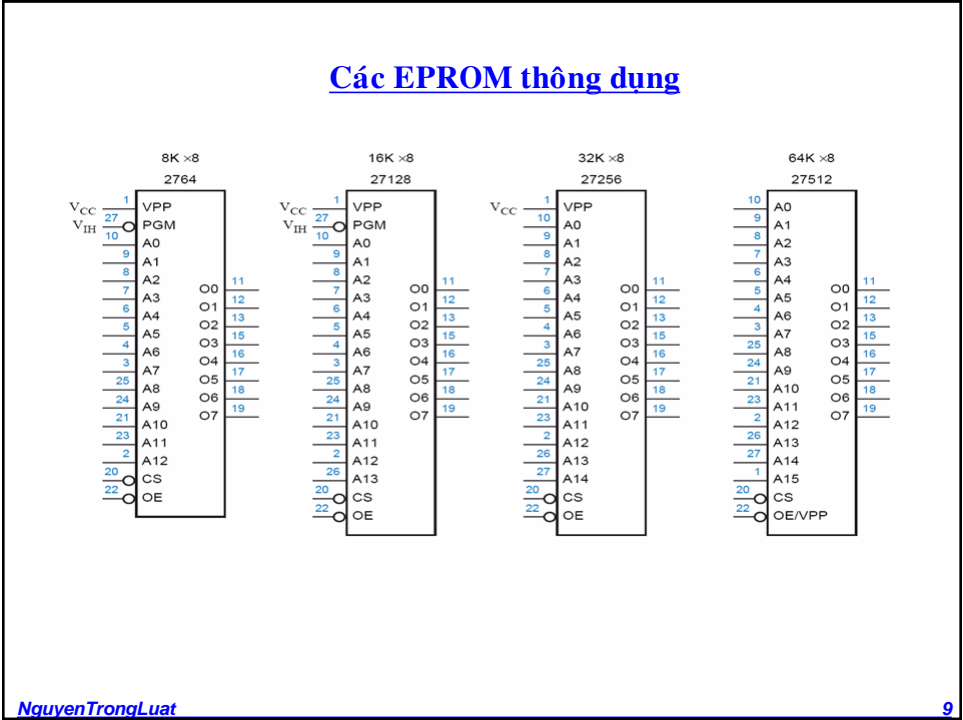
A2	A1	A0	D3	D2	D1	D0
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

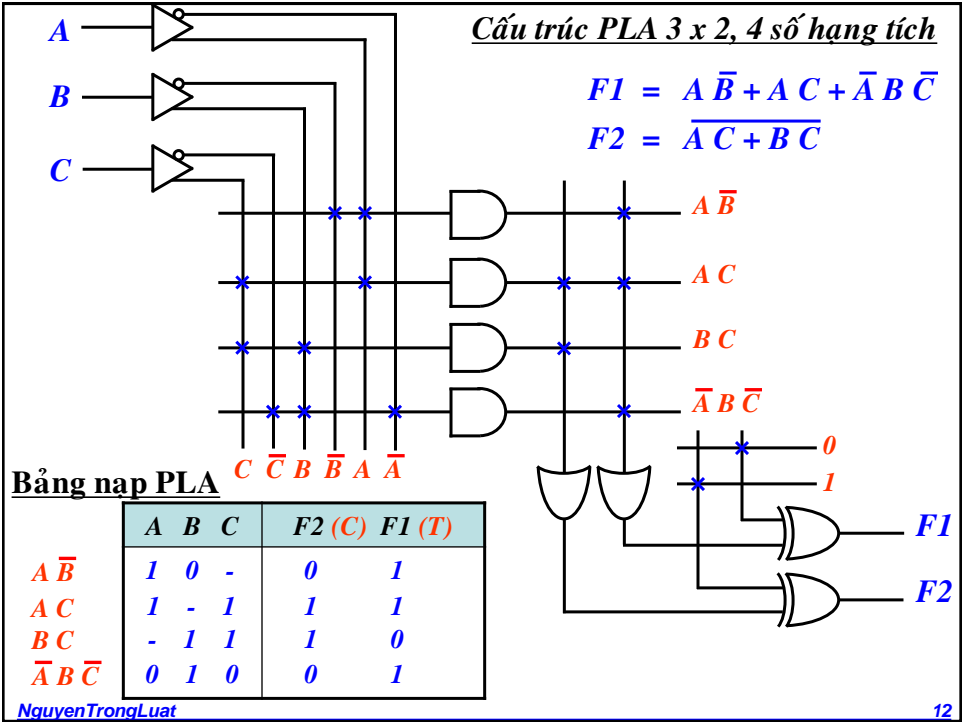
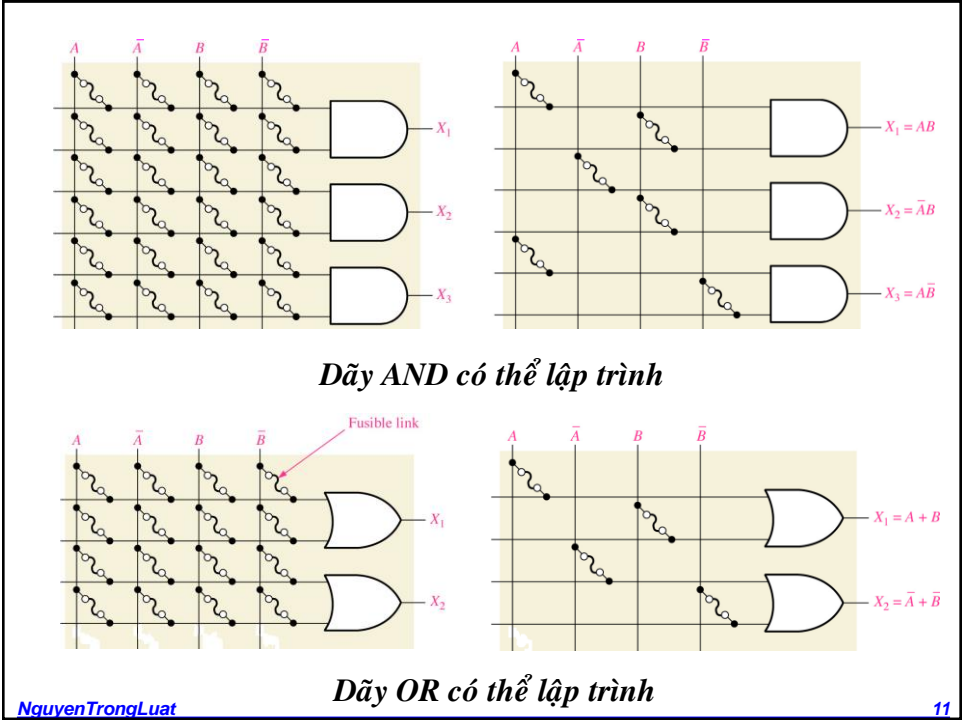
Nguyễn Trọng Luật

4









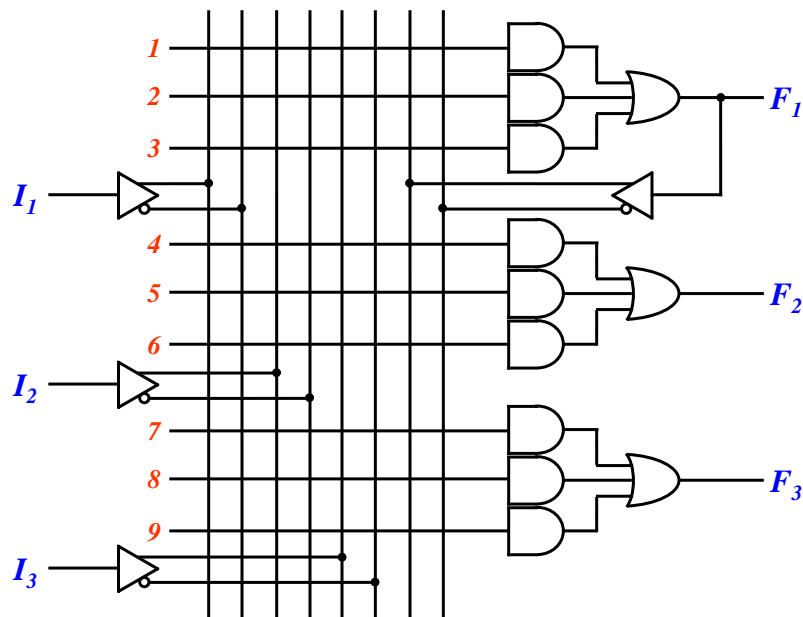
PAL (PROGRAMMABLE ARRAY LOGIC)

- Dây AND lập trình, dây OR cố định
- Mỗi ngõ ra là cổng OR có số ngõ vào cố định
- Số hạng tích không sử dụng chung cho các ngõ ra
- Cấu trúc PLA: số ngõ vào, số ngõ ra và số cổng AND trên 1 cổng OR

Nguyễn Trọng Luật

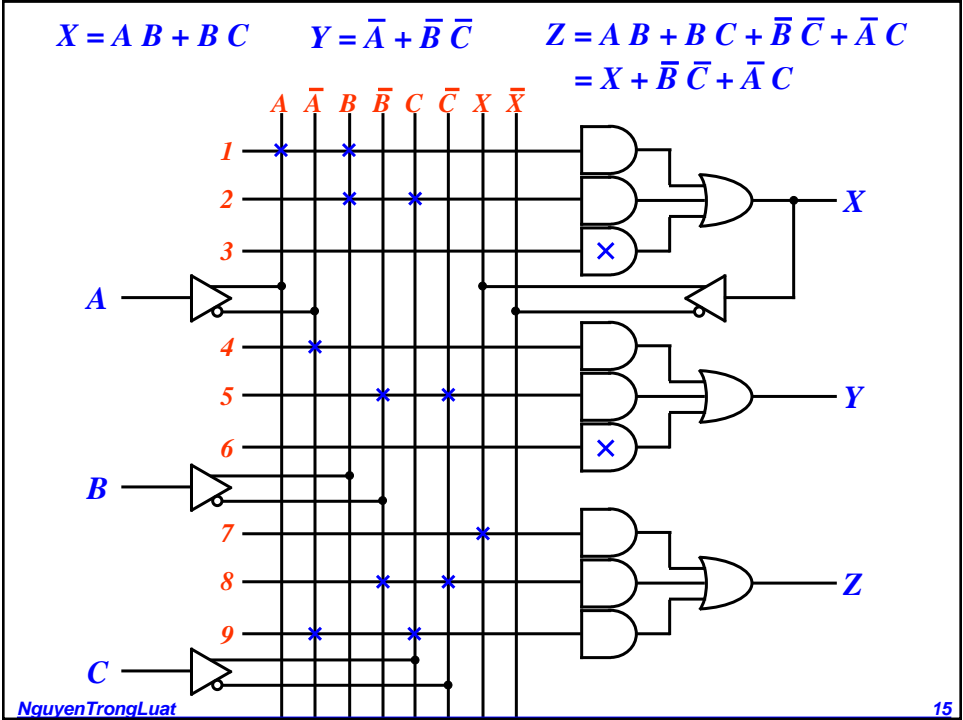
13

Cấu trúc PAL 3 ngõ vào, 3 ngõ ra, 3 cổng AND / OR



Nguyễn Trọng Luật

14



$$X = A B + B C \qquad Y = \bar{A} + \bar{B} \bar{C} \qquad Z = A B + B C + \bar{B} \bar{C} + \bar{A} C$$
$$= X + \bar{B} \bar{C} + \bar{A} C$$

Bảng nạp PAL

	A	B	C	X	OUTPUT
1	1	1	-	-	$X = AB + BC$
2	-	1	1	-	
3	-	-	-	-	
4	0	-	-	-	$Y = \bar{A} + \bar{B} \bar{C}$
5	-	0	0	-	
6	-	-	-	-	
7	-	-	-	1	$Z = X + \bar{B} \bar{C} + \bar{A} C$
8	-	0	0	-	
9	0	-	1	-	

16