

## Chương 4: HỆ TUẦN TỰ

### I. Giới thiệu:

Hệ tuần tự là hệ mà ngõ ra không chỉ phụ thuộc vào các ngõ vào mà còn phụ thuộc vào 1 số ngõ ra được hồi tiếp trở thành ngõ vào thông qua phần tử nhớ.



Phần tử nhớ thường sử dụng là Flip\_Flop.

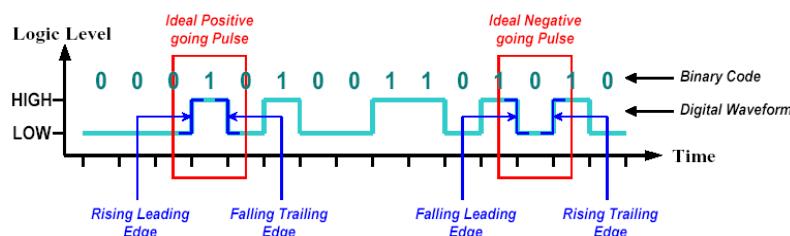
Hệ tuần tự được chia thành 2 loại:

- Hệ tuần tự đồng bộ (Synchronous)
- Hệ tuần tự bất đồng bộ (Asynchronous)

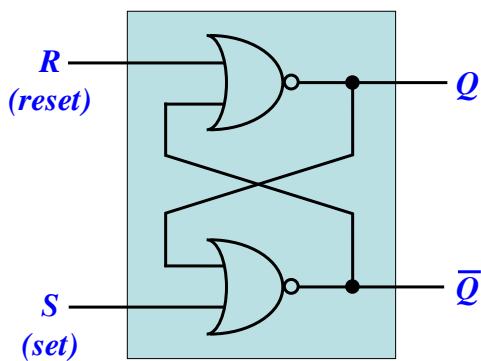
### II. Mạch Chốt (Latch) và Flip-Flop (FF):

**Latch (chốt):** là mạch tuần tự mà nó liên tục xem xét các ngõ vào và làm thay đổi các ngõ ra bất cứ thời điểm nào không phụ thuộc vào xung clock.

**Flip\_Flop:** là mạch tuần tự mà nó thường lấy mẫu các ngõ vào và làm thay đổi các ngõ ra tại những thời điểm xác định bởi xung clock.



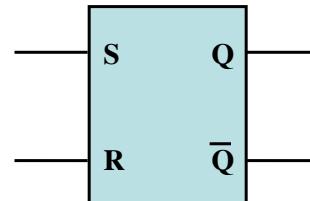
Các mạch chốt và FF có 2 ngõ ra Q và  $\bar{Q}$ . Hai ngõ ra này có giá trị logic là bù của nhau.

**1. Các mạch chốt:****a. Chốt SR:** có 2 loại\* Cổng NOR:Bảng hoạt động:

S	R	$Q^+$	$\bar{Q}^+$
0	0	$Q$	$\bar{Q}$
0	1	0	1
1	0	1	0
1	1	0	0

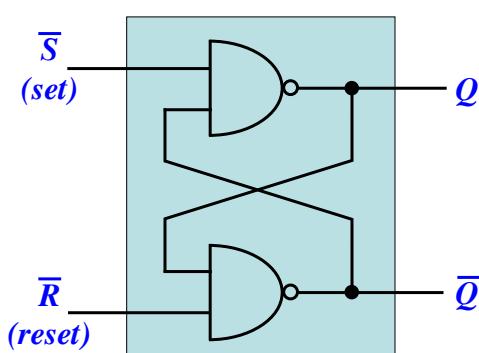
Cácm  
sử dụng

$Q^+$  là trạng thái kế tiếp của  $Q$

Ký hiệu:

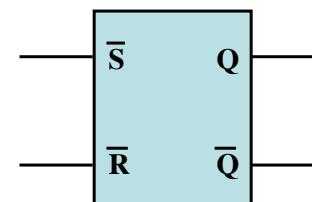
[NguyenTrongLuat](#)

3

\* Cổng NAND:Bảng hoạt động:

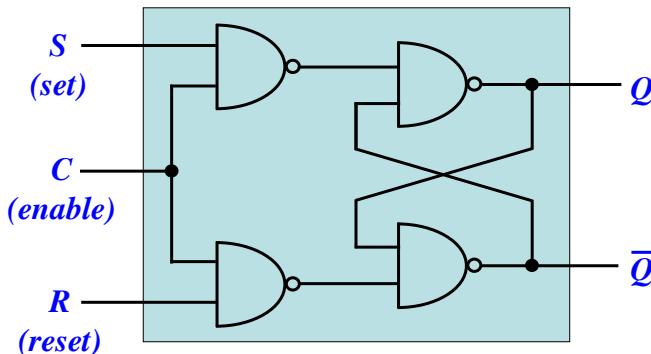
$\bar{S}$	$\bar{R}$	$Q^+$	$\bar{Q}^+$
0	0	1	1
0	1	1	0
1	0	0	1
1	1	$Q$	$\bar{Q}$

Cácm  
sử dụng

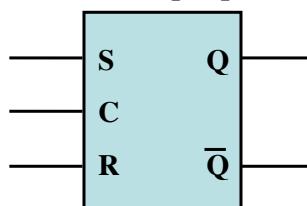
Ký hiệu:

[NguyenTrongLuat](#)

4

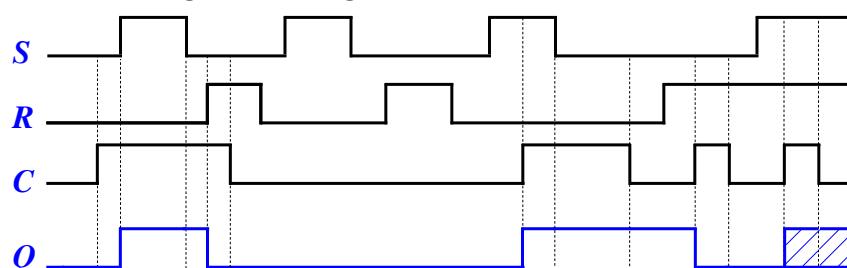
**b. Chốt SR có ngõ vào cho phép:****Bảng hoạt động:**

C	S	R	$Q^+$	$\bar{Q}^+$
0	X	X	Q	$\bar{Q}$
1	0	0	$\bar{Q}$	Q
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

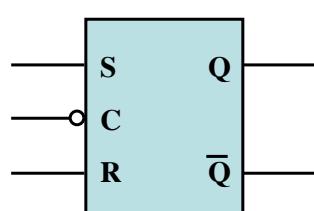
**Ký hiệu chốt SR có ngõ vào cho phép tích cực cao:**

NguyenTrongLuat

5

**\* Khảo sát giãn đồ xung:**

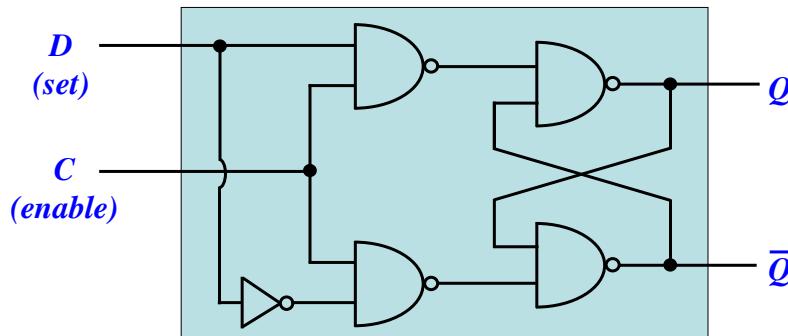
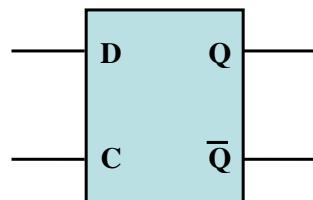
(Cho Q ban đầu là 0)

**Ký hiệu chốt SR có ngõ vào cho phép tích cực thấp:**

$\bar{C}$	S	R	$Q^+$	$\bar{Q}^+$
1	X	X	Q	$\bar{Q}$
0	0	0	$\bar{Q}$	Q
0	0	1	0	1
0	1	0	1	0
0	1	1	1	1

NguyenTrongLuat

6

c. Chốt D:Ký hiệu chốt D:Bảng hoạt động:

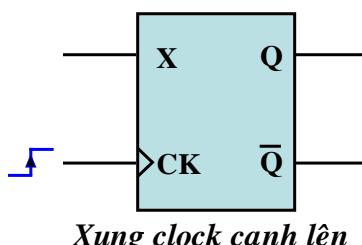
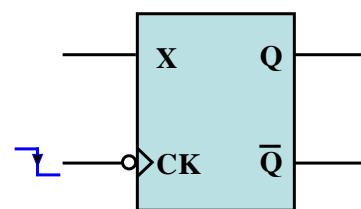
C	D	$Q^+$	$\bar{Q}^+$
0	X	$Q$	$\bar{Q}$
1	0	0	1
1	1	1	0

NguyenTrongLuat

7

2. Flip Flop (FF):

Trạng thái kế tiếp của ngõ ra FF sẽ thay đổi theo ngõ vào và trạng thái trước đó của ngõ ra tại thời điểm thay đổi của xung clock (cạnh lên hoặc cạnh xuống)

Xung clock cạnh lênXung clock cạnh xuống\* Bảng đặc tính và phương trình đặc tính:

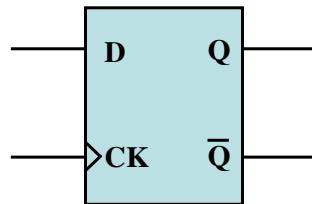
Biểu diễn mối quan hệ của ngõ ra kế tiếp  $Q^+$  phụ thuộc vào các ngõ vào và trạng thái ngõ ra hiện tại  $Q$ .

\* Bảng kích thích:

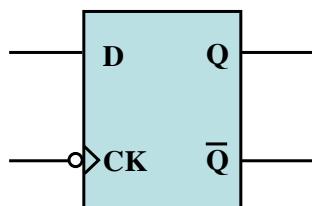
Biểu diễn giá trị của các ngõ vào cần phải có khi ta cần ngõ ra chuyển từ trạng thái hiện tại  $Q$  sang trạng thái kế tiếp  $Q^+$ .

NguyenTrongLuat

8

**a. Flip Flop D (D-FF):****Bảng hoạt động:**

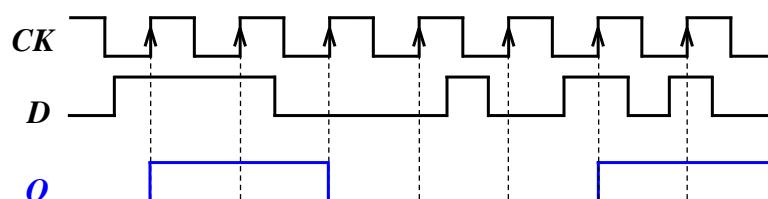
CK	D	$Q^+$	$\bar{Q}^+$
0, 1, $\overline{1}$	X	Không thay đổi	
$\overline{1}$	0	0	1
$\overline{1}$	1	1	0



CK	D	$Q^+$	$\bar{Q}^+$
0, 1, $\overline{1}$	X	Không thay đổi	
$\overline{1}$	0	0	1
$\overline{1}$	1	1	0

[NguyenTrongLuat](#)

9

**\* Khảo sát giản đồ xung:**(Cho  $Q$  ban đầu là 0)**\* Bảng đặc tính và  
phương trình đặc tính:**

D	Q	$Q^+$
0	0	0
0	1	0
1	0	1
1	1	1

$$\Rightarrow \underline{Q^+ = D}$$

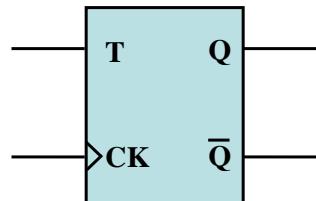
**\* Bảng kích thích:**

Q	$Q^+$	D
0	0	0
0	1	1
1	0	0
1	1	1

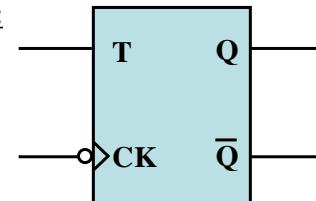
$$\Rightarrow \underline{D = Q^+}$$

[NguyenTrongLuat](#)

10

**b. Flip Flop T (T-FF):**Bảng hoạt động:

T	$Q^+$
0	$Q$
1	$\bar{Q}$



\* Bảng đặc tính và  
phương trình đặc tính:

T	Q	$Q^+$
0	0	0
0	1	1
1	0	1
1	1	0

$$\Rightarrow Q^+ = T \oplus Q$$

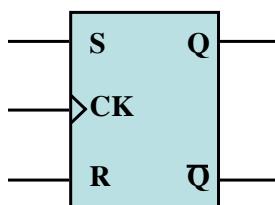
\* Bảng kích thích:

Q	$Q^+$	T
0	0	0
0	1	1
1	0	1
1	1	0

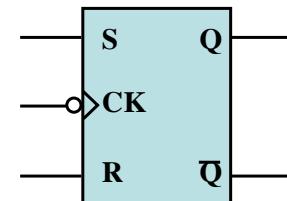
$$\Rightarrow T = Q \oplus Q^+$$

NguyenTrongLuat

11

**c. Flip Flop SR (SR-FF):**Bảng hoạt động:

S	R	$Q^+$
0	0	Q
0	1	0
1	0	1
1	1	X



\* Bảng đặc tính và pt đặc tính:

S	R	Q	$Q^+$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

$$Q^+ = S + \bar{R}Q$$

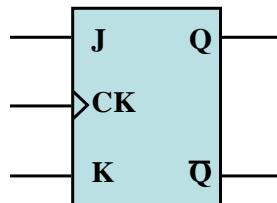
$$SR = 0$$

\* Bảng kích thích:

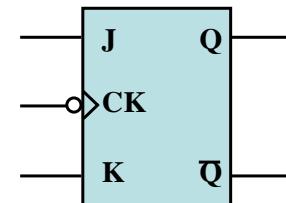
Q	$Q^+$	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

NguyenTrongLuat

12

d. Flip Flop JK (JK-FF):\* Bảng hoạt động:

J	K	$Q^+$
0	0	$Q$
0	1	$0$
1	0	$1$
1	1	$\bar{Q}$

\* Bảng đặc tính và pt đặc tính:

J	K	Q	$Q^+$
0	0	0	$0$
0	0	1	$1$
0	1	0	$0$
0	1	1	$0$
1	0	0	$1$
1	0	1	$1$
1	1	0	$1$
1	1	1	$0$

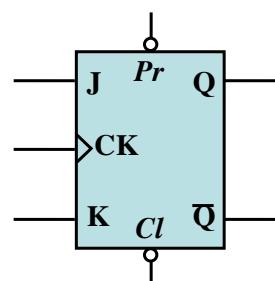
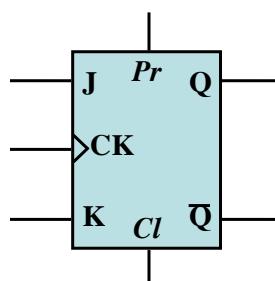
$$Q^+ = J\bar{Q} + \bar{K}Q$$

\* Bảng kích thích:

Q	$Q^+$	J	K
0	0	$0$	X
0	1	$1$	X
1	0	X	1
1	1	X	0

e. Các ngõ vào bất đồng bộ:

- Các ngõ vào này sẽ làm thay đổi giá trị ngõ ra tức thời, bất chấp xung clock.
- Có 2 ngõ vào vào bất đồng bộ: Preset (Pr) và Clear (Cl).
  - + Khi ngõ vào Preset tích cực thì ngõ ra Q được set lên 1.
  - + Khi ngõ vào Clear tích cực thì ngõ ra Q được xóa về 0.



+ Khi ngõ vào Preset và Clear không tích cực thì FF mới hoạt động.

**III. Bộ đếm (COUNTER):****1. Giới thiệu:**

- Bộ đếm là hệ tuần tự có 1 ngõ vào xung clock và nhiều ngõ ra. Ngõ ra của bộ đếm chính là ngõ ra của các Flip-Flop cấu thành bộ đếm.

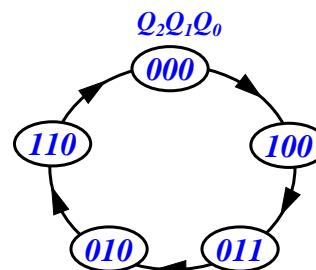
- Nội dung của bộ đếm tại 1 thời điểm gọi là trạng thái của bộ đếm. Khi có xung clock vào bộ đếm sẽ chuyển trạng thái từ 1 trạng thái hiện tại chuyển sang 1 trạng thái kế tiếp. Cứ tiếp tục như vậy sẽ tạo ra 1 vòng đếm khép kín.

**- Giản đồ trạng thái của bộ đếm:**

Biểu diễn các trạng thái có trong vòng đếm và hướng chuyển trạng thái của bộ đếm.

**- Modulo của bộ đếm:**

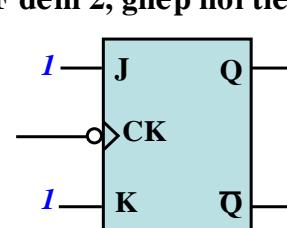
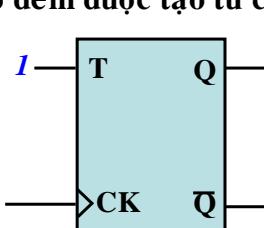
Là số các trạng thái khác nhau trong vòng đếm:  $m \leq 2^n$

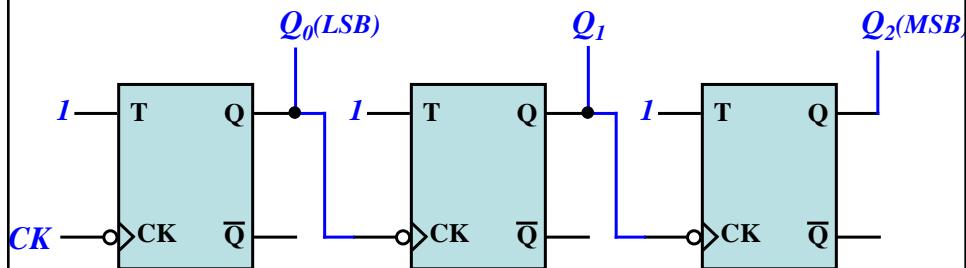
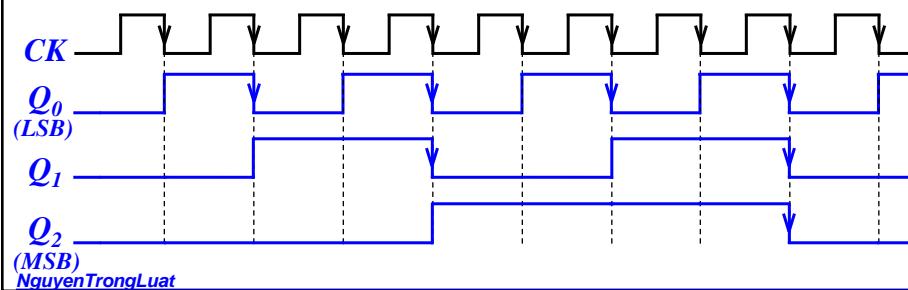
**\* Bộ đếm được chia thành 2 loại:**

- **Bộ đếm nối tiếp (bộ đếm bất đồng bộ):** là bộ đếm mà ngõ ra của FF trước sẽ là ngõ vào xung clock cho FF sau.
- **Bộ đếm song song (bộ đếm đồng bộ):** là bộ đếm mà ngõ vào xung clock của các FF được nối chung với nhau.

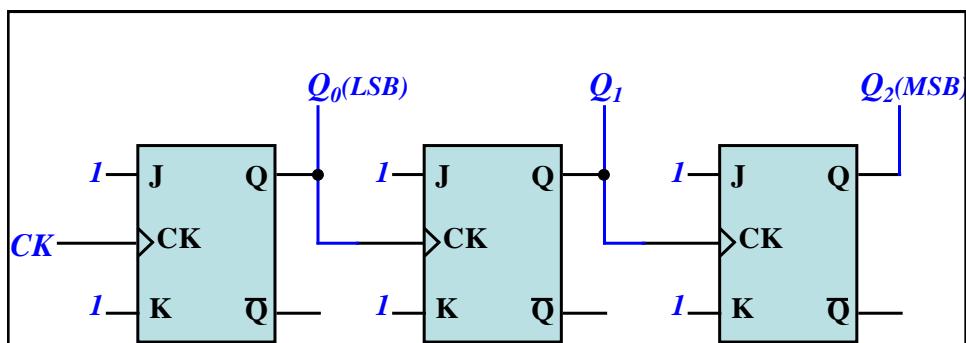
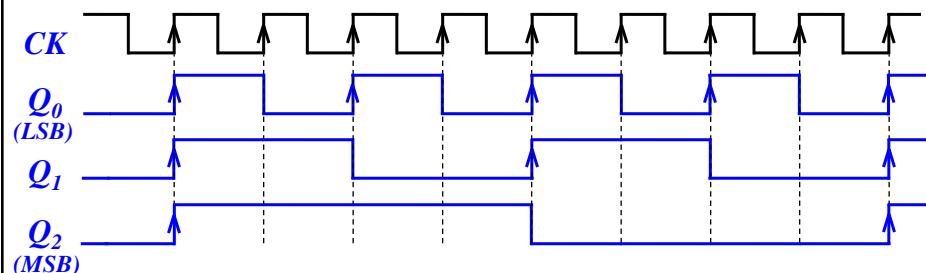
**2. Bộ đếm nối tiếp (Asynchronous Counter): :**

- Bộ đếm nối tiếp thực hiện các vòng đếm lên hoặc xuống:
  - + **Đếm lên (Count Up):** nội dung bộ đếm tăng thêm 1 khi có xung clock.
  - + **Đếm xuống (Count Down):** nội dung bộ đếm giảm đi 1 khi có xung clock.
- Bộ đếm được tạo từ các FF đếm 2, ghép nối tiếp với nhau.

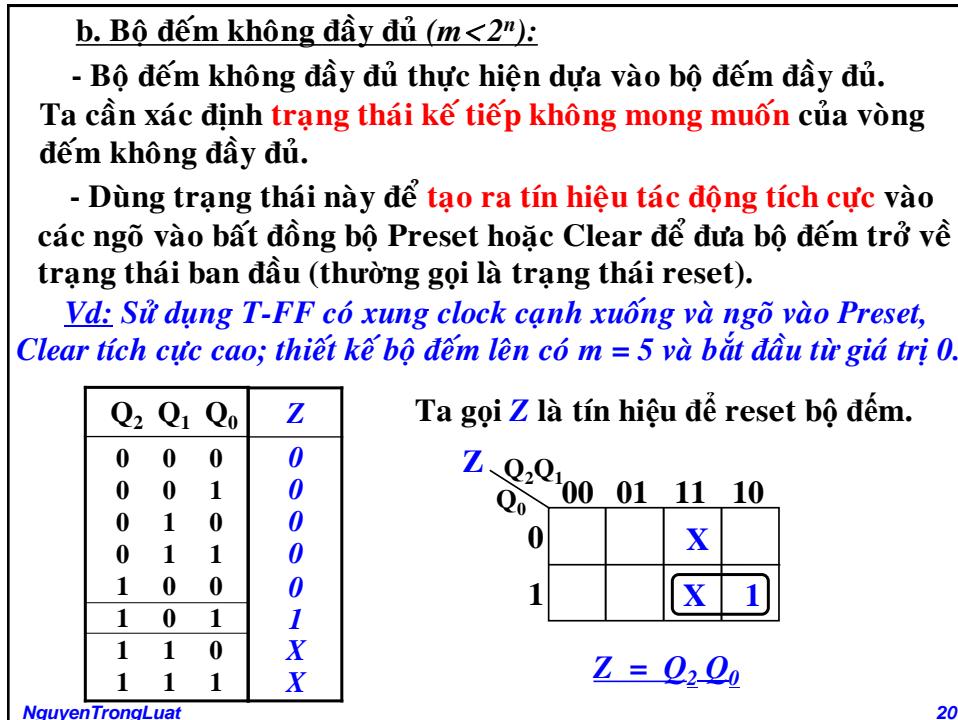
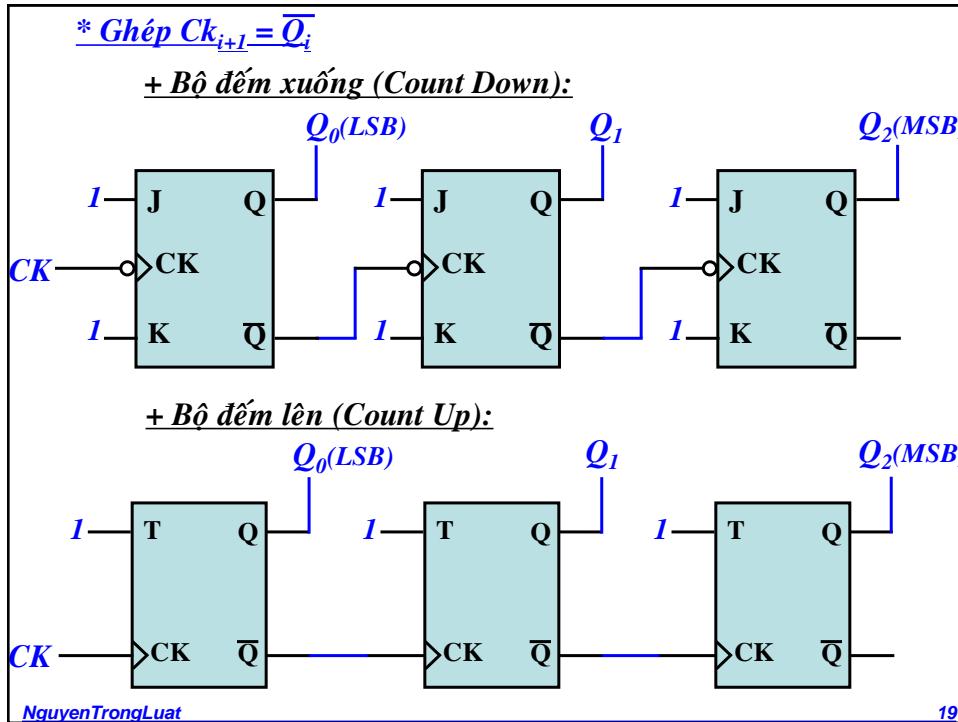


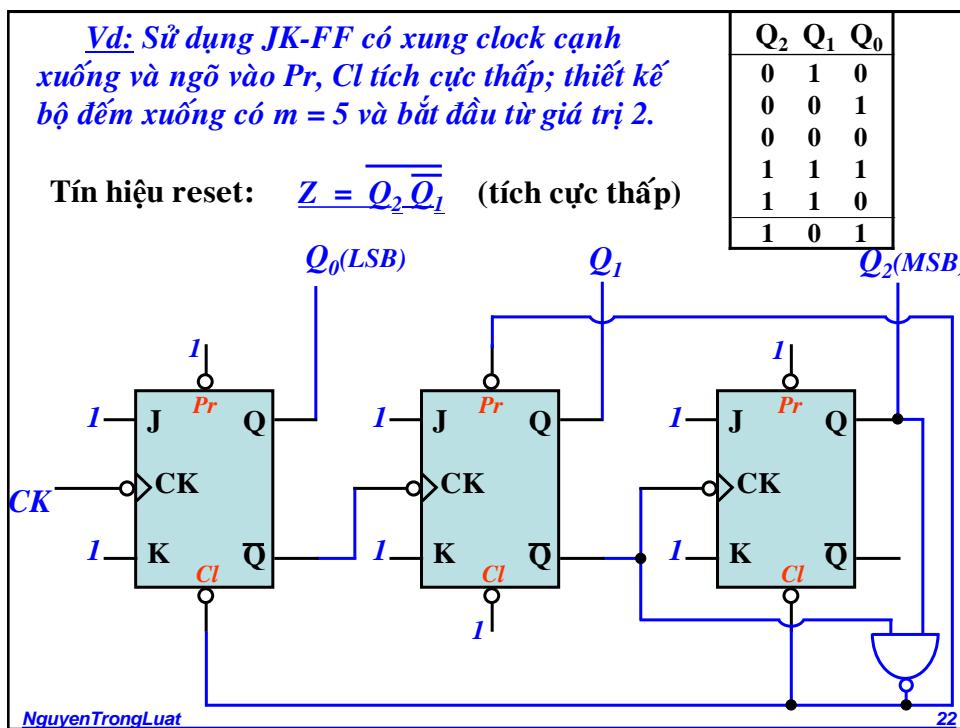
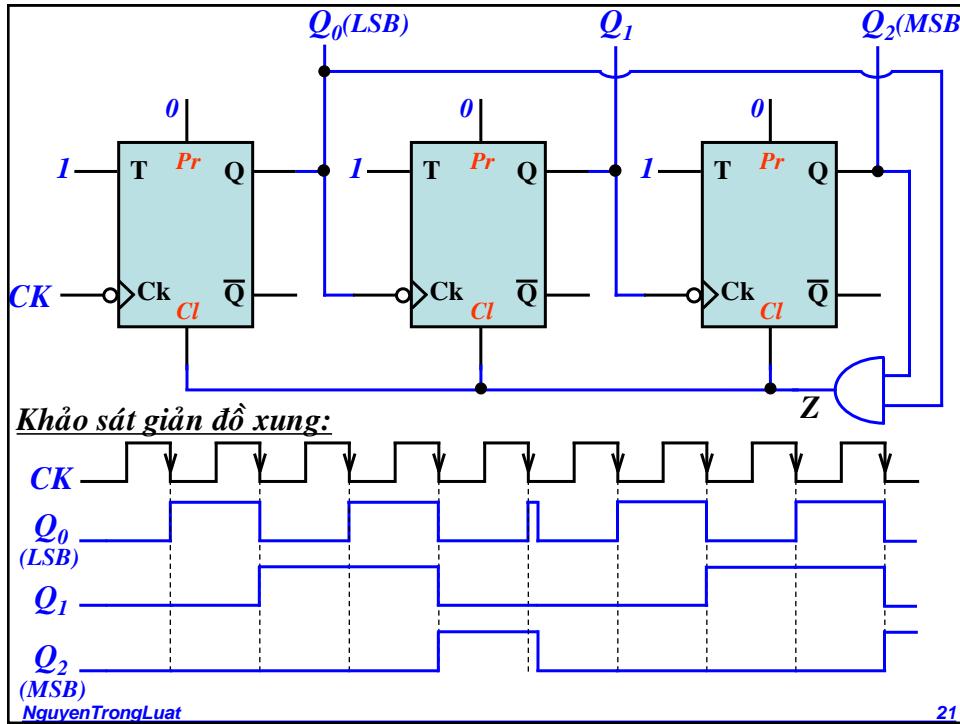
**a. Bộ đếm dây dài ( $m = 2^n$ ):***\* Ghép  $Ck_{i+1} = Q_i$* *Khảo sát giản đồ xung: dây là bộ đếm lên (Count Up)*

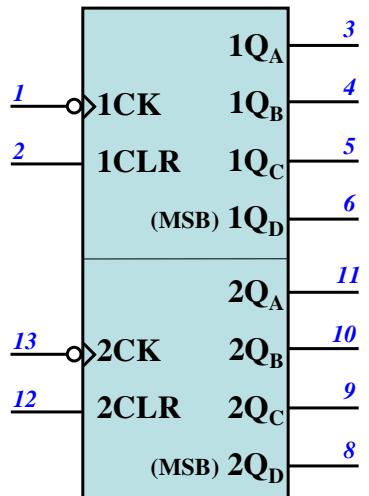
17

*Khảo sát giản đồ xung: là bộ đếm xuống (Count Down)*

18



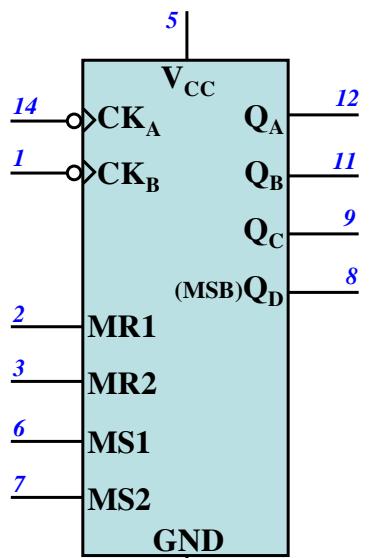


IC 74393: 2 bộ đếm lên đầy đủ 4 bit

CLR	CK	Q <sub>D</sub> Q <sub>C</sub> Q <sub>B</sub> Q <sub>A</sub>
1	X	0 0 0 0
0	0, 1, -	NO CHANGE
0	-	COUNT UP

NguyenTrongLuat

23

IC 7490: gồm 2 bộ đếm - bộ đếm 2 và bộ đếm 5 (đếm lên)

Reset/Set INPUT		OUTPUT			
MR1	MR2	MS1	MS2	Q <sub>D</sub>	Q <sub>C</sub> Q <sub>B</sub> Q <sub>A</sub>
1	1	0	X	0	0 0 0 0
1	1	X	0	0	0 0 0 0
X	X	1	1	1	0 0 0 1
1	X	1	X	Counting	
X	1	X	1		
1	X	X	1		
X	1	1	X		

NguyenTrongLuat

24

### 3. Bộ đếm song song (Synchronous Counter): :

- Là bộ đếm mà các FF đều sử dụng chung nguồn xung clock; khi có xung clock vào thì tất cả các ngõ ra FF đều thay đổi.
- Khi thiết kế bộ đếm, chỉ quan tâm đến trạng thái hiện tại và trạng thái kế tiếp của FF, mà không quan tâm đến dạng xung clock (cạnh lên hoặc cạnh xuống).
- Có thể thiết kế bộ đếm có vòng đếm bất kỳ.

Bảng hàm kích thích:

\* D-FF:

$$\underline{D = Q^+}$$

\* T-FF:

$$\underline{T = Q \oplus Q^+}$$

		<u>* SR-FF</u>		<u>* JK-FF</u>	
Q	Q <sup>+</sup>	S	R	J	K
0	0	0	X	0	X
0	1	1	0	1	X
1	0	0	1	X	1
1	1	X	0	X	0

\* Các bước thiết kế:

- Từ phát biểu bài toán xác định số FF sử dụng và dãy đếm.
- Lập bảng chuyển trạng thái chỉ rõ mối quan hệ giữa trạng thái hiện tại và trạng thái kế tiếp (dựa vào dãy đếm).

<u>T/t hiện tại</u> $Q_{n-1} \dots Q_1 Q_0$	<u>T/t kế tiếp</u> $Q_{n-1}^+ \dots Q_1^+ Q_0^+$	<u>Các ngõ vào FF</u>
0 ... 0 0		
1 ... 1 1		

- Tìm các giá trị ngõ vào FF cần phải có từ giá trị hiện tại  $Q_i$  và kế tiếp  $Q_i^+$  của từng FF (dựa vào bảng kích thích của FF).
- Tìm biểu thức rút gọn của mỗi ngõ vào FF phụ thuộc vào các biến trạng thái hiện tại.
- Thực hiện sơ đồ logic.

**a. Bộ đếm đầy đủ ( $m = 2^n$ ):**

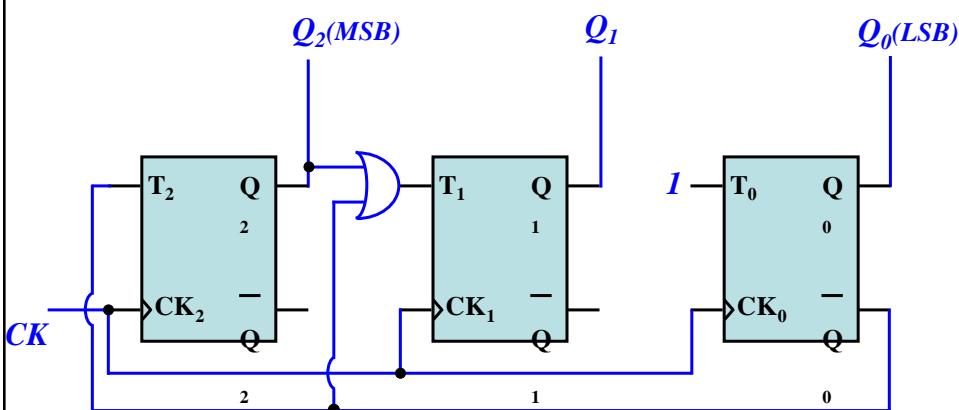
Vd: Sử dụng T-FF kích theo cạnh lên, thiết kế bộ đếm có dãy đếm sau:  $Q_2Q_1Q_0 : 010, 101, 110, 001, 000, 111, 100, 011, 010, \dots$

T/t hiện tại			T/t kế tiếp			Các ngõ vào		
$Q_2$	$Q_1$	$Q_0$	$Q_2^+$	$Q_1^+$	$Q_0^+$	$T_2$	$T_1$	$T_0$
0	0	0	1	1	1	1	1	1
0	0	1	0	0	0	0	0	1
0	1	0	1	0	1	1	1	1
0	1	1	0	1	0	0	0	1
1	0	0	0	1	1	1	1	1
1	0	1	1	1	0	0	1	1
1	1	0	0	0	1	1	1	1
1	1	1	1	0	0	0	1	1

$T_2$	$Q_2Q_1$	00	01	11	10
0	1	1	1	1	1
1					
$T_1$	$Q_2Q_1$	00	01	11	10
0	1	1	1	1	1
1					

$$T_2 = \overline{Q}_0 \quad T_1 = \overline{Q}_0 + Q_2 \quad T_0 = 1$$

$$T_2 = \overline{Q}_0 \quad T_1 = \overline{Q}_0 + Q_2 \quad T_0 = 1$$

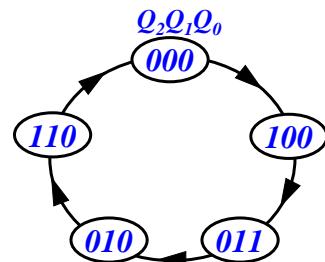


**b. Bộ đếm không đầy đủ ( $m < 2^n$ ):**

Các trạng thái có trong vòng đếm sẽ thiết kế như bộ đếm đầy đủ; còn các trạng thái dư không có trong vòng đếm sẽ giải quyết theo 2 cách sau:

\* Cách 1: Các trạng thái dư có trạng thái kế tiếp là tùy định. Khi thiết kế cần khởi động giá trị ban đầu cho bộ đếm; giá trị này phải là 1 trong những trạng thái có trong vòng đếm.

Vd: Thiết kế bộ đếm dùng D-FF cạnh lén, có ngõ vào Pr và Cl tích cực cao, có giản đồ trạng thái sau:



T/t hiện tại			T/t kế tiếp		
$Q_2$	$Q_1$	$Q_0$	$Q^{+}_2$	$Q^{+}_1$	$Q^{+}_0$
0	0	0	1	0	0
0	0	1	X	X	X
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	0	1	1
1	0	1	X	X	X
1	1	0	0	0	0
1	1	1	X	X	X

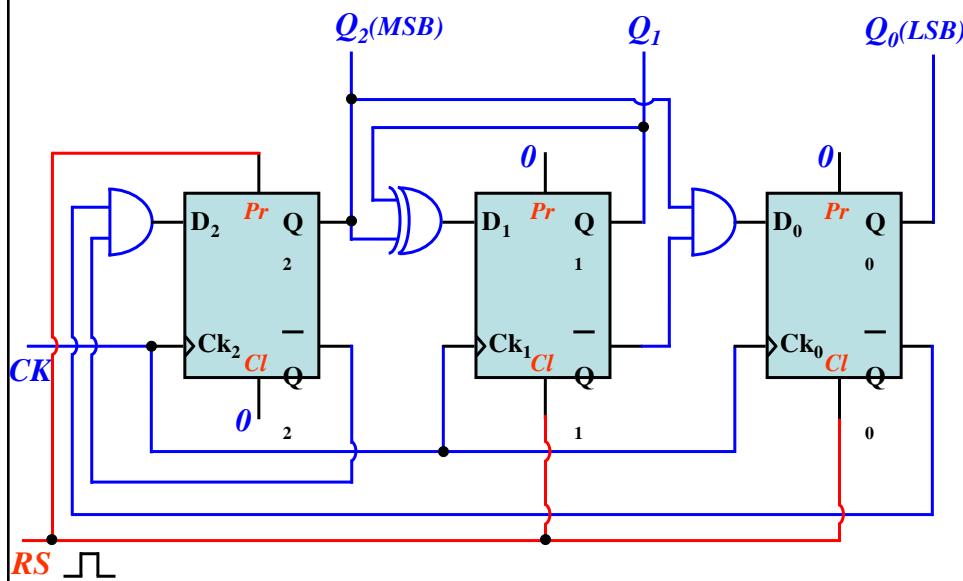
NguyenTrongLuat

29

$$D_2 = \overline{Q_2} \overline{Q_0}$$

$$D_1 = Q_2 \oplus Q_1$$

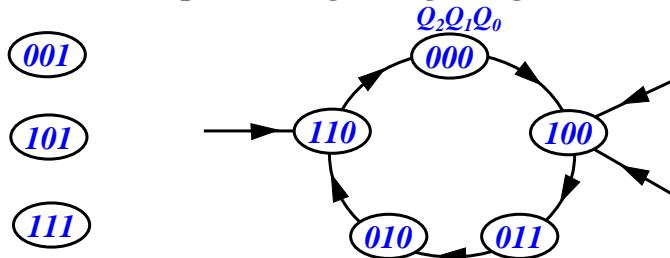
$$D_0 = Q_2 \overline{Q_1}$$



NguyenTrongLuat

30

**\* Cách 2:** Cho các trạng thái dư không có vòng đếm có trạng thái kế tiếp là 1 trong những trạng thái có trong vòng đếm.



T/t hiện tại $Q_2\ Q_1\ Q_0$	T/t kế tiếp $Q^{+}_2\ Q^{+}_1\ Q^{+}_0$	Các ngõ vào $T_2\ T_1\ T_0$
0 0 0	1 0 0	1 0 0
0 0 1	1 1 0	1 1 1
0 1 0	1 1 0	1 0 0
0 1 1	0 1 0	0 0 1
1 0 0	0 1 1	1 1 1
1 0 1	1 0 0	0 0 1
1 1 0	0 0 0	1 1 0
1 1 1	1 0 0	0 1 1

$$T_2 = \overline{Q_0} + \overline{Q_2} \overline{Q_1}$$

$$T_1 = Q_2 \oplus (\overline{Q_1} Q_0)$$

$$T_0 = Q_0 + Q_2 \overline{Q_1}$$

NguyenTrongLuat

31

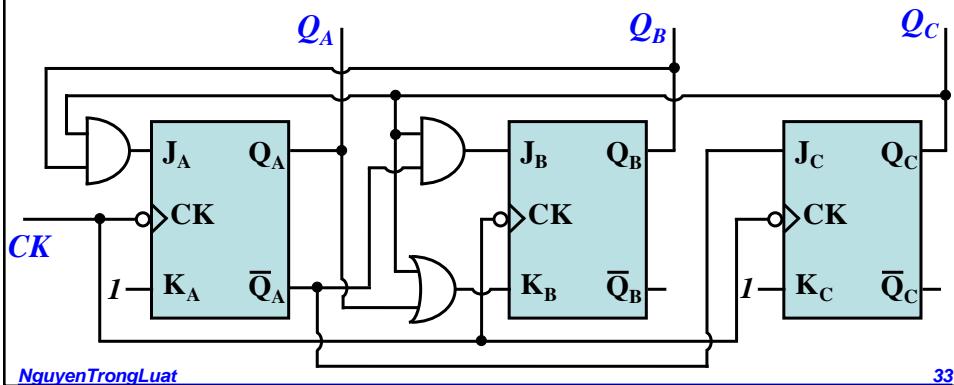
## Ví dụ

- Thiết kế mạch đếm song song dùng JK-FF có CK cạnh xuống và có Pr và Cl tích cực mức thấp, tạo dây đếm:  
2 → 6 → 5 → 1 → 3 → 7 → 4 → 0 → 2 → ...

32

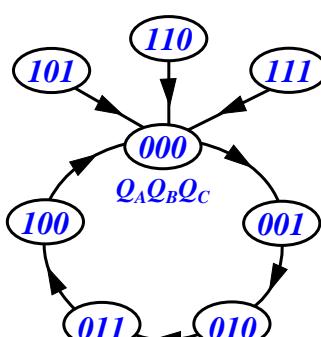
\* Phân tích bộ đếm song song:

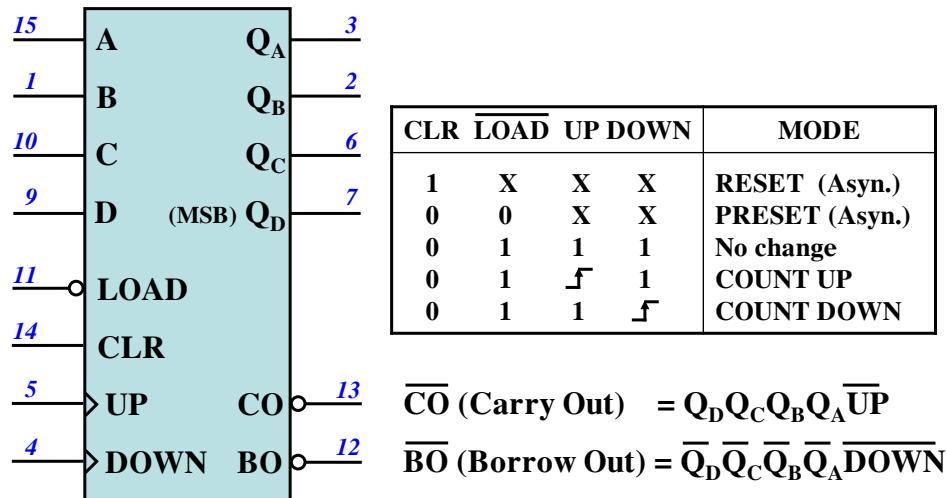
- Từ sơ đồ logic của bộ đếm xác định hàm kích thích (biểu thức của các ngõ vào của từng FF phụ thuộc vào các ngõ ra  $Q_i$ )
- Lập bảng trạng thái: từ trạng thái hiện tại  $Q_i$  và giá trị ngõ vào ta xác định được trạng thái kế tiếp của FF  $Q_i^+$ .
- Từ bảng chuyển trạng thái xác định được giản đồ trạng thái hoặc khảo sát giản đồ xung của bộ đếm.



$$\begin{aligned} J_A &= Q_B Q_C \\ K_A &= 1 \\ J_B &= \bar{Q}_A Q_C \\ K_B &= Q_A + Q_C \\ J_C &= \bar{Q}_A \\ K_C &= 1 \end{aligned}$$

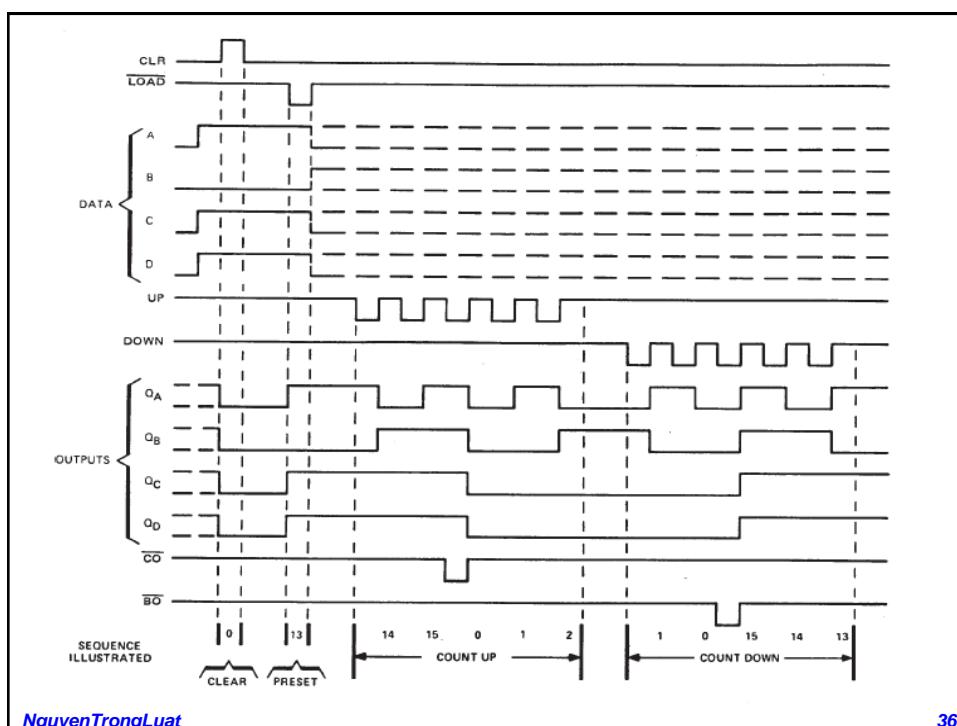
T/t hiện tại			Các ngõ vào						T/t kế tiếp		
$Q_A$	$Q_B$	$Q_C$	$J_A$	$K_A$	$J_B$	$K_B$	$J_C$	$K_C$	$Q_A^+$	$Q_B^+$	$Q_C^+$
0	0	0	0	1	0	0	1	1	0	0	1
0	0	1	0	1	1	1	1	1	0	1	0
0	1	0	0	1	0	0	1	1	0	1	1
0	1	1	1	1	1	1	1	1	1	0	0
1	0	0	0	1	0	1	0	1	0	0	0
1	0	1	0	1	0	1	0	1	0	0	0
1	1	0	0	1	0	1	0	1	0	0	0
1	1	1	1	1	0	1	0	1	0	0	0



IC 74193: bộ đếm lên/xuống đồng bộ 4 bit

NguyenTrongLuat

35

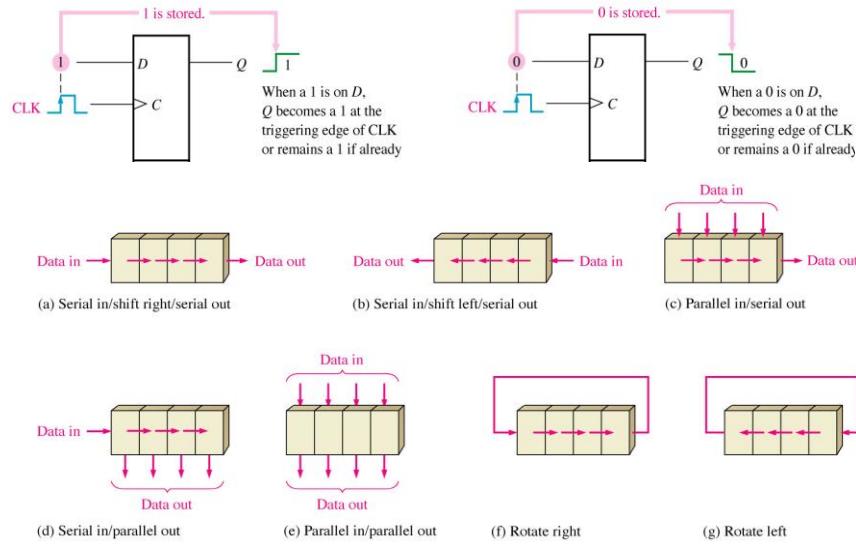


NguyenTrongLuat

36

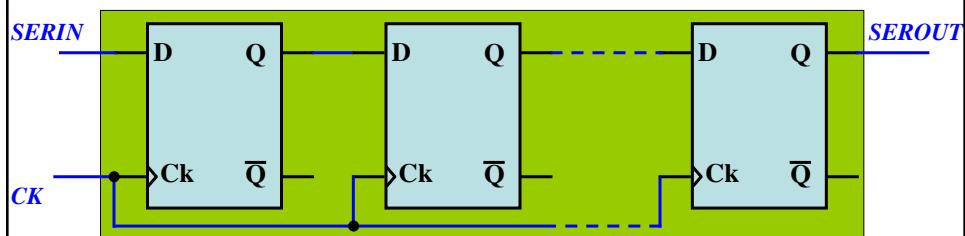
#### IV. Thanh ghi dịch (Shift Register):

**Thanh ghi dịch** là hệ tuần tự có khả năng lưu trữ và dịch chuyển dữ liệu.

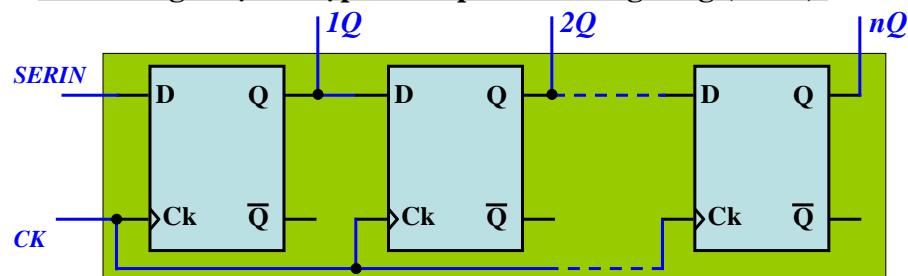
*NguyenTrongLuat*

37

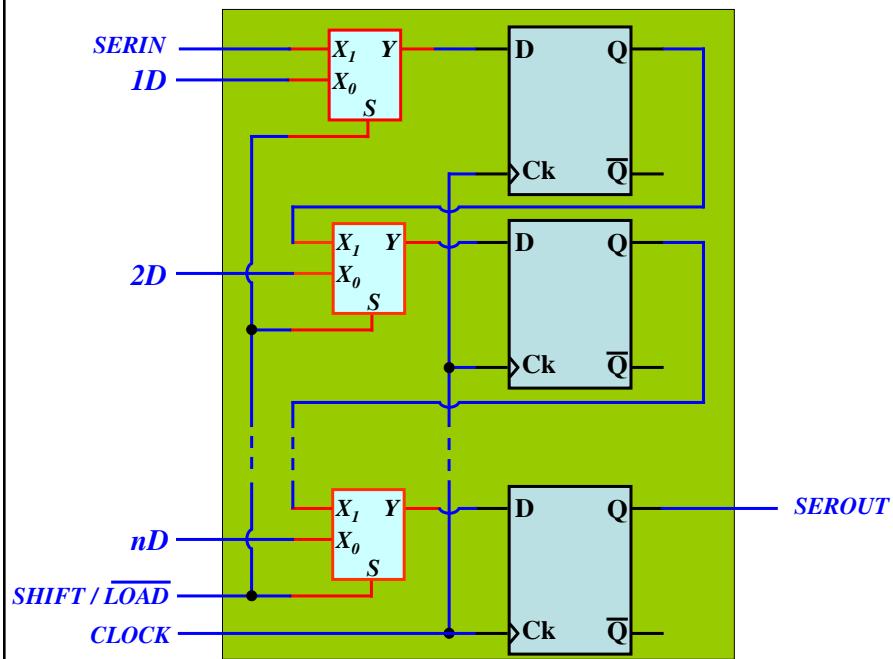
#### 1. Thanh ghi dịch nhập nối tiếp - xuất nối tiếp (SISO):



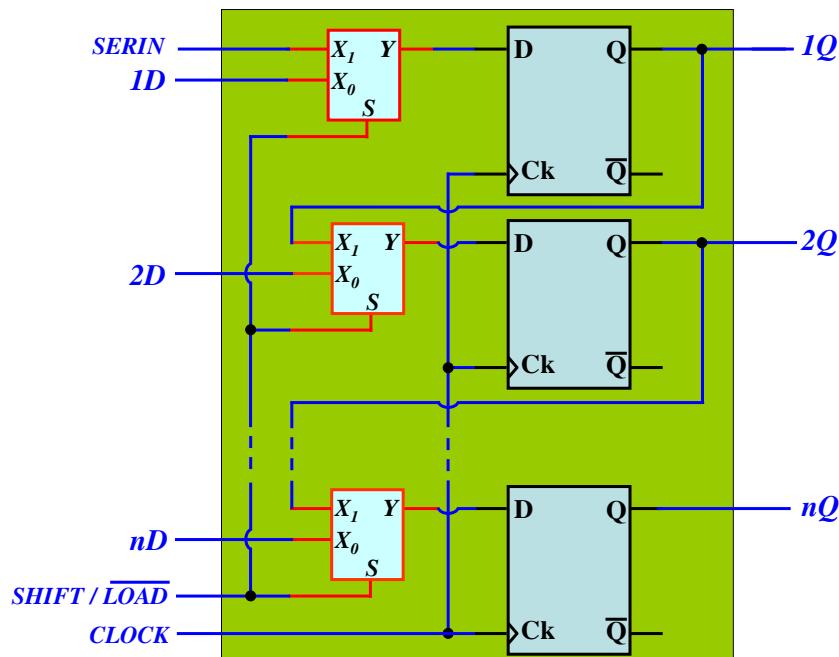
#### 2. Thanh ghi dịch nhập nối tiếp – xuất song song (SIPO):

*NguyenTrongLuat*

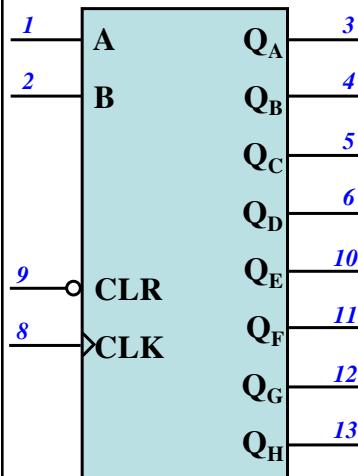
38

**3. Thanh ghi dịch nhập song song - xuất nối tiếp (PISO):**

39

**4. Thanh ghi dịch nhập song song - xuất song song (PIPO):**

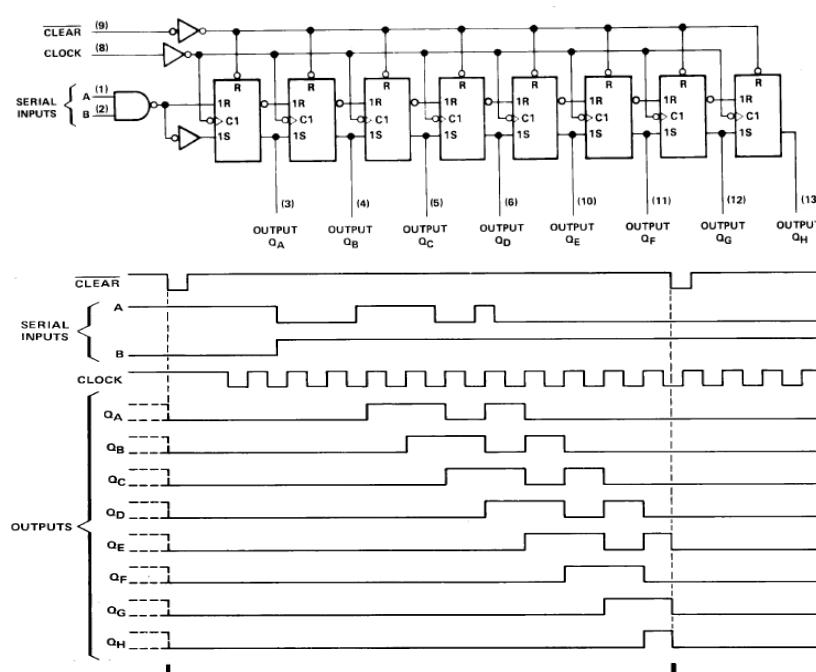
40

**IC 74164: SIPO – Thanh ghi dịch nối tiếp thành song song**

Inputs				Outputs			
$\overline{\text{CLR}}$	CLK	A	B	$Q_A$	$Q_B$	$\dots$	$Q_H$
0	X	X	X	0	0		0
1	0	X	X	$Q_{A0}$	$Q_{B0}$		$Q_{H0}$
1	1	1	1	1	$Q_{An}$		$Q_{Gn}$
1	1	0	X	0	$Q_{An}$		$Q_{Gn}$
1	1	X	0	0	$Q_{An}$		$Q_{Gn}$

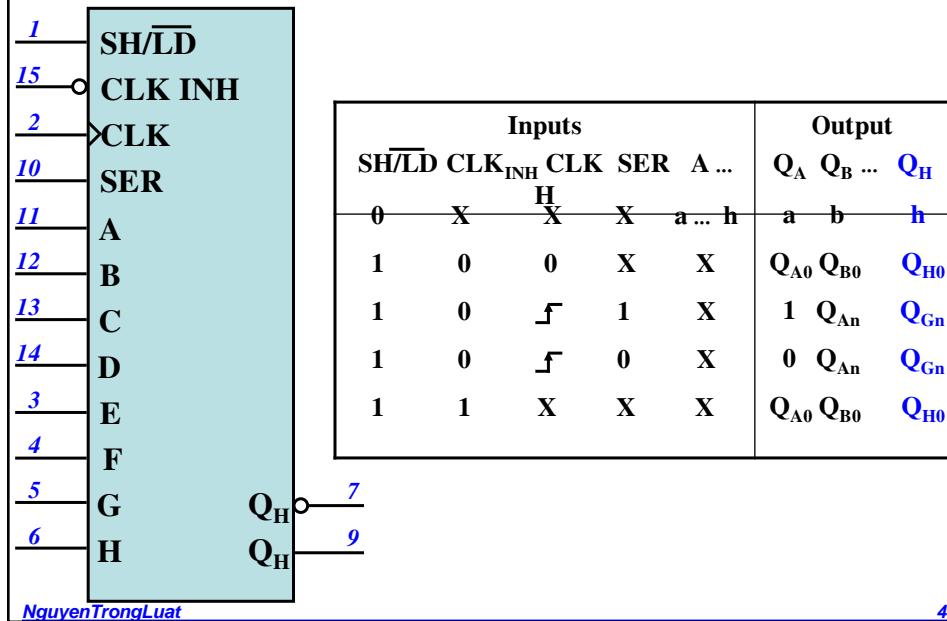
NguyenTrongLuat

41



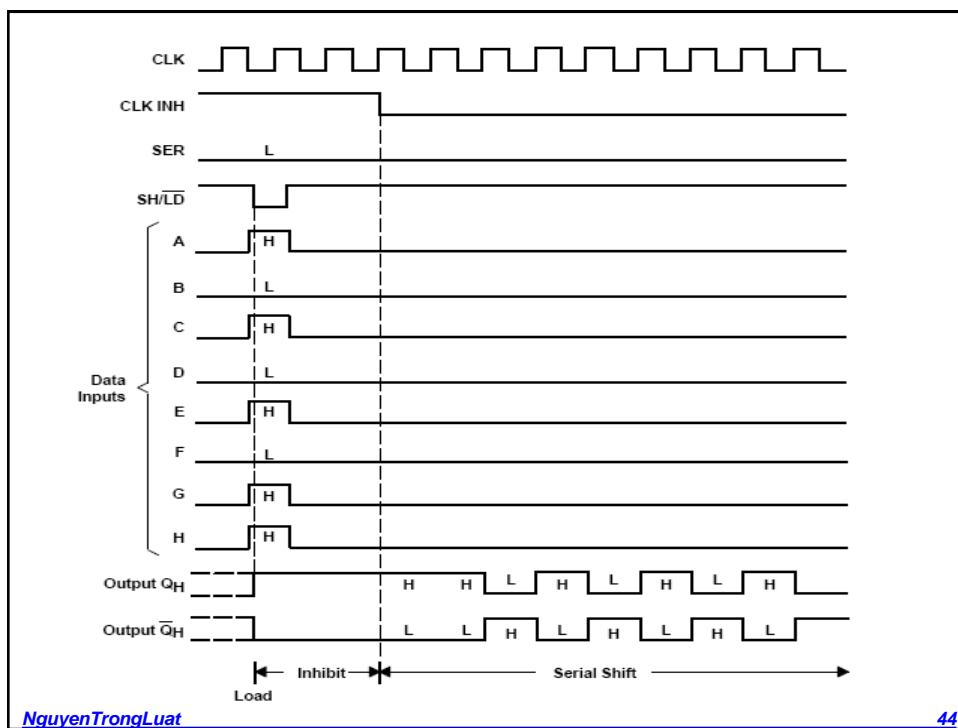
NguyenTrongLuat

42

**IC 74165: PISO – Thanh ghi dịch song song thành nối tiếp**

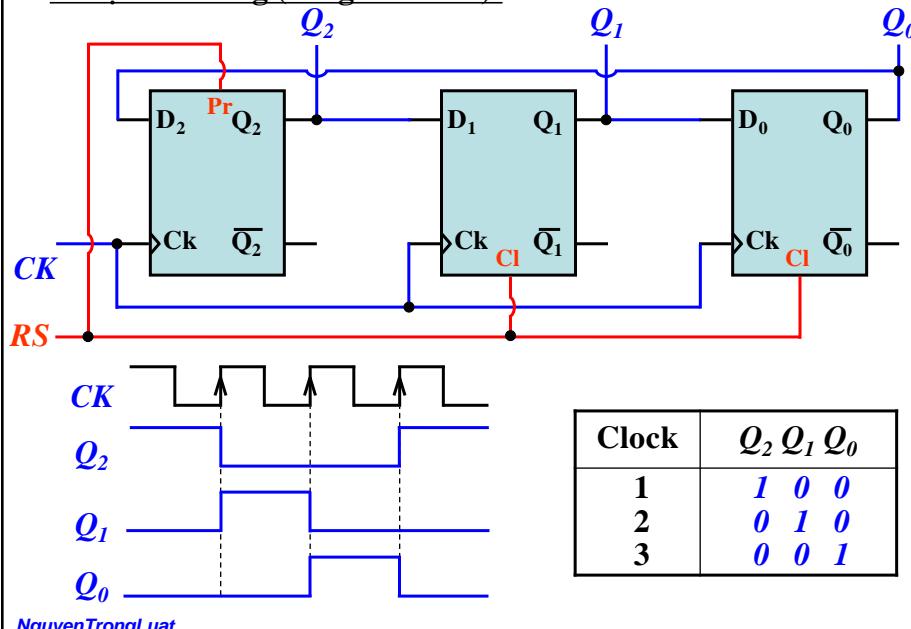
NguyenTrongLuat

43



NguyenTrongLuat

44

**VI. Bộ đếm thanh ghi dịch (Shift Register Counter):****1. Bộ đếm vòng (Ring Counter):****2. Bộ đếm vòng xoắn (Twisted-ring Counter): bộ đếm Johnson**