

VI. Phân tích Hệ tuần tự:

Hệ tuần tự được chia thành 2 loại tùy thuộc vào tính chất của ngõ ra.

1. Kiểu MEALY:

Trạng thái kế tiếp = *F* (trạng thái hiện tại *Qi* và các ngõ vào *Xj*)
Giá trị ngõ ra = *G* (trạng thái hiện tại *Qi* và các ngõ vào *Xj*)

NguyễnTrọngLuật

1

** P/trình ngõ ra:*

$$Z = \overline{X}(Q_A + Q_B)$$

** P/t ngõ vào FF:*

$$D_A = X Q_A + X Q_B$$
$$D_B = X \overline{Q}_A$$

NguyễnTrọngLuật

2

Bảng trạng thái:

$Z = \overline{X}(Q_A + Q_B)$

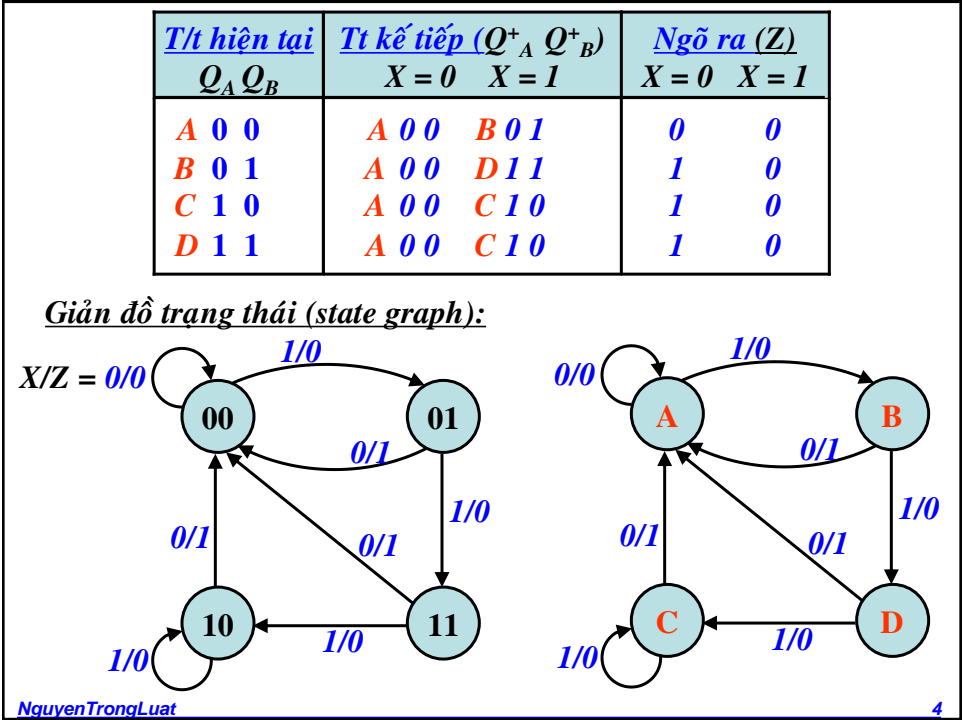
$D_A = X Q_A + \overline{X} Q_B = Q^+_A$

$D_B = X \overline{Q}_A = Q^+_B$

<u>Ngõ vào</u>	<u>T/t hiện tại</u>		<u>Ngõ ra</u>	<u>T/t kế tiếp</u>	
X	Q_A	Q_B	Z	Q^+_A	Q^+_B
0	0	0	0	0	0
0	0	1	1	0	0
0	1	0	1	0	0
0	1	1	1	0	0
1	0	0	0	0	1
1	0	1	0	1	1
1	1	0	0	1	0
1	1	1	0	1	0

<u>T/t hiện tại</u>	<u>Tt kế tiếp (Q^+_A Q^+_B)</u>		<u>Ngõ ra (Z)</u>	
Q_A Q_B	$X = 0$	$X = 1$	$X = 0$	$X = 1$
0 0	0 0	0 1	0	0
0 1	0 0	1 1	1	0
1 0	0 0	1 0	1	0
1 1	0 0	1 0	1	0

NguyễnTrọngLuật3



2. Kiểu MOORE:

HỆ TỔ HỢP
CHO NGỒ VÀO

X_1

X_2

\vdots

X_n

Q_1^+

Q_2^+

\vdots

Q_k^+

Q_1

Q_2

\vdots

Q_k

D_1

D_2

\vdots

D_k

Q_1

Q_2

\vdots

Q_k

HỆ TỔ HỢP
CHO NGỒ RA

Z_1

Z_2

\vdots

Z_m

Clock

Trạng thái kế tiếp = F (trạng thái hiện tại Q_i và các ngõ vào X_j)

Giá trị ngõ ra = G (trạng thái hiện tại Q_i)

Nguyễn Trọng Luật

5

X_1

X_2

J

K

Q

\bar{Q}

CK

Z

$Z = \bar{Q}$

$J = \overline{X_1 \oplus X_2}$

$K = \overline{X_1 X_2}$

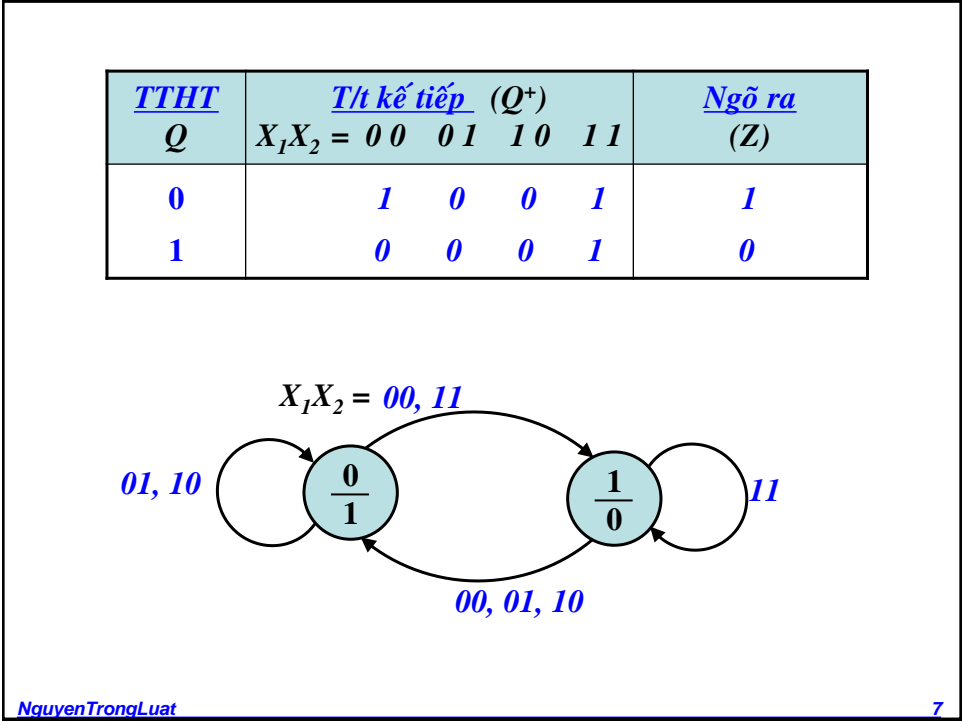
Ngõ vào		TTHT	Ngõ ra	Ngõ vào FF		TTKT
X_1	X_2	Q	Z	J	K	Q^+
0	0	0	1	1	1	1
0	0	1	0	1	1	0
0	1	0	1	0	1	0
0	1	1	0	0	1	0
1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	1	0	1	1	0	1
1	1	1	0	1	0	1

Nguyễn Trọng Luật

6

GV dạy: Lê Chí Thông

3



VII. Thiết kế Hệ tuần tự:

* Các bước thiết kế:

- Từ phát biểu bài toán thành lập bảng trạng thái (state table) (còn gọi là bảng chuyển trạng thái (transition table)) hoặc giản đồ trạng thái (state diagram)
- Rút gọn trạng thái
- Gán trạng thái.
- Chọn FF (D.FF, T.FF, JK.FF) và thiết kế phân tổ hợp để tạo ra ngõ ra và trạng thái kế (cổng logic, ROM, PLA, PAL).

1. Thành lập bảng trạng thái (state table) và/hoặc giản đồ trạng thái (state diagram)

Ví dụ: Một hệ tuần tự có 1 ngõ vào X và 1 ngõ ra Z. Ngõ ra sẽ là 1 nếu ngõ vào nhận được chuỗi vào liên tiếp 101.

X = 0 1 1 0 0 1 0 1 0 1 1 0 0

Z = 0 0 0 0 0 0 0 1 0 1 0 0 0

*** Kiểu MEALY:**

Định nghĩa trạng thái:

Tr. thái	Ý nghĩa
S0	Tr. thái bắt đầu
S1	Nhận bit 1
S2	Nhận bit 1, 0 theo thứ tự

NguyễnTrọngLuật9

*** Kiểu MEALY:**

Định nghĩa trạng thái:

Tr. thái	Ý nghĩa
S0	Tr. thái bắt đầu (reset)
S1	Nhận bit 1
S2	Nhận bit 1, 0 theo thứ tự

Bảng trạng thái (state table) hay bảng chuyển trạng thái (transition table):

TT hiện tại	TT kế tiếp		Ngõ ra (Z)	
	X = 0	X = 1	X = 0	X = 1
S0	S0	S1	0	0
S1	S2	S1	0	0
S2	S0	S1	0	1

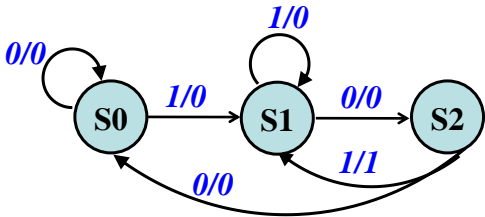
NguyễnTrọngLuật10

*** Kiểu MEALY:**

Bảng trạng thái (state table) hay bảng chuyển trạng thái (transition table):

TT hiện tại	TT kế tiếp		Ngõ ra (Z)	
	X = 0	X = 1	X = 0	X = 1
S0	S0	S1	0	0
S1	S2	S1	0	0
S2	S0	S1	0	1

Giản đồ trạng thái (state diagram):



Ví dụ: Một hệ tuần tự có 1 ngõ vào X và 1 ngõ ra Z. Ngõ ra sẽ là 1 nếu ngõ vào nhận được chuỗi vào liên tiếp 101.

X = 0 1 1 0 0 1 0 1 0 1 1 0 0
Z = 0 0 0 0 0 0 0 1 0 1 0 0 0

*** Kiểu MOORE:**

Định nghĩa trạng thái:

Tr. thái	Ý nghĩa
S0	Tr. thái bắt đầu
S1	Nhận bit 1
S2	Nhận bit 1, 0 theo thứ tự
S3	Nhận bit 1, 0, 1 theo thứ tự

*** Kiểu MOORE:**

Định nghĩa trạng thái:

Tr. thái	Ý nghĩa
S0	Tr. thái bắt đầu
S1	Nhận bit 1
S2	Nhận bit 1, 0 theo thứ tự
S3	Nhận bit 1, 0, 1 theo thứ tự

Bảng trạng thái (state table) hay bảng chuyển trạng thái (transition table):

TT hiện tại	TT kế tiếp		Ngõ ra (Z)
	X = 0	X = 1	
S0	S0	S1	0
S1	S2	S1	0
S2	S0	S3	0
S3	S2	S1	1

NguyễnTrọngLuật13

*** Kiểu MOORE:**

Bảng trạng thái (state table) hay bảng chuyển trạng thái (transition table):

TT hiện tại	TT kế tiếp		Ngõ ra (Z)
	X = 0	X = 1	
S0	S0	S1	0
S1	S2	S1	0
S2	S0	S3	0
S3	S2	S1	1

Giản đồ trạng thái (state diagram):

```
graph LR; S0((S0/0)) -- 0 --> S0; S0 -- 1 --> S1((S1/0)); S1 -- 0 --> S2((S2/0)); S1 -- 1 --> S1; S2 -- 0 --> S0; S2 -- 1 --> S3((S3/1)); S3 -- 0 --> S2; S3 -- 1 --> S1;
```

NguyễnTrọngLuật14

2. Rút gọn trạng thái:

- Với m trạng thái ta sử dụng n FF: $2^{n-1} < m \leq 2^n$
- Trạng thái tương đương:

Hai trạng thái tương đương là 2 trạng thái mà khi cùng giá trị vào mà chúng có các giá trị ra giống nhau và các trạng thái kế tiếp mà chúng chuyển tới tương đương nhau.

PS	NS		OUTPUT	
	X = 0	X = 1	X = 0	X = 1
A	C	D	0	1
B	C	D	0	1

Ví dụ: Rút gọn bảng trạng thái sau

TTHT	TTKT		Ngõ ra (Z)	
	X = 0	X = 1	X = 0	X = 1
S_0	S_1	S_2	0	0
S_1	S_3	S_4	0	0
S_2	S_3	S_6	0	0
S_3	S_0	S_0	0	0
S_4	S_0	S_0	1	0
S_5	S_0	S_0	0	0
S_6	S_0	S_0	1	0

Ta có: $S_3 \equiv S_5$ và $S_4 \equiv S_6$
 $\Rightarrow S_1 \equiv S_2$

Bảng rút gọn:

TTHT	TTKT		Ngõ ra (Z)	
	X = 0	X = 1	X = 0	X = 1
S_0	S_1	S_1	0	0
S_1	S_3	S_4	0	0
S_3	S_0	S_0	0	0
S_4	S_0	S_0	1	0

*** PP rút gọn bằng bảng kéo theo (Implication Table)**

- Thành lập bảng kéo theo của bảng có n trạng thái: có $n-1$ cột và $n-1$ hàng. Mỗi ô vuông là cặp trạng thái cần xét tương đương.
- Từ bảng trạng thái tìm các trạng thái có ngõ ra giống nhau lập thành nhóm có thể tương đương.
- Tại mỗi ô vuông của 2 trạng thái không cùng nhóm thì sẽ không tương đương \Rightarrow gạch chéo ô vuông.
- Tại mỗi ô vuông của 2 trạng thái cùng nhóm thì ta ghi điều kiện trạng thái kế tiếp cần xét tương đương.
- Kiểm tra các điều kiện trong các ô vuông: gạch chéo các ô không thỏa điều kiện. Các ô còn lại không bị gạch chéo là kết quả tương đương.

S_0-S_4				
S_2-S_3	X			

NguyễnTrọngLuật

17

*** PP rút gọn bằng bảng kéo theo (Implication Table)**

B	D-F C-H						
C							
D	C-E	A-F E-H					
E			A-D				
F			E-F B-D	C-F A-B			
G	B-D C-H	B-F	A-B E-H				
H		C-E D-G	A-G B-G	C-F B-G			

PS	NS		Z
	X=0	X=1	
A	D A	C	0
B	F	H	0
C	E C	D A	1
D	A	E	0
E	C	A	1
F	F	B	1
G	B	H	0
H	C	G	1

Theo ngõ ra: ta có 2 nhóm
(A, B, D, G)
(C, E, F, H)

Ta được: (A, D)
(C, E)

NguyễnTrọngLuật

18

3. Gán trạng thái:

Mỗi trạng thái được gán bằng 1 tổ hợp các biến trạng thái

Ví dụ: Hệ có 3 trạng thái A, B, C

Ta cần 2 biến trạng thái Q_1 và Q_2 để gán cho 3 trạng thái

Trạng thái A:

$Q_1Q_2 = 00$

B:

$Q_1Q_2 = 01$

C:

$Q_1Q_2 = 11$

Q_1

0

1

Q_2

0

1

A

-

B

C

4. Chọn FF và thiết kế phần tổ hợp:

- Lập bảng trạng thái

Ngõ vào	Trạng thái hiện tại	Ngõ ra	Trạng thái kế tiếp

- Chọn FF (D-FF, T-FF, JK-FF) và mạch tổ hợp (cổng logic, ROM, PLA, ..).

Nguyễn Trọng Luật

19

Ví dụ: Thực hiện hệ tuần tự sau

TTHT	TTKT		Ngõ ra (Z)	
	$X = 0$	$X = 1$	$X = 0$	$X = 1$
S_0	S_1	S_1	0	0
S_1	S_3	S_4	0	0
S_3	S_0	S_0	0	0
S_4	S_4	S_0	1	0

Gán trạng thái

Q_1

0

1

Q_2

0

1

S_0

S_1

S_4

S_3

TTHT (Q_1Q_2)	TTKT ($Q_1^+Q_2^+$)		Ngõ ra (Z)	
	$X = 0$	$X = 1$	$X = 0$	$X = 1$
$S_0 : 00$	10	10	0	0
$S_1 : 10$	11	01	0	0
$S_3 : 11$	00	00	0	0
$S_4 : 01$	01	00	1	0

Nguyễn Trọng Luật

20

GV dạy: Lê Chí Thông

10

	TTHT (Q_1Q_2)	TTKT ($Q_1^+Q_2^+$)		Ngõ ra (Z)	
		$X=0$	$X=1$	$X=0$	$X=1$
$S_0: 00$		10	10	0	0
$S_1: 10$		11	01	0	0
$S_3: 11$		00	00	0	0
$S_4: 01$		01	00	1	0

* Lập bảng trạng thái

* Chọn FF:

Ng.vào X	TTHT Q_1Q_2	Ngõ ra Z	TTKT $Q_1^+Q_2^+$	T.FF T_1T_2	JK.FF $J_1K_1J_2K_2$
0	0 0	0	1 0	1 0	1 X 0 X
0	0 1	1	0 1	0 0	0 X X 0
0	1 0	0	1 1	0 1	X 0 1 X
0	1 1	0	0 0	1 1	X 1 X 1
1	0 0	0	1 0	1 0	1 X 0 X
1	0 1	0	0 0	0 1	0 X X 1
1	1 0	0	0 1	1 1	X 1 1 X
1	1 1	0	0 0	1 1	X 1 X 1

Nguyễn Trọng Luật21

* Thực hiện bằng ROM và T.FF kích cạnh lên:

$2^3 \times 3$ (bit)

X

A_2

D_2

A_1

D_1

A_0

D_0

Z

T_1Q_1

T_2Q_2

CK

Bảng nạp ROM

X	Q_1	Q_2	Z	T_1	T_2
A_2	A_1	A_0	D_2	D_1	D_0
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	1	1
1	0	0	0	1	0
1	0	1	0	0	1
1	1	0	0	1	1
1	1	1	0	1	1

Nguyễn Trọng Luật22

GV dạy: Lê Chí Thông

11

** Thực hiện bằng cổng logic và JK.FF kích cạnh xuống:*

Từ bảng trạng thái, rút gọn:

$Z = \overline{X} \overline{Q_1} Q_2$

$J_1 = \overline{Q_2}$

$K_1 = X + Q_2$

$J_2 = Q_1$

$K_2 = X + Q_1$

Nguyễn Trọng Luật

23

** Thực hiện bằng PLA và JK.FF kích cạnh lên:*

$Z = \overline{X} \overline{Q_1} Q_2 \quad J_1 = \overline{Q_2} \quad K_1 = X + Q_2 \quad J_2 = Q_1 \quad K_2 = X + Q_1$

Bảng nạp PLA

X	Q ₁	Q ₂	Z	J ₁	K ₁	J ₂	K ₂
0	0	1	1	0	0	0	0
-	-	0	0	1	0	0	0
1	-	-	0	0	1	0	1
-	-	1	0	0	1	0	0
-	1	-	0	0	0	1	1

Nguyễn Trọng Luật

24

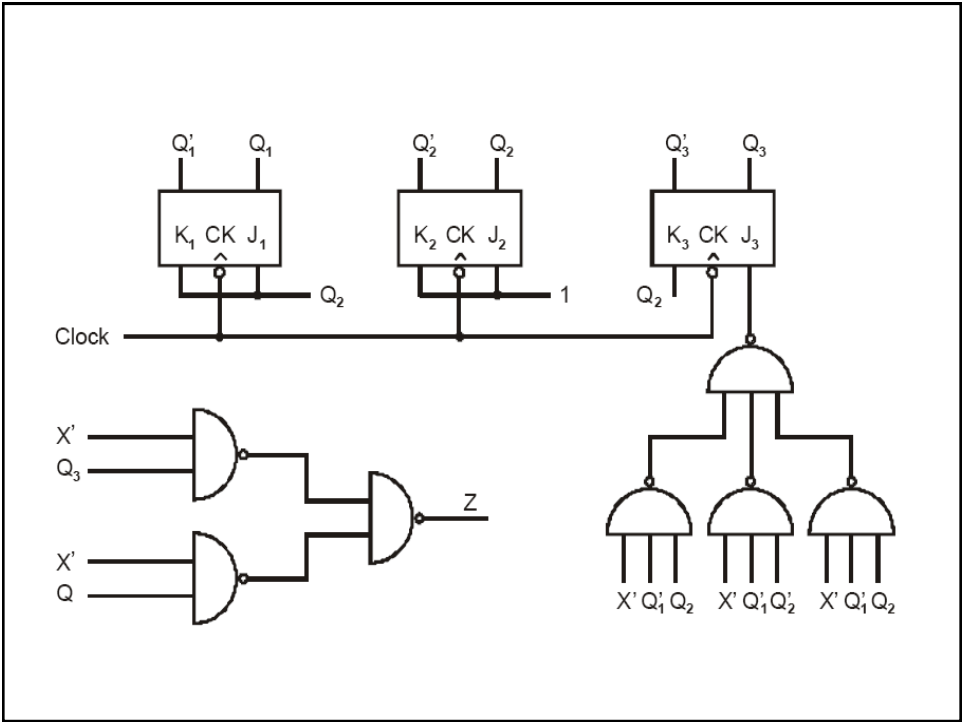
Vd: Thiết kế bộ (chuyển) đổi mã từ BCD sang BCD quá 3.
Ngõ vào và ra là nối tiếp với LSB đi trước.

X: INPUT (BCD)				Z: OUTPUT (BCD+3)			
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
t ₃	t ₂	t ₁	t ₀	t ₃	t ₂	t ₁	t ₀

Thời điểm	Chuỗi vào nhận được (LSB được nhận đầu tiên)	T/ thái hiện tại	T/thái kế		Giá trị ra (Z)	
			X = 0	1	X = 0	1
t ₀	Reset	A	B	C	1	0
t ₁	0	B	D	E F	1	0
	1	C	E	E G	0	1
t ₂	0 0	D	H	H L	0	1
	0 1	E	H I	M	1	0
	1 0	F	H J	M N	1	0
	1 1	G	H K	M P	1	0
t ₃	0 0 0	H	A	A	0	1
	0 0 1	I	A	A	0	1
	0 1 0	J	A	-	0	-
	0 1 1	K	A	-	0	-
	1 0 0	L	A	-	0	-
	1 0 1	M	A	-	1	-
	1 1 0	N	A	-	1	-
	1 1 1	P	A	-	1	-

*** Bảng trạng thái được rút gọn của bộ chuyển đổi mã**

Thời gian	Trạng thái hiện tại	Trạng thái kế		Giá trị ra (Z)	
		X=0	1	X=0	1
t0	A	B	C	1	0
t1	B	D	E	1	0
	C	E	E	0	1
t2	D	H	H	0	1
	E	H	M	1	0
t3	H	A	A	0	1
	M	A	-	1	-



* Thiết kế dùng ROM và D-FF:

(a) Bảng trạng thái

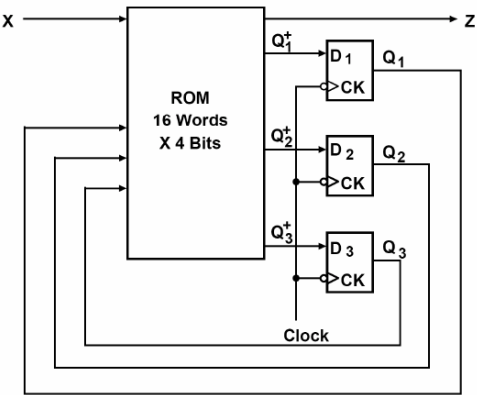
T/thái hiện tại	T/thái kế		Giá trị ra (Z)	
	X=0	1	X=0	1
A	B	C	1	0
B	D	E	1	0
C	E	E	0	1
D	H	H	0	1
E	H	M	1	0
H	A	A	0	1
M	A	-	1	-

(b) Bảng chuyển trạng thái

$Q_1Q_2Q_3$	$Q_1^+Q_2^+Q_3^+$		Z	
	X=0	X=1	X=0	X=1
A: 0 0 0	001	010	1	0
B: 0 0 1	011	100	1	0
C: 0 1 0	100	100	0	1
D: 0 1 1	101	101	0	1
E: 1 0 0	101	110	1	0
H: 1 0 1	000	000	0	1
M: 1 1 0	000	-	1	-

(c) Bảng chân trị

X	Q1	Q2	Q3	Z	D1	D2	D3
0	0	0	0	1	0	0	1
0	0	0	1	1	0	1	1
0	0	1	0	0	1	0	0
0	0	1	1	0	1	0	1
0	1	0	0	1	1	0	1
0	1	0	1	0	0	0	0
0	1	1	0	1	0	0	0
0	1	1	1	X	X	X	X
1	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
1	0	1	0	1	1	0	0
1	0	1	1	1	1	0	1
1	1	0	0	0	1	1	0
1	1	0	1	1	0	0	0
1	1	1	0	X	X	X	X
1	1	1	1	X	X	X	X



* Thiết kế dùng PLA và D-FF

Thời gian	T/thái hiện tại	Q1 ⁺ Q2 ⁺ Q3 ⁺			Z	
		Q ₁ Q ₂ Q ₃	X=0	1		
t0	A	000	010	011	0	1
t1	B	010	101	100	1	0
	C	011	100	100	0	1
t2	D	101	111	111	0	1
	E	100	111	110	1	0
t3	H	111	000	000	0	1
	M	110	000	---	1	-

Lập bảng và rút gọn, ta có:

$D_1 = Q_1Q_2' + Q_1'Q_2$
 $D_2 = Q_2'$
 $D_3 = Q_2'Q_3 + X'Q_1Q_2' + XQ_1'Q_2' + X'Q_1'Q_2Q_3'$
 $Z = X'Q_3' + XQ_3$

Bảng nạp PLA

X	Q1	Q2	Q3	Z	D1	D2	D3
-	1	0	-	0	1	0	0
-	0	1	-	0	1	0	0
-	-	0	-	0	0	1	0
-	-	0	1	0	0	0	1
0	1	0	-	0	0	0	1
1	0	0	-	0	0	0	1
0	0	1	0	0	0	0	1
0	-	-	0	1	0	0	0
1	-	-	1	1	0	0	0

* Thiết kế dùng cổng logic và JK-FF:

Do có 7 trạng thái ta sử dụng 3 FF để thực hiện việc gán trạng thái. Ta có bảng gán trạng thái và bảng chuyển trạng thái

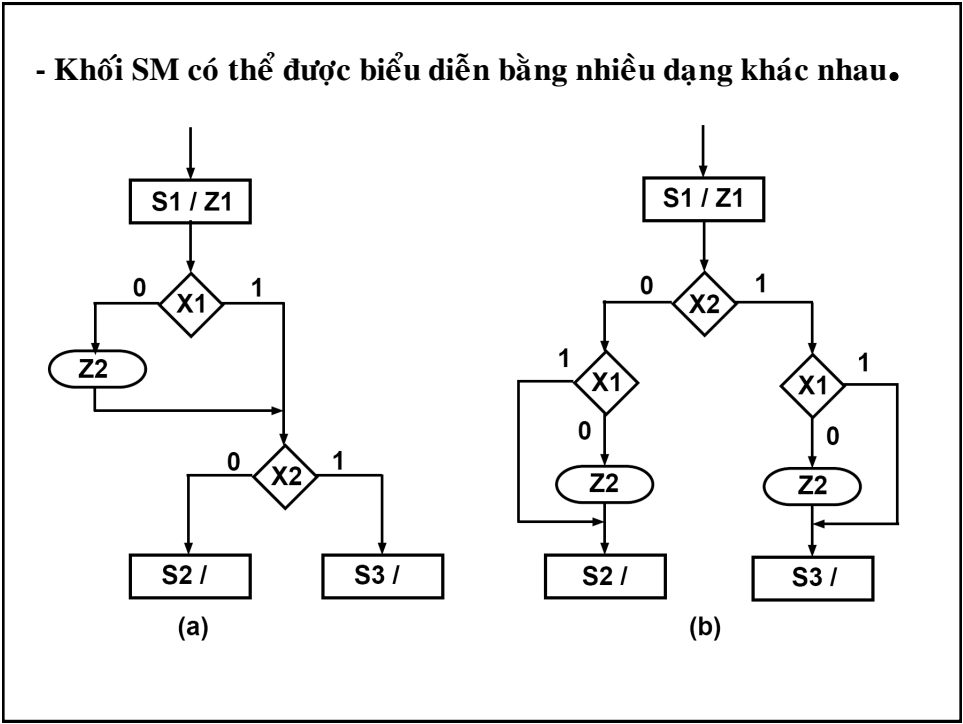
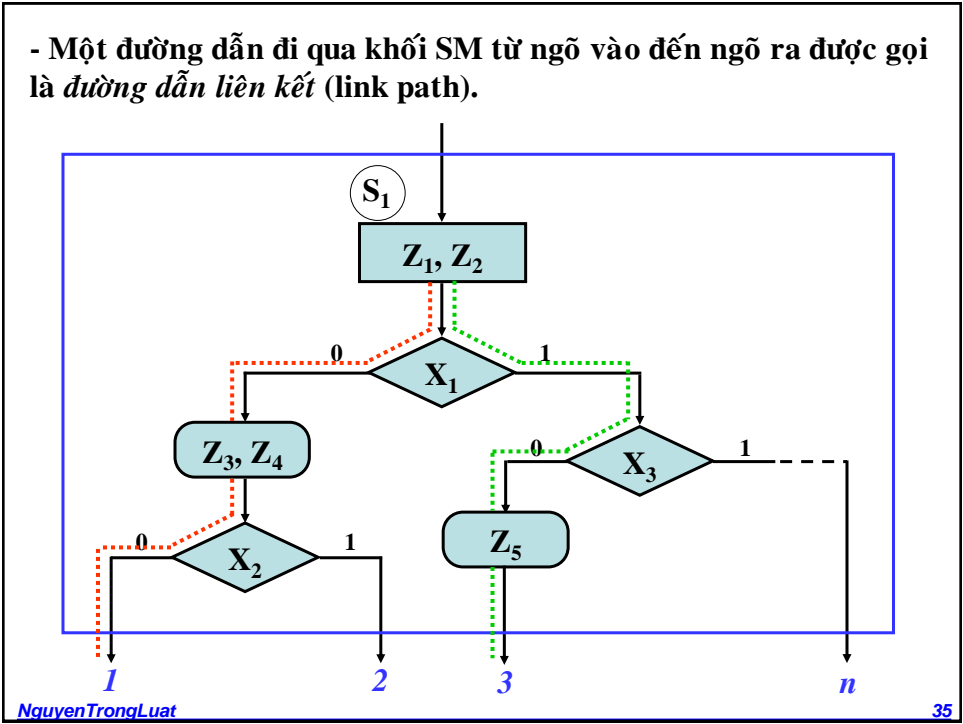
Thời gian	T/thái hiện tại	Q1 ⁺ Q2 ⁺ Q3 ⁺			Z	
		Q ₁ Q ₂ Q ₃	X=0	1		
t0	A	000	010	011	0	1
t1	B	010	101	100	1	0
	C	011	100	100	0	1
t2	D	101	111	111	0	1
	E	100	111	110	1	0
t3	H	111	000	000	0	1
	M	110	000	---	1	-

Dùng JK-FF, lập bảng và rút gọn trên bảng K, ta có:

$J_1 = K_1 = Q_2$
 $J_2 = K_2 = 1$
 $J_3 = X'Q_1'Q_2' + X'Q_1Q_2' + XQ_1'Q_2'$
 $K_3 = Q_2$
 $Z = X'Q_3' + XQ_3$

33





- Một lưu đồ SM có thể biểu diễn một hệ tổ hợp khi chỉ có một trạng thái và không có sự thay đổi trạng thái xảy ra.

$Z1 = A + A'BC = A + BC$

```
graph TD; S0[S0 /] --> AplusBC{A+BC}; AplusBC -- 1 --> Z1([Z1]); AplusBC -- 0 --> S0;
```

```
graph TD; S0[S0 /] --> A{A}; A -- 1 --> Z1([Z1]); A -- 0 --> C{C}; C -- 1 --> B{B}; B -- 1 --> Z1; B -- 0 --> C; C -- 0 --> A;
```

(a)

(b)

Nguyễn Trọng Luật

37

- Ta phải tuân theo một số qui tắc khi xây dựng một khối SM.

* Với mọi kết hợp các biến vào hợp lệ phải có chính xác một đường ra được định nghĩa. Điều này là cần thiết vì mỗi tổ hợp vào được cho phép phải dẫn đến một trạng thái kế duy nhất.

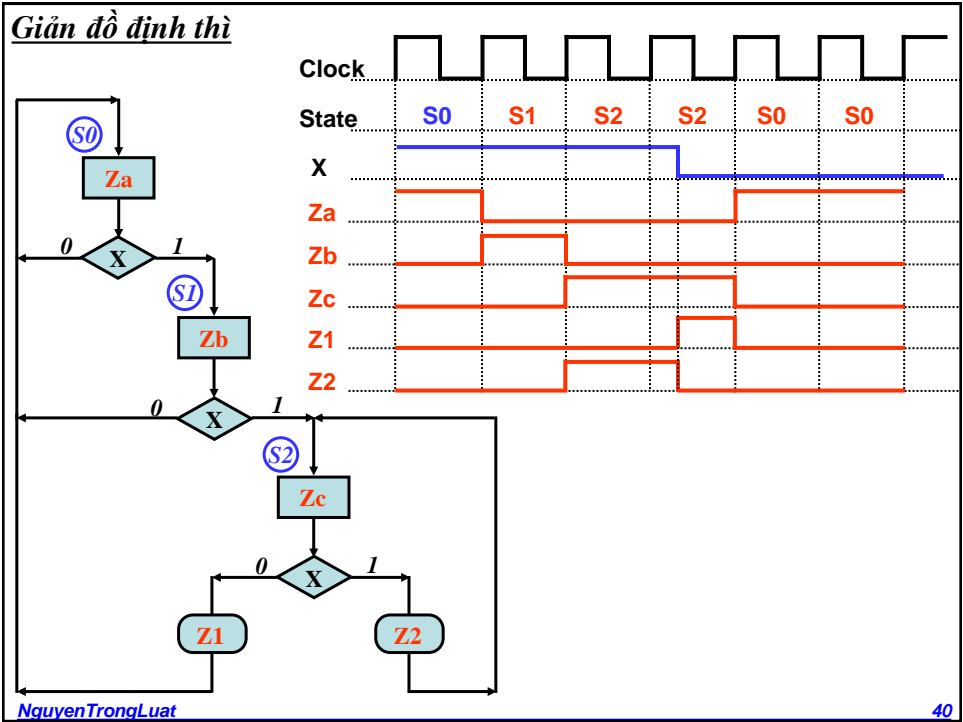
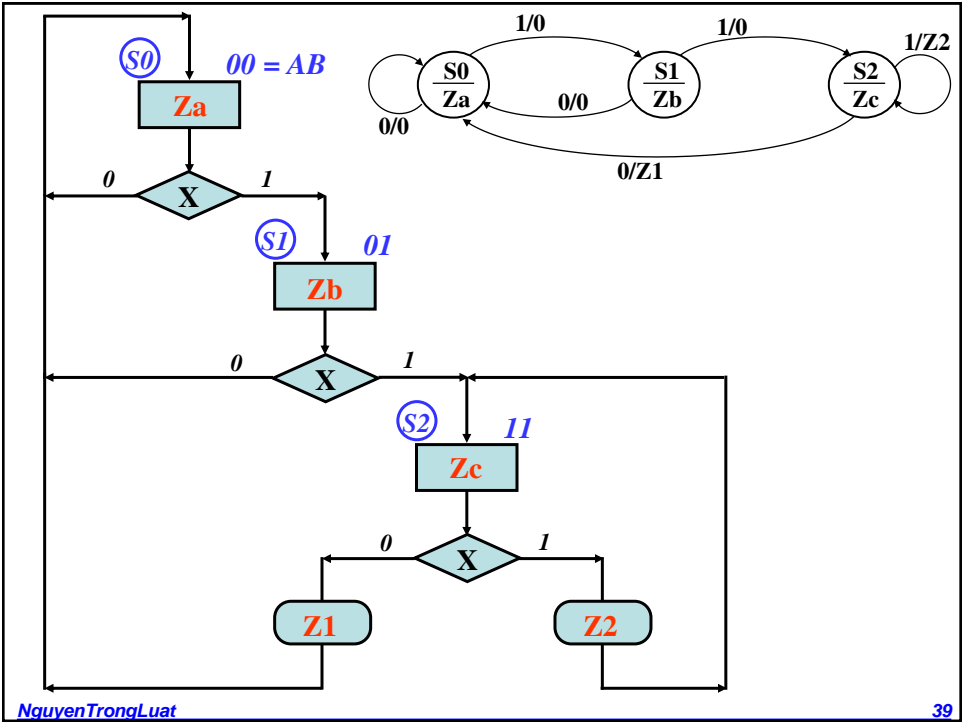
* Không cho phép có đường hồi tiếp nội trong một khối SM.

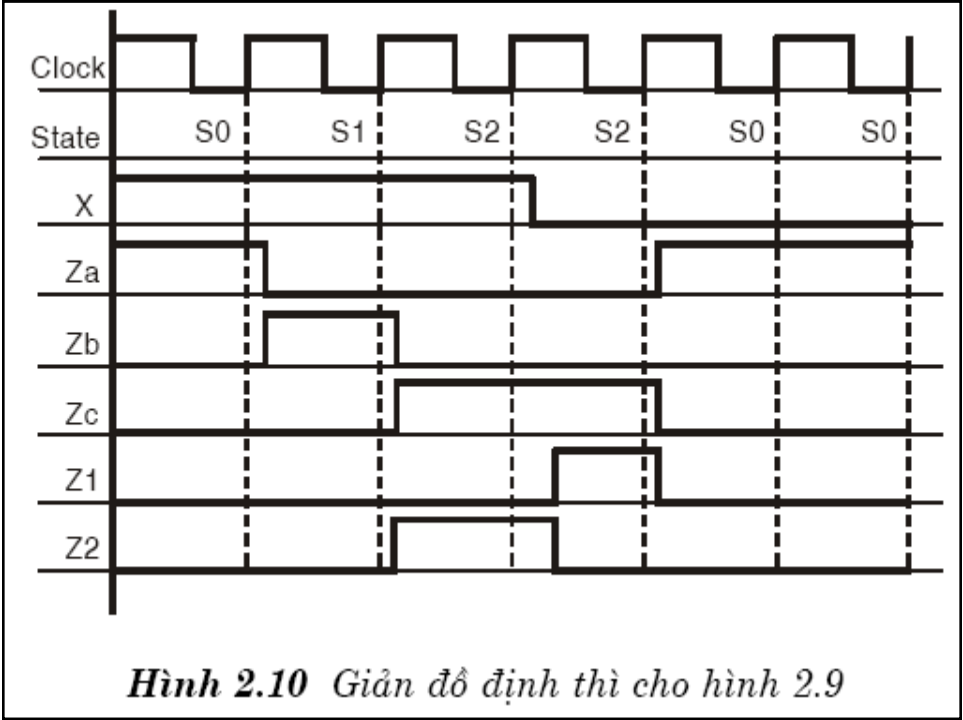
```
graph TD; S0[S0 /] --> X{X}; X -- 0 --> S0; X -- 1 --> Exit[ ]; style S0 stroke-dasharray: 5 5; style X stroke-dasharray: 5 5; linkStyle 0 stroke:#f00,stroke-width:4px; linkStyle 1 stroke:#f00,stroke-width:4px;
```

```
graph TD; S0[S0 /] --> X{X}; X -- 0 --> S0; X -- 1 --> Exit[ ]; style S0 stroke-dasharray: 5 5; style X stroke-dasharray: 5 5;
```

Nguyễn Trọng Luật

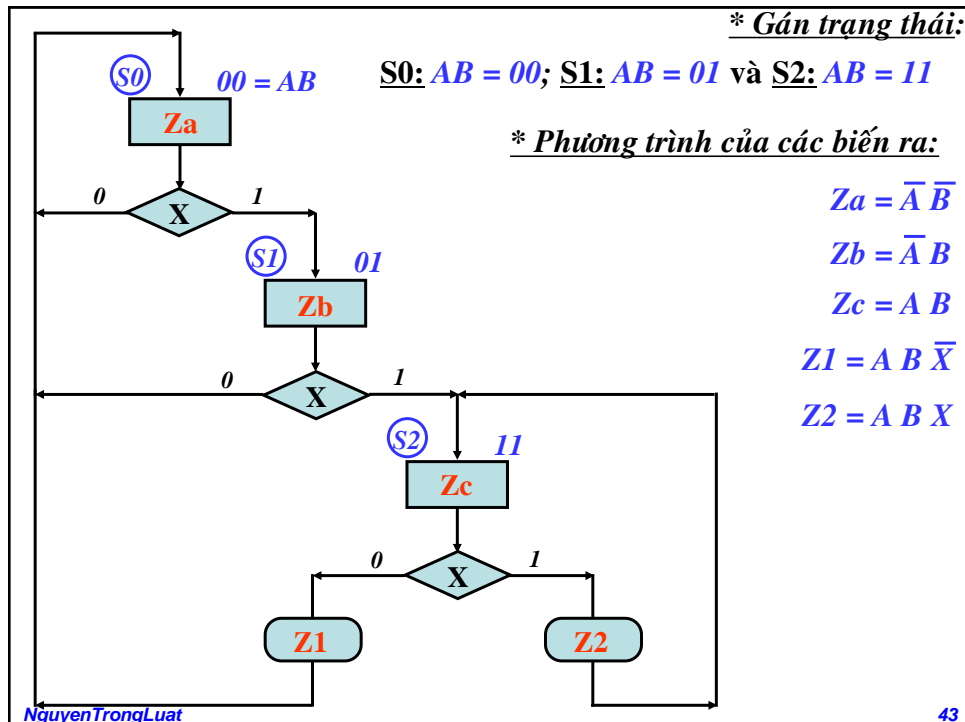
38





CÀI ĐẶT LƯU ĐỒ MÁY TRẠNG THÁI:

- Việc cài đặt (realization) lưu đồ SM là tìm được phương trình của các biến ra và các biến trạng thái kế tiếp.
- Các bước thực hiện như sau:
 - * Thực hiện gán trạng thái cho các hộp trạng thái.
 - * Xác định phương trình của biến ra Z_i
 - Tìm các trạng thái có xuất hiện biến ra ($Z_i = 1$)
 - Nếu là biến MOORE thì ta được tích số (AND) của các biến trạng thái; còn nếu là biến MEALY thì ta có tích số của các biến trạng thái và biến điều kiện vào.
 - Phương trình của biến ra bằng tổng (OR) các tích số đã tìm thấy ở các bước trên lại với nhau.



*** Xác định phương trình các biến trạng thái Q_j^+**

- Tìm ra tất cả các trạng thái trong đó $Q_j = 1$
- Tại mỗi trạng thái này, tìm tất cả các đường dẫn liên kết (*link path*) mà dẫn vào trạng thái đó.
- Với mỗi đường dẫn liên kết này, tìm ra một số hạng là 1 khi đi theo đường dẫn liên kết này. Nghĩa là, với đường dẫn liên kết từ Sa đến Sb , số hạng sẽ là 1 tích số của các biến trạng thái ở trạng thái Sa và các biến điều kiện để có thể dẫn đến Sb .
- Biểu thức Q_j^+ được tạo thành bằng cách lấy tổng (OR) các tích số được tìm thấy ở bước trên lại với nhau

