LLMはLLVM IRのsuperoptimizerになれるのか?

浅野光平, 高前田伸也 (東京大学大学院情報理工学系研究科)

目的: practical なSIMD-oriented superoptimizerを実現したい

□背景

- 近年のプロセッサのSIMD命令の進化を存分に生かしてプログラムの最適化を行いたい
 - SIMD命令はCPU毎のコストモデル, 多用なIntrinsicによる管理のコストが高い
- コンパイラのpeephole optimizationは有効だが保守管理が難しい

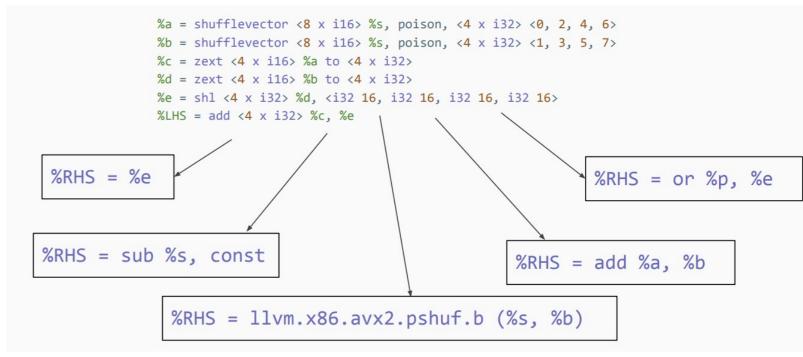
□ Superoptimizer

- 合成, 列挙的なアプローチで命令の変換を探索
- SMTソルバーで変換の正当性を検証し、正しいことを証明

Souper: A Synthesizing Superoptimizer, <u>Raimondas Sasnauskas</u> et al. Minotaur: A SIMD-Oriented Synthesizing Superoptimizer, <u>Zhengyang Liu</u> et al.

□SIMD Superoptimizerの現状

- 合成した結果が必ずしも速いとはかぎらない
- コンパイル時間が爆発的



From: Minotaur: A SIMD-Oriented Synthesizing Superoptimizer

|提案:LLMベースの反例駆動型合成

ロモチベーション

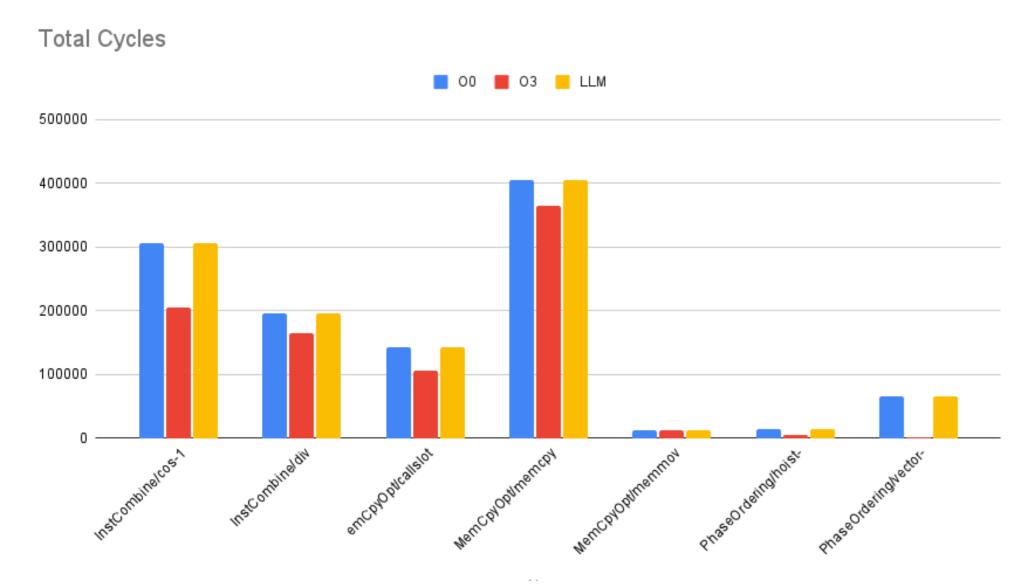
- Peephole最適化ならば個別の最適化Web上からのパターンマッチでそれらしい変換が可能ではないか
- 論理的なFeedbackがあれば、言語モデルの論理的な問題に対する 弱さを補えるのではないか

ロアプローチ

- 1. プログラム片を元にして言語モデルによって最適化候補を作成
- 2. 最適化検証器(alive2など)を用いて正当性を検証
 - Invalidな変換ならば反例を言語モデルにFeedback
- 3. コストモデルの計算をし、元のプログラム片よりも高速化が見込めるか検証(Ilvm-mca)
 - 高速化が見込めないなら言語モデルにFeedback
- 4. プログラム片を置換

|実験:||vm-projectの各種PASSのテストケース -O2/3との比較 (変換の正当性検証なし)

□最適化パスのテストケースのCycle数比較



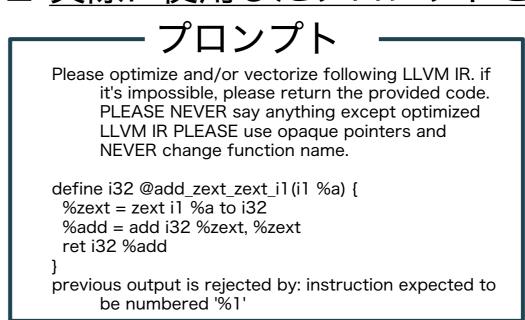
ARM SVE対応プロセッサのコストモデルで評価

まとめ

□ 具体的なCycle数比較

testcase	-00	-O3	LLM
InstCombine/cos-1	305901	204301	305901
InstCombine/div	195201	163901	195201
MemCpyOpt/callslot	142201	105702	142201
MemCpyOpt/memcpy	404102	365002	404102
MemCpyOpt/memmove	12901	13001	12901
PhaseOrdering/hoist-load-of- baseptr	14702	4501	14702
PhaseOrdering/vector-math	64901	701	64901

□ 実際に使用したプロンプトとその返答



define i32 @add_zext_zext_i1(i1 %a) { %zext = zext i1 %a to i32 %add = add i32 %zext, %zext ret i32 %add }

□LLM baseのLLVM IR Super optimizer

– Fine tuning, Context learningをしないと意味のある変換は 厳しい

□今後の展望

- プログラムSlicingの利用
- 狙う変換を絞ったプロンプトの作成
- モデルのFine tuning, Context learningを利用した SIMD Intrinsicsのad hoc peephole 最適化