

AAA	AAA (sans Opérandes) Ajustement ASCII pour addition			Drapeaux	O D I T S Z A P C U U U X U X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans Opérandes)	4	-	1	AAA	
AAD	AAD (sans Opérandes) Ajustement ASCII pour division			Drapeaux	O D I T S Z A P C U X X U X U
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans Opérandes)	60	-	2	AAD	
AAM	AAM (sans Opérandes) Ajustement ASCII pour multiplication			Drapeaux	O D I T S Z A P C U X X U X U
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans Opérandes)	83	-	1	AAM	
AAS	AAS (sans Opérandes) Ajustement ASCII pour soustraction			Drapeaux	O D I T S Z A P C U U U X U X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans Opérandes)	4	-	1	AAS	
ADC	ADC destination, source Addition avec retenue			Drapeaux	O D I T S Z A P C X X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
registre, registre	3	-	2	ADC AX,SI	
registre, mémoire	9+EA	1	2-4	ADC DX,Beta[SI]	
mémoire, registre	16+EA	2	2-4	ADC Alpha[BX][SI],DI	
registre, immédiat	4	-	3-4	ADC BX,256	
mémoire, immédiat	17+EA	2	3-6	ADC Gamma,30h	
accumulateur, immédiat	4	-	2-3	ADC AL,5	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

ADD	ADD destination, source Addition				Drapeaux	O	D	I	T	S	Z	A	P	C
						X					X	X	X	X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple										
registre, registre	3	-	2	ADD CX,DX										
registre, mémoire	9+EA	1	2-4	ADD DI,[BX]Alpha										
mémoire, registre	16+EA	2	2-4	ADD Temp,CL										
registre, immédiat	4	-	3-4	ADD CL,2										
mémoire, immédiat	17+EA	2	3-6	ADD Aplha,2										
accumulateur, immédiat	4	-	2-3	ADD AX ,200										

AND	AND destination, source ET logique				Drapeaux	O	D	I	T	S	Z	A	P	C
						0					X	X	U	X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple										
registre, registre	3	-	2	AND AL,BL										
registre, mémoire	9+EA	1	2-4	AND CX,Flag_Word										
mémoire, registre	16+EA	2	2-4	AND ASCII[DI],AL										
registre, immédiat	4	-	3-4	AND CX,0F0h										
mémoire, immédiat	17+EA	2	3-6	AND Beta,01h										
accumulateur, immédiat	4	-	2-3	AND AL ,01010000b										

CALL	Call cible Appel de procédure				Drapeaux	O	D	I	T	S	Z	A	P	C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple										
procédure_near	19	1	3	CALL Near_Proc										
Procédure_far	28	2	5	CALL Far_Proc										
Pointeur_mem16	21+EA	2	2-4	CALL Proc_Table[SI]										
pointeur_reg16	16	1	2	CALL AX										
pointeur_mem32	37+EA	4	2-4	CALL [BX].Tâche[SI]										

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

CBW	CBW (Sans Opérandes) Convertir octet en mot			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans Opérandes)	2	-	1	CBW
CLC	CLC (Sans Opérandes) Mise à zéro du flag de retenue (CF)			Drapeaux O D I T S Z A P C 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans Opérandes)	2	-	1	CLC
CLD	CLD (Sans Opérandes) Mise à zéro du flag de direction (DF)			Drapeaux O D I T S Z A P C 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans Opérandes)	2	-	1	CLD
CLI	CLI (Sans Opérandes) Mise à zéro du flag d'interruption (IF)			Drapeaux O D I T S Z A P C 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans Opérandes)	2	-	1	CLI
CMC	CMC (Sans Opérandes) Inverser l'état du flag de retenue (CF)			Drapeaux O D I T S Z A P C X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
CMC	2	-	1	CMC

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

CMP	CMP destination, source Comparer destination à source			Drapeaux	O D I T S Z A P C X X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
registre, registre	3	-	2	CMP BX,CX	
registre, mémoire	9+EA	1	2-4	CMP DH,Alpha	
mémoire, registre	9+EA	1	2-4	CMP [BP+2],SI	
registre, immédiat	4	-	3-4	CMP BL,02h	
mémoire, immédiat	10+EA	1	3-6	CMP [BX]Radat[DI],3420h	
accumulateur, immédiat	4	-	2-3	CMP AL,01000000b	
CMPS	CMPS chaîne_dest, chaîne_source Comparer deux chaînes de caractères			Drapeaux	O D I T S Z A P C X X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
chaîne_dest, chaîne_source	22	2	1	CMPS Buff1,Buff2	
repetier chaîne_dest, chaîne_source	9+22/rep	2/rep	1	REPE CMPS identificateur, clé	
CWD	CWD (Sans Opérandes) Convertir mot en double mot			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
(Sans opérandes)	5	-	1	CWD	
DAA	DAA (Sans opérandes) Ajustement décimal pour addition			Drapeaux	O D I T S Z A P C X X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
(Sans opérandes)	4	-	1	DAA	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

DAS	DAS (Sans opérandes) Ajustement décimal pour soustraction			Drapeaux	O D I T S Z A P C U X X X X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
(Sans opérandes)	4	-	1	DAS	
DEC	DEC destination décrémenter de 1			Drapeaux	O D I T S Z A P C X X X X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
reg16	2	-	1	DEC AX	
reg8	3	-	2	DEC AL	
mémoire	15+EA	2	2-4	DEC Array[SI]	
DIV	DIV source division non signée			Drapeaux	O D I T S Z A P C U U U U U
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
reg8	80-90	-	2	DIV CL	
reg16	144-162	-	2	DIV BX	
mem8	(86-96)+EA	1	2-4	DIV Alpha	
mem16	(150+168)+EA	1	2-4	DIV Table[SI]	
ESC	ESC opcode_externe, source Code d'échappement			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
immédiat, mémoire	8+EA	1	2-4	ESC 6,Array[SI]	
immédiat, registre	2	-	2	ESC 20,AL	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

HLT	HLT (Sans opérandes) Arrêt			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans opérandes)	2	-	1	HLT

IDIV	IDIV source Division signée			Drapeaux O D I T S Z A P C U U U U U U
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
reg8	101-112	-	2	IDIV BL
reg16	165-184	-	2	IDIV CX
mem8	(107-118)+EA	1	2-4	IDIV Octet_diviseur[SI]
mem16	(171+190)+EA	1	2-4	IDIV [BX].Mot_diviseur

IMUL	IMUL source multiplication signée			Drapeaux O D I T S Z A P C X U U U U X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
reg8	80-98	-	2	IMUL CL
reg16	128-154	-	2	IMUL BX
mem8	(86-104)+EA	1	2-4	IMUL Octet_vitesse
mem16	(134-180)+EA	1	2-4	IMUL Mot_vitesse[BP][DI]

IN	IN accumulateur, port sortie d'un octet ou d'un mot			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
accumulateur, immediat8	10	1	2	IN AL,0EAh
accumulateur, DX	8	1	1	IN AX,DX

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

INC	INC destination Incrémenter de 1			Drapeaux	O D I T S Z A P C X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
reg16	2	-	1	INC	CX
reg8	3	-	2	INC	BL
mémoire	15+EA	2	2-4	INC	Alpha[DI][BX]

INT	INT type_interruption Appel d'interruption			Drapeaux	O D I T S Z A P C 0 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
3	52	5	1	INT	3
immédiat8 ($\neq 3$)	51	5	2	INT	67

INTR*	INTR (interruption externe masquable) Interruption si la ligne INTR est active et IF = 1			Drapeaux	O D I T S Z A P C 0 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	61	7	-		

INTO	INTO (Sans opérandes) Interruption si overflow (OF = 1)			Drapeaux	O D I T S Z A P C 0 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	53 ou 4	5	1	INTO	

IRET	IRET (Sans opérandes) Retour d'interruption			Drapeaux	O D I T S Z A P C R R R R R R R R R
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	24	3	1	IRET	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

JA/JNBE	JA/JNBE etiquette_Short Branchement si supérieur/ Branchement si non inférieur ou égale (non signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JA Supérieur
JAE/JNB	JAE/JNB etiquette_Short Branchement si supérieur ou égale/ Branchement si non inférieur (non signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JAE Supérieur_égale
JB/JNAE	JB/JNAE etiquette_Short Branchement si inférieur / Branchement si non supérieur ou égale (non signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JB Inférieur
JBE/JNA	JBE/JNA etiquette_Short Branchement si inférieur ou égale / Branchement si non supérieur (non signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JBE Inférieur_égale
JC	JC etiquette_Short Branchement si retenue			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JC Retenue_fixée
JCXZ	JCXZ etiquette_Short Branchement si CX est égale à 0			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

etiquette_Short	18 ou 6	-	2	JCXZ Comptage_terminer
JE/JZ	JE/JZ etiquette_Short Branchement si égale/ branchement si 0			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JZ Zero
JG/JNLE	JG/JNLE etiquette_Short Branchement si supérieur/ Branchement si non inférieur ou égale (signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JG Supérieur
JGE/JNL	JGE/JNL etiquette_Short Branchement si supérieur ou égale / Branchement si non inférieur (signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JGE Supérieur_égale
JL/JNGE	JL/JNGE etiquette_Short Branchement si inférieur / Branchement si non supérieur ou égale (signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JL Inférieur
JLE/JNG	JLE/JNG etiquette_Short Branchement si inférieur ou égale / Branchement si non supérieur (signée)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JLE Inférieur_égale

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

JMP	JMP Cible Branchement				Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
Branchement_short	15	-	2	JMP	Court
Branchement_near	15	-	3	JMP	Interieur_Segment
Branchement_far	15	-	5	JMP	Etiquette_lointaine
Pointeur_mem16	18+EA	1	2-4	JMP	[BX].Cible
pointeur_reg16	11	-	2	JMP	CX
pointeur_mem32	24+EA	2	2-4	JMP	Autre_Segment[SI]

JNC/JNB	JNC etiquette_Short Branchement si pas de retenue				Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
etiquette_Short	16 ou 4	-	2	JNC	Retenue_effacée

JNE/JNZ	JNE/JNZ etiquette_Short Branchement si non égale/ branchement si différent de 0				Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
etiquette_Short	16 ou 4	-	2	JNZ	different_Zero

JNO	JNO etiquette_Short Branchement si non overflow (OF = 0)				Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
etiquette_Short	16 ou 4	-	2	JNO	Pas_Overflow

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

JNP/JPO	JNP/JNE etiquette_Short Branchement si pas de parité/ Branchement si parité impaire (PF = 0)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JPO Parité_impaire
JNS	JNS etiquette_Short Branchement si non signée (SF = 0)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JNS Positif
JO	JO etiquette_Short Branchement si overflow (OF = 1)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JO Overflow
JP/JPE	JNP/JNE etiquette_Short Branchement si parité/ Branchement si parité paire (PF = 1)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JPE Parité_paire
JS	JS etiquette_Short Branchement si signée (SF = 1)			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple
etiquette_Short	16 ou 4	-	2	JS Négatif
LAHF	LAHF (Sans opérandes) Charger PSW dans AH			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

(Sans opérandes)	4	-	1	LAHF
LDS	LDS destination, source Charger pointeur en utilisant DS			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
Reg16, mem32	16-EA	2	2-4	LDS SI,Segment_donnée[DI]
LEA	LEA destination, source Charger adresse effective			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
Reg16, mem16	2+EA	-	2-4	LEA BX,[BP][DI]
LES	LES destination, source Charger pointeur en utilisant ES			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
Reg16, mem32	16-EA	2	2-4	LES DI, [BX].Text_buffer
LOCK	LOCK (Sans opérandes) Verrouillage du bus			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
(Sans opérandes)	25	-	1	LOCK XCHG Flag.AL
LODS	LODS Chaîne_source Charger chaîne			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
Chaîne_source	12	1	1	LODS Champ_nom
repeter Chaîne_source	9+13/rep	1/rep	1	REPE LODS nom

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

LOOP	LOOP etiquette_Short Boucle			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
etiquette_Short	17 ou 5	-	2	LOOP Encore
LOOPE/LOOPZ	LOOPE/LOOPZ etiquette_Short Boucle tant que égale / Boucle tant que zéro			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
etiquette_Short	18 ou 6	-	2	LOOPE Encore
LOOPNE/LOOPNZ	LOOPNE/LOOPNZ etiquette_Short Boucle tant que non égale / Boucle tant que différent de zéro			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
etiquette_Short	19 ou 5	-	2	LOOPNE Encore
NMI*	NMI (interruption externe non masquable) Interruption si NMI			Drapeaux O D I T S Z A P C 0 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans opérandes)	50	5	-	
MOV	MOV destination, source Transfert			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
mémoire, accumulateur	10	1	3	MOV Depl, AL
accumulateur, mémoire	10	1	3	MOV AX, Depl
registre, registre	2	-	2	MOV AX, CX
registre, mémoire	8+EA	1	2-4	MOV BP, Sommet_Pile
mémoire, registre	9+EA	1	2-4	MOV Compte[DI], CX

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

MOV	MOV destination, source Transfert			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts μp \leftrightarrow mem ou E/S	Taille en octets	Exemple
registre, immédiat	4	-	2-3	MOV CL,2
mémoire, immédiat	10+EA	1	3-6	MOV Masque[BX][SI],2Ch
MOV	MOV destination, source Transfert			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts μp \leftrightarrow mem ou E/S	Taille en octets	Exemple
registre_seg, reg16	2	-	2	MOV ES,CX
registre_seg, mem16	8+EA	1	2-4	MOV DS,segment_base
reg16, registre_seg	2	-	2	MOV BP,SS
mem16, registre_seg	9+EA	1	2-4	MOV [BX].Sauvegarde_Seg,CS
MOVS	MOVS chaîne_dest, chaîne_source Transfert de chaînes de caractères			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts μp \leftrightarrow mem ou E/S	Taille en octets	Exemple
chaîne_dest, chaîne_source	18	2	1	MOVS Ligne, Edition_données
repete chaîne_dest, chaîne_source	9+17/rep	2/rep	1	REPE MOVS Ecran, Buffer
MOVSB/MOVSW	MOVSB/MOVSW (Sans opérandes) Transfert de chaînes de caractères octet par octet ou mot par mot			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts μp \leftrightarrow mem ou E/S	Taille en octets	Exemple
(Sans opérandes)	18	2	1	MOVSB
repete (Sans opérandes)	9+17/rep	2/rep	1	REPE MOVSW
MUL	MUL source multiplication non signée			Drapeaux O D I T S Z A P C X U U U X

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
reg8	70-77	-	2	MUL BL
reg16	118-133	-	2	MUL CX
mem8	(76-83)+EA	1	2-4	MUL Mois[SI]
mem16	(124-139)+EA	1	2-4	MUL Mot_vitesse

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

NEG	NEG destination Négation			Drapeaux	O D I T S Z A P C X X X X U
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
registre	3	-	2	NEG AL	
mémoire	16+EA	2	2-4	NEG Multipliant	
NOP	NOP (Sans opérandes) Pas d'opération			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
(Sans opérandes)	3	-	1	NOP	
NOT	NOT destination NON logique			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
registre	3	-	2	NOT AX	
mémoire	16+EA	2	2-4	NOT Caractère	
OR	OR destination, source OU logique			Drapeaux	O D I T S Z A P C 0 X X U X 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem ou E/S}$	Taille en octets	Exemple	
registre, registre	3	-	2	OR AL, BL	
registre, mémoire	9+EA	1	2-4	OR DX, Port[DI]	
mémoire, registre	16+EA	2	2-4	OR Octet_Flag, CL	
accumulateur, immédiat	4	-	2-3	OR AL, 01101100b	
registre, immédiat	4	-	3-4	OR CX, 01h	
mémoire, immédiat	17+EA	2	3-6	OR [BX].Mot, 0CFh	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

OUT	OUT port, accumulateur Entrée d'un octet ou d'un mot			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
immédiat8, accumulateur	10	1	2	OUT 44,AX
DX, accumulateur	8	1	1	OUT DX,AL
POP	POP destination Dépiler un mot à partir de la pile			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
Registre	8	1	1	POP DX
registre_seg (sauf CS)	8	1	1	POP DS
Mémoire	17+EA	2	2-4	POP Paramètre1
POPF	POPF (Sans opérandes) Dépiler les flags à partir de la pile			Drapeaux O D I T S Z A P C R R R R R R R R R R
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans opérandes)	8	1	1	POPF
PUSH	PUSH source Empiler un mot dans la pile			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
Registre	11	1	1	PUSH SI
registre_seg	10	1	1	PUSH ES
Mémoire	16+EA	2	2-4	PUSH Adresse_retour[SI]
PUSHF	PUSHF (Sans opérandes) Empiler les flags dans la pile			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

(Sans opérandes)		10	1	1	PUSHF
RCL		RCL destination, compte rotation gauche à travers CF			Drapeaux <div>O D I T S Z A P C X</div>
Opérandes		Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
registre, 1		2	-	2	RCL CX,1
registre, CL		8+4/bit	-	2	RCL AL,CL
mémoire, 1		15+EA	2	2-4	RCL Alpha,1
mémoire, CL		20+EA+4/bit	2	2-4	RCL [BP].Paramètre,CL
RCR		RCR destination, compte rotation droite à travers CF			Drapeaux <div>O D I T S Z A P C X</div>
Opérandes		Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
registre, 1		2	-	2	RCR BX,1
registre, CL		8+4/bit	-	2	RCR BL,CL
mémoire, 1		15+EA	2	2-4	RCR [BX].Etat,1
mémoire, CL		20+EA+4/bit	2	2-4	RCR Array.[DI],CL
REP		REP (sans opérandes) Répéter opération sur chaînes de caractères			Drapeaux <div>O D I T S Z A P C</div>
Opérandes		Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(sans opérandes)		2	-	1	REP MOVSW
REPE/REPZ		REPE/REPZ (sans opérandes) Répéter opération sur chaînes de caractères tant que égale ou zéro			Drapeaux <div>O D I T S Z A P C</div>
Opérandes		Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(sans opérandes)		2	-	1	REPE COMPS Donnée, Clé
REPNE/REPNZ		REPNE/REPNZ (sans opérandes) Répéter opération sur chaînes de caractères tant que non égale ou \neq de zéro			Drapeaux <div>O D I T S Z A P C</div>

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
(sans opérandes)	2	-	1	REPNE SCASB
RET	RET valeur_dépilement_optionnelle Retour d'une procedure			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
(retour intrasegment, sans dépiler)	8	1	1	RET
(retour intrasegment, en dépilant)	12	1	3	RET 4
(retour intersegment, sans dépiler)	18	2	1	RET
(retour intersegment, en dépilant)	17	2	3	RET 2
ROL	ROL destination, compte rotation gauche			Drapeaux O D I T S Z A P C X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
registre, 1	2	-	2	ROL BX,1
registre, CL	8+4/bit	-	2	ROL DI,CL
mémoire, 1	15+EA	2	2-4	ROL [DI].Octet,1
mémoire, CL	20+EA+4/bit	2	2-4	ROL Alpha,CL
ROR	ROR destination, compte rotation droite			Drapeaux O D I T S Z A P C X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
registre, 1	2	-	2	ROR AL,1
registre, CL	8+4/bit	-	2	ROR BX,CL
mémoire, 1	15+EA	2	2-4	ROR Port_Etat,1
mémoire, CL	20+EA+4/bit	2	2-4	ROR Mot,CL
SAHF	SAHF (Sans opérandes) Sauvegarder AH dans PSW			Drapeaux O D I T S Z A P C R R R R R

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

Opérandes		Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple
(Sans opérandes)		4	-	1	SAHF

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

SAL/SHL	SAL/SHL destination, compte Décalage arithmétique gauche/ Décalage logique gauche			Drapeaux	O D I T S Z A P C X	
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple		
registre, 1	2	-	2	SAL	AL,1	
registre, CL	8+4/bit	-	2	SHL	DI,CL	
mémoire, 1	15+EA	2	2-4	SHL	[BX].Octet,1	
mémoire, CL	20+EA+4/bit	2	2-4	SAL	Alpha,CL	
SAR	SAR destination, compte Décalage arithmétique droite			Drapeaux	O D I T S Z A P C X	X X U X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple		
registre, 1	2	-	2	SAR	DX,1	
registre, CL	8+4/bit	-	2	SAR	DI,CL	
mémoire, 1	15+EA	2	2-4	SAR	Bloc,1	
mémoire, CL	20+EA+4/bit	2	2-4	SAR	Mot,CL	
SBB	SBB destination, source Soustraction en tenant compte de la retenue			Drapeaux	O D I T S Z A P C X	X X X X X
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple		
registre, registre	3	-	2	SBB	CX,BX	
registre, mémoire	9+EA	1	2-4	SBB	DI,[BX].Alpha	
mémoire, registre	16+EA	2	2-4	SBB	Temp,CL	
registre, immédiat	4	-	3-4	SBB	CL,1	
mémoire, immédiat	17+EA	2	3-6	SBB	Aplha,2	
accumulateur, immédiat	4	-	2-3	SBB	AX ,2	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

SCAS	SCAS Chaîne_destination Comparer chaîne de caractères avec accumulateur			Drapeaux	O D I T S Z A P C X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
Chaîne_destination	15	1	1	SCAS Ligne_entrée	
Répéter Chaîne_destination	9+15/rep	1/rep	1	REPNE SCAS Buffer	
SEGMENT*	SEGMENT Préfixe Préfixe spécifiant le segment			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	2	-	1	MOV SS:Paramètre,AX	
SHR	SAR destination, compte Décalage logique droite			Drapeaux	O D I T S Z A P C X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
registre, 1	2	-	2	SAR SI,1	
registre, CL	8+4/bit	-	2	SAR SI,CL	
mémoire, 1	15+EA	2	2-4	SAR Octet[SI][BX],1	
mémoire, CL	20+EA+4/bit	2	2-4	SAR Mot_Entrée,CL	
Exécution pas à pas*	Exécution pas à pas Interruption si trap (TF = 1)			Drapeaux	O D I T S Z A P C 0 0
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	50	5	-		
STC	STC (Sans opérandes) Mise à 1 du flag CF			Drapeaux	O D I T S Z A P C 1
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple	
(Sans opérandes)	2	-	1	STC	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

STD	STD (Sans opérandes) Mise à 1 du flag DF			Drapeaux O D I T S Z A P C 1
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans opérandes)	2	-	1	STD
STI	STI (Sans opérandes) Mise à 1 du flag IF			Drapeaux O D I T S Z A P C 1
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
(Sans opérandes)	2	-	1	STI
STOS	STOS Chaîne_destination sauvegarder chaîne de caractères			Drapeaux O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
Chaîne_destination	11	1	1	STOS Ligne_entrée
Répéter Chaîne_destination	9+10/rep	1/rep	1	REP STOS Ecran
SUB	SUB destination, source Soustraction			Drapeaux O D I T S Z A P C X X X X X X
Opérandes	Cycles horloges	Transferts $\mu\text{p} \leftrightarrow \text{mem}$ ou E/S	Taille en octets	Exemple
registre, registre	3	-	2	SUB CX,BX
registre, mémoire	9+EA	1	2-4	SUB DX,[SI].Resultat
mémoire, registre	16+EA	2	2-4	SUB [BP+2],CL
registre, immédiat	4	-	3-4	SUB SI,5280
mémoire, immédiat	17+EA	2	3-6	SUB [BP].Balance,1000
accumulateur, immédiat	4	-	2-3	SUB AL,10

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

TEST	TEST destination, source Tester (ET logique)			Drapeaux	O D I T S Z A P C 0 X X U X 0
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
registre, registre	3	-	2	TEST SI,DI	
registre, mémoire	9+EA	1	2-4	TEST SI,Fin_Compte	
accumulateur, immédiat	4	-	2-3	TEST AL,00100000b	
registre, immédiat	5	-	3-4	TEST BX,0CC4h	
mémoire, immédiat	11+EA	2	3-6	TEST Code_Retour,01h	
WAIT	WAIT (Sans opérandes) Attendre tant que la ligne <u>TEST</u> est inactive			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
(Sans opérandes)	3+5n	-	1	WAIT	
XCHG	XCHG destination, source Echanger			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
accumulateur, reg16	3	-	1	XCHG AX,BX	
mémoire, registre	17+EA	2	2-4	XCHG Semaphore,AX	
registre, registre	4	-	2	XCHG CL,BL	
XLAT	XLAT table_source translation			Drapeaux	O D I T S Z A P C
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow$ mem ou E/S	Taille en octets	Exemple	
Table_source	11	1	1	XLAT Table_ASCII	

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.

XOR	XOR destination, source OU exclusif logique			Drapeaux									
				O	D	I	T	S	Z	A	P	C	
				0					X	X	U	X	0
Opérandes	Cycles horloges	Transferts $\mu p \leftrightarrow mem$ ou E/S	Taille en octets	Exemple									
registre, registre	3	-	2	XOR	CX	,	BX						
registre, mémoire	9+EA	1	2-4	XOR	CL	,	Masque						
mémoire, registre	16+EA	2	2-4	XOR	Alpha[SI]	,	DX						
accumulateur, immédiat	4	-	2-3	XOR	AL	,	00101000b						
registre, immédiat	4	-	3-4	XOR	SI	,	00C2h						
mémoire, immédiat	17+EA	2	3-6	XOR	Code_Retour	,	0D2h						

MODE D'ADRESSAGE	EA
1. Direct	6
2. Indirect	5
3. Registre relatif	9
4. Base indexé : [BP + DI] ou [BX + SI]	7
5. Base indexé : [BP + SI] ou [BX + DI]	8
6. Base indexé relatif : [BP + DI + déplacement] ou [BX + SI + déplacement]	11
7. Base indexé relatif : [BP + SI + déplacement] ou [BX + DI + déplacement]	12

- Pour le 8086, ajouter 4 cycles d'horloge pour chaque transfert de mots de 16 bits depuis/à une adresse mémoire impaire.