

## โปรแกรมออกแบบวงจรรวมขนาดเล็ก

### Small Scale Integrated Circuits CAD Software

วิสันต์ ศิริวงศ์เจริญ<sup>\*</sup> บุญธีร์ เกเรอตรากู<sup>\*\*</sup> และ วิฤทธิ์ ฐิติรุ่งเรือง<sup>\*\*\*</sup>

#### บทคัดย่อ

บทความนี้เป็นการออกแบบและพัฒนาโปรแกรมออกแบบวงจรรวมขนาดเล็ก โดยในส่วนของโปรแกรมจะให้ผู้ใช้ทำการออกแบบและตรวจสอบในระดับเลือกที่ซึ่งเป็นลักษณะการจัดวางชิ้นส่วนเชื่อมต่อตามตำแหน่งและคุณสมบัติทางไฟฟ้าที่ต้องการลงในโปรแกรม จากนั้นโปรแกรมจะนำเลือกที่ได้ออกแบบมาทำการตรวจสอบภาพตัวของชิ้นส่วน ตรวจสอบกฎเกณฑ์ของการออกแบบ ทำการจำลองการทำงานของวงจรเบื้องต้น และสามารถอนุญาตเลือกที่แปลงเป็นภาษา CIF (Caltech Intermediate Form) ได้ ในการออกแบบโปรแกรมได้นำวิธีແນວทางเชิงวัสดุมาใช้ในการออกแบบทำให้สามารถทำการแก้ไขหรือปรับปรุงโปรแกรมสะดวกยิ่งขึ้น

#### Abstract

This paper presents design and development of small scale integrated circuits CAD software. Our software assists a user for designing and drawing a circuit in layout form, which is a method for laying substances into the software by their positions and electric characteristics. Afterward, the output layout from the software is checked for device cross-section, design rules and it is simulated for the circuit operation. It also can convert the layout to CIF (Caltech Intermediate Form) language. In the software design section, Object-Oriented method is used. Therefore, modification and improvement of the software is simplified.

#### 1. บทนำ

การสร้างสิ่งประดิษฐ์สารกึ่งตัวนำมีขั้นตอนแบ่งออกเป็น 2 ขั้นตอนใหญ่ ๆ คือ ขั้นตอนการออกแบบ และขั้นตอนกระบวนการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำหรือการเจือสาร ซึ่งในปัจจุบันได้มีการนำเสนอคอมพิวเตอร์มาเป็นอุปกรณ์ช่วยในการออกแบบวงจรรวมในระดับเลือกที่ เพื่อตรวจสอบการทำงานของ

วงจรเบื้องต้นได้ และตรวจสอบถูกต้องสำหรับการออกแบบได้ก่อนที่จะทำการสร้างจริง อีกทั้งยังสามารถใช้ศึกษาฐานแบบและหลักการทำงานสิ่งประดิษฐ์สาร กึ่งตัวนำได้เป็นอย่างดี ดังนั้นจึงทำให้ซอฟต์แวร์ที่ใช้ในการออกแบบวงจรรวมในระดับเลือกที่มีความสำคัญมากยิ่งขึ้น ในบทความนี้จะนำเสนอการพัฒนาโปรแกรมออกแบบวงจรรวมขนาดเล็ก ซึ่งจะทำให้ผู้พัฒนาสามารถปรับปรุงแก้ไขเพิ่มเติมโปรแกรมได้ง่าย หรือจะเป็นการเพิ่มกฎการตรวจสอบ สำหรับการออกแบบจะกระทำได้โดยไม่กระทบกับการที่ต้องกับโครงสร้างโปรแกรมเดิมมากนัก ซึ่งการออกแบบคลาสที่ได้ใช้วิธีແນວทางเชิงวัสดุพิจารณา Abstraction Data Type (ADT) เป็นการกำหนดข้อ

\* นักศึกษาปริญญาโท คณะเทคโนโลยีสารสนเทศ สาขาวิชา

\*\* ผู้ช่วยศาสตราจารย์ ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ สาขาวิชา

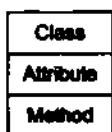
\*\*\* รองศาสตราจารย์ ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สาขาวิชา

บุคลากรที่มีความรู้ทางด้านวิศวกรรมคอมพิวเตอร์และภาษาโปรแกรม เช่น C, C++, Java และ Python เป็นตัวอย่างที่สำคัญมากในโลกปัจจุบัน ไม่ใช่แค่การเขียนโปรแกรมเพื่อให้ระบบทำงาน แต่เป็นการสร้างระบบที่สามารถเรียนรู้และปรับตัวได้ตามสถานการณ์ที่เปลี่ยนแปลงไป ตัวอย่างเช่น การใช้ AI ในการสั่งอาหารออนไลน์ หรือการใช้ Deep Learning ในการจำแนกภาพใบหน้า ล้วนเป็นผลิตภัณฑ์ที่ใช้เทคโนโลยีทางด้านนี้เป็นฐาน

## 2. สัญลักษณ์ที่ใช้ในการออกแบบ

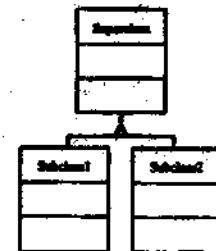
ในการออกแบบซอฟต์แวร์ คำแนะนำที่ดีที่สุดคือการใช้ UML (Unified Modeling Language) ซึ่งเป็นมาตรฐานที่นิยมมากในวงการ IT ที่สามารถแสดงความซับซ้อนของระบบได้อย่างชัดเจน สำหรับผู้ที่ไม่คุ้นเคย ก็สามารถเริ่มต้นด้วยการศึกษาเกี่ยวกับ Class Diagram ที่แสดงถึงโครงสร้างของระบบ

- **คลาส (Class)** เป็นชนิดหรือประเภทของวัตถุ ซึ่งจะมีข�性 (Attributes) และพฤติกรรม (Methods) ที่เฉพาะเจาะจง เช่น Car, Person, Book ฯลฯ



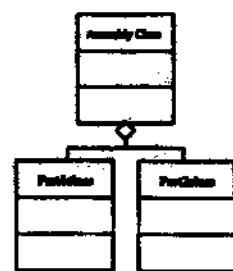
รูปที่ 1. สัญลักษณ์ของคลาส

- **การสืบทอดคุณสมบัติ (Inheritance)** เป็นการแสดงถึงความสัมภาระของคลาสที่มีคุณสมบัติเดียวกัน ตัวอย่างเช่น Superclass "Animal" ที่มีคุณสมบัติ "eat" และ "sleep" สามารถสืบทอดมาเป็น Subclass "Dog" และ "Cat" ที่มีคุณสมบัติเดียวกัน เช่น "bark" และ "meow"



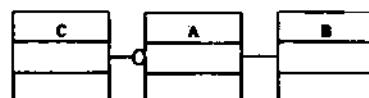
รูปที่ 2. สัญลักษณ์ของการสืบทอดคุณสมบัติ

- **การประกอบกันของคลาส (Aggregation)** เป็นการแสดงการรวมกันของคลาสเพื่อให้เกิดอีกคลาสหนึ่ง นิยมใช้ในเชิงสถาปัตยกรรม เช่น การประกอบกันของคลาส Part1 และคลาส Part2 เป็นคลาส Assembly



รูปที่ 3. สัญลักษณ์ของการประกอบกันของคลาส

- **ความสัมพันธ์ระหว่างคลาส (Association)** เป็นการแสดงความสัมพันธ์ของวัตถุจากคลาสหนึ่ง มีความซับซ้อน เช่น คลาส A และ B ที่มีความสัมพันธ์กันโดยตรง หรือคลาส A ที่มีความสัมพันธ์กับคลาส B ที่มีความสัมพันธ์กับคลาส C

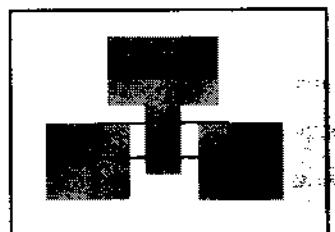


รูปที่ 4. สัญลักษณ์ความสัมพันธ์ระหว่างคลาส

## 3. การทำงานของโปรแกรมออกแบบเวชกรรม ขนาดเล็ก

การทำงานของโปรแกรมสามารถแบ่งออกเป็น 2 ส่วน คือ ส่วนของโปรแกรมที่ใช้ในการติดต่อกับผู้ใช้ ในส่วนนี้ผู้ใช้จะทำการวิเคราะห์ รูปเดิมๆ ที่ได้จะ

เป็นรูปการจัดวางชั้นสารตามขนาดนาคและตำแหน่งตามลักษณะของวงจรที่ต้องการและส่วนของการแสดงผลลัพธ์ของเลือเอ่าที่ว่าคุณภาพความต้องการของผู้ใช้ การทำงานเริ่มจากส่วนของโปรแกรมที่ติดต่อกับผู้ใช้ โดยผู้ใช้ทำการวางแผนที่จากการเลือกชั้นสาร เช่น Diffusion, Polysilicon, Metal, Implant และ Contact เป็นต้น แต่ละชั้นสารจะมีลักษณะต่างกันเดียว ทำการเลือกลักษณะรูปทรงของชั้นสาร ซึ่งเป็นรูปทรงทางเรขาคณิต เช่น Polygon, Box, Round และ Wire จากนั้นทำการวางชั้นสารลงตำแหน่งที่ต้องการในเลือเอ่าที่ดังรูปที่ 5 เป็นการออกแบบเลือเอ่าที่ของวงจร PMOS

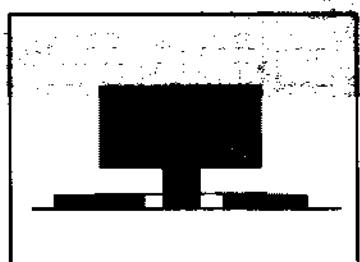


รูปที่ 5. เลือเอ่าที่ของวงจร PMOS

#### ส่วนของการแสดงผลลัพธ์จากเลือเอ่าที่ทำการออกแบบมีดังนี้

- แสดงภาพตัวช่วยของเนื้อสารในบริเวณที่ต้องการทราบถึงการวางแผนที่ต้องการให้แก่ผู้ใช้ ทำหน้าที่ดังนี้
- แสดงภาพตัวช่วยของวงจรที่ได้ออกแบบไว้ ผลลัพธ์ที่ได้จะแสดงภาพตัวช่วยของชั้นสารดังรูปที่ 6
- แสดงผลของการตรวจสอบคุณภาพของการออกแบบ เมื่อจากในการนำชั้นสารค้าง ฯ มาก็จะสามารถขนาดและตำแหน่งประกอนกันเป็นเลือเอ่าที่ของวงจร ดังคำนึงถึงคุณภาพของการออกแบบด้วย ซึ่งเป็นข้อจำกัดในขั้นตอนการผลิตของวงจรจริง ตัวอย่างเช่น ระยะห่างระหว่าง Polysilicon กับ Diffusion ต้องห่างกันอย่างน้อย 1 แส้นปีดา (แส้นปีดาเป็นการกำหนดมาตรฐานส่วนในการออกแบบ) ถ้าไม่กระทำตาม

ข้อกำหนด เมื่อนำเลือเอ่าที่ได้ออกแบบไปทำการผลิตวงจรจริง ในขั้นตอนการผลิตจะทำให้ชั้นสารและกัน ทำให้เกิดความลัดได้ เป็นต้น ดังนั้นจึงจำเป็นต้องตรวจสอบคุณภาพที่ต่าง ๆ ซึ่งเป็นกฎหมายสำหรับวงจรที่ต้องการออกแบบหรือเป็นกฎหมายของห้องปฏิบัติการที่ทำการผลิตวงจร



(a)



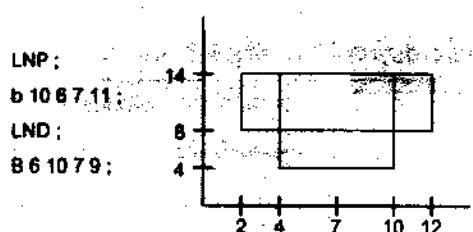
(b)

รูปที่ 6. (a) ภาพตัวช่วยด้านบนของชั้นสาร  
(b) ภาพตัวช่วยทางด้านหน้าของชั้นสาร

- แสดงผลจากการจำลองพฤติกรรมของวงจรที่ได้จากการออกแบบเลือเอ่า เช่น แรงดันปีคทุค (Threshold Voltage) และความถันพันธ์ระหว่างกระแสและแรงดัน (I-V Characteristics) โดยผลลัพธ์ที่ได้จากการคำนวณจะแสดงในรูปกราฟ

- แสดงภาษา CIF ที่ได้จากเลือเอ่าที่ทำการออกแบบ CIF เป็นภาษาที่ใช้ในการเขียนรูปแบบของเลือเอ่า เพื่อเป็นมาตรฐานและสื่อถ่องทางของการเขียนเลือเอ่า ซึ่งในรูปเลือเอ่าสามารถมองว่าเป็นการนำรูปสีเหลืองหลาๆ รูปมาวางซ้อนทับกัน ตามตำแหน่ง

ต่าง ๆ เพื่อให้ได้รูปแบบตามวัสดุที่ได้ออกแบบ และในแต่ละรูปสีเหลืองจะมีสีเป็นตัวกำหนดค่าเป็นขั้นสาระใด ในลักษณะเช่นนี้ ภาษา CIF หรือบัญชีสี เหลืองแต่ละในสีจะมีสีอะไร ขนาดกว้างยาวเท่าไร และอยู่ที่ตำแหน่งใด



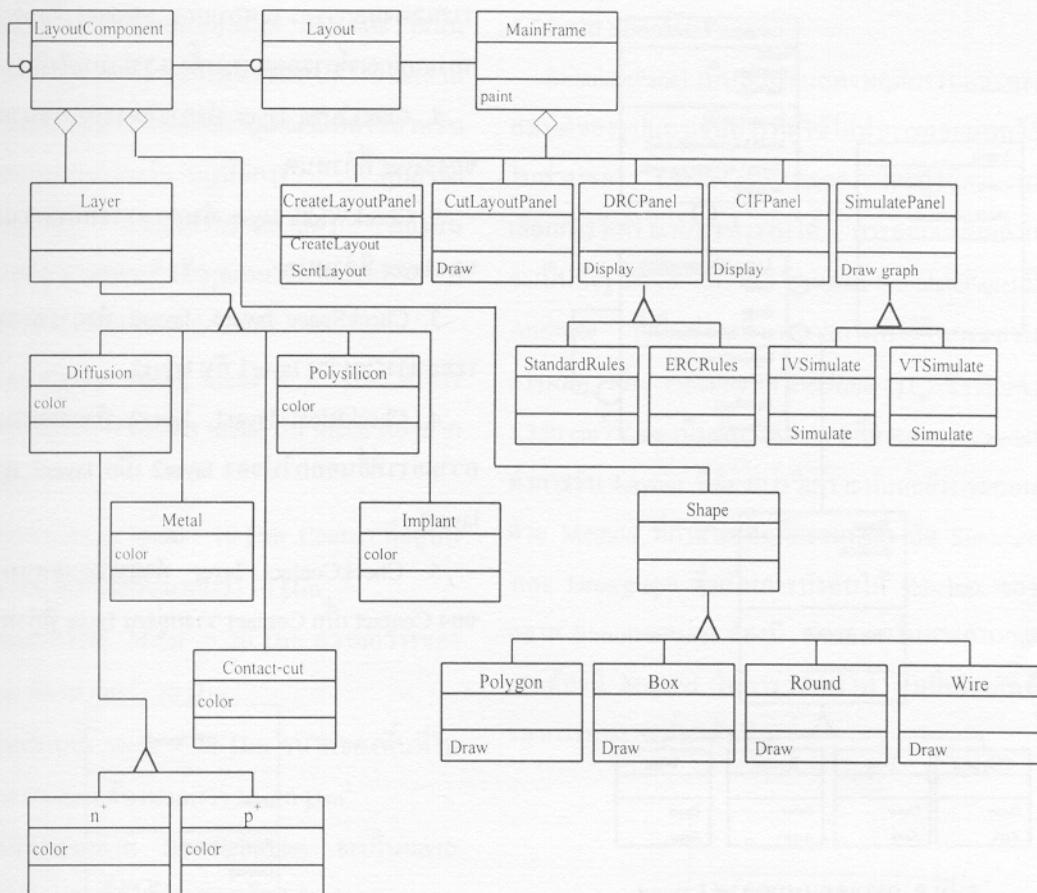
รูปที่ 7. ตัวอย่างภาษา CIF

#### 4. การออกแบบคลาสสำหรับโปรแกรมออกแบบ วงจรรวมขนาดเล็ก

การออกแบบคลาสจากการทำงานของโปรแกรมออกแบบวงจรรวมขนาดเล็กสามารถออกแบบได้ดังรูปที่ 8 โดยจะมีคลาสหลักคือ คลาส MainFrame ซึ่งมีความสัมพันธ์กับคลาส Layout หมายถึงโปรแกรมนี้ ทำการออกแบบโดยที่ต้องนั่งลงมาออกแบบได้ที่ตัวหน้าจอแล้วที่เท่านั้น คลาส MainFrame จะประกอบไปด้วยคลาส CreateLayoutPanel เป็นคลาสที่ให้ผู้ใช้ทำการสร้างเลือก, คลาส CutLayoutPanel เป็นคลาสแสดงภาพตัวขาวของเลือกที่ตามตำแหน่งที่กำหนดจากผู้ใช้, คลาส DRCPPanel เป็นคลาสตรวจสอบกรอบกฎหมายที่การออกแบบโดยที่ ให้ผู้ใช้ต้องเลือกกฎหมายที่การออกแบบโดยที่ ให้ผู้ใช้ต้องเลือกกฎหมายที่การออกแบบก่อนทำการตรวจสอบและแสดงผลการตรวจสอบให้ทราบ, คลาส CIFPanel เป็นคลาสที่แสดงภาษา CIF ที่แปลมาจากเลือกที่ผู้ใช้ออกแบบและคลาส SimulatePanel เป็นส่วนแสดงการจำลองพฤติกรรมของเลือกที่ได้ออกแบบ ในรายละเอียดของคลาสต่างๆ มีดังนี้

#### 4.1 คลาส CreateLayoutPanel

คลาส CreateLayoutPanel เป็นคลาสที่ทำการสร้างเลือก นิ CreateLayoutPanel เป็น Method การสร้างเลือกและ SentLayout เป็น Method ที่ทำการส่ง Layout ที่ได้จากการสร้าง การออกแบบคลาสเลือก เป็น ดังรูปที่ 9 กล่าวคือ คลาส Layout จะทำการสร้าง linked lists ของวัตถุที่สร้างจากคลาส LayoutComponent ตั้งแต่ 0 ถึง n ขั้นการคลาส Layout มี Attribute คือ name เป็นชื่อของวงจร, firstNode เป็น LayoutComponent ที่ทำการเริ่มต้น linked lists และ lastNode เป็น LayoutComponent ที่ทำการจัดสิ้น linked lists คลาส Layout มี Method คือ CreateLayout เป็นการสร้าง linked lists ของ LayoutComponent, InsertLayoutcomponent เป็น Method ที่เพิ่มสมาชิกของ LayoutComponent ลงใน Layout, DeleteLayoutcomponent เป็นการลบ LayoutComponent ออกจาก Layout และ isEmpty เป็น Method สำหรับการตรวจสอบการสร้าง linked lists ของ LayoutComponent ว่ามีสมาชิกหรือไม่ ในส่วนของคลาส LayoutComponent ได้ทำการออกแบบดังนี้มี Attribute คือ Layer เป็นวัตถุจากคลาส Layer ซึ่งจะบอกถึงขั้นการของ LayoutComponent นี้, Shape เป็นวัตถุจากคลาส Shape จะอธิบายรูปทรงของ LayoutComponent นี้ และ NextLayoutComponent เป็นส่วนเรื่องไปยังไปริม LayoutComponent ตัวถัดไป ใน linked lists ส่วนของ Method ในคลาส LayoutComponent มีดังนี้ LayoutComponent เป็นคลาสสร้างวัตถุ LayoutComponent, Getlayer จะให้ชนิดของขั้นการใน LayoutComponent นั้น, Getshape จะบอกรูปทรงของ LayoutComponent นั้นและ Getnext ให้ LayoutComponent ที่เรื่องไปอยู่เป็นตัวถัดไป



รูปที่ 8. คลาสสำหรับโปรแกรมการออกแบบวงจรรวมขนาดเล็ก

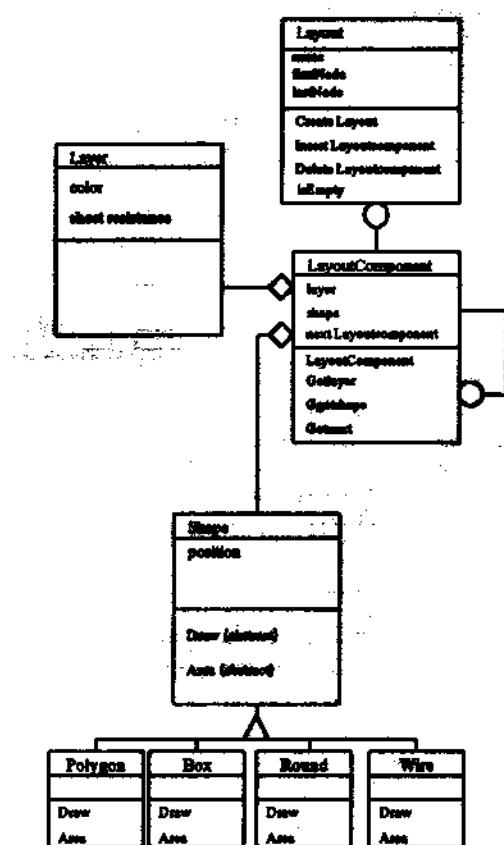
#### 4.2 คลาส CutLayoutPanel

คลาส `CutLayoutPanel` มี Attribute คือ `position` เป็นตำแหน่งของเลเยอร์ที่ผู้ใช้ต้องการตัดภาพตัดขาวง และ `scale` เป็นมาตราส่วนในการแสดงภาพตัดขาวง มี Method คือ `ReceiveLayout` ทำการรับ `Layout` ที่ต้องการทำภาพตัดขาวง, `ReceivePosition` ทำการรับตำแหน่งที่จะทำการตัด, `DrawFrontView` เป็นการแสดงภาพตัดขาวงทางด้านบนของเลเยอร์ และ `DrawFrontView` เป็นการแสดงภาพตัดขาวงทางด้านหน้าของเลเยอร์ การออกแบบคลาสเป็นดังรูปที่ 10

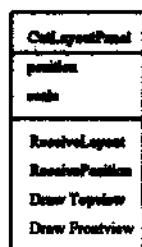
#### 4.3 คลาส DRCPPanel

จากการวิเคราะห์กฏเกณฑ์การออกแบบ สามารถจำแนกลักษณะการตรวจสอบกฏเกณฑ์ได้ 5 รูปแบบ คือ

1. การตรวจสอบขนาดของพื้นที่ของชั้นสาร
2. การตรวจสอบความกว้างของชั้นสาร
3. การตรวจสอบระยะห่างระหว่างชั้นสาร
4. การตรวจสอบการยื่นออกไปของชั้นสารที่พาดทับ
5. การตรวจสอบชั้น Contact ที่วางอยู่บนชั้นสาร



รูปที่ 9. การออกแบบคลาส Layout

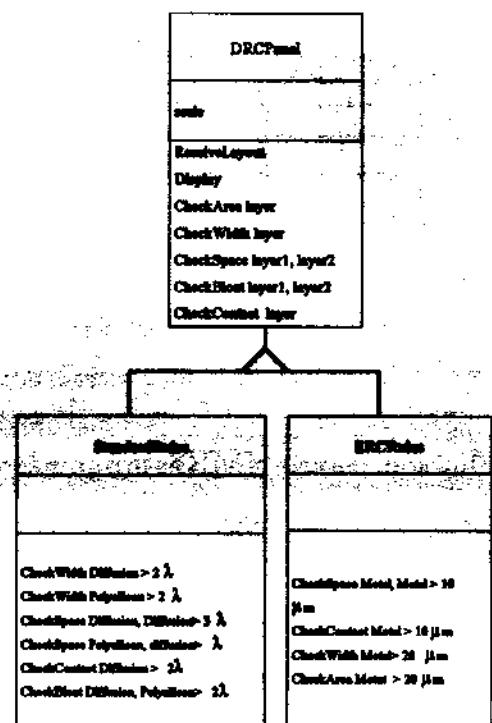


รูปที่ 10. คลาส CutLayoutPanel

คลาส DRCPPanel มีการออกแบบดังรูปที่ 11 โดยมี Attribute คือ scale เป็นการกำหนดความกว้างในการตรวจสอบกุญแจการออกแบบ Method นี้ ReceiveLayout ทำการรับ Layout ที่ต้องการตรวจสอบ, Display

การทดสอบผลการตรวจสอบแบบ Method ใน การตรวจสอบกุญแจของการออกแบบทั้ง 5 รูปแบบดังนี้

1. CheckArea layer ทำการตรวจสอบขนาดพื้นที่ของ layer ที่กำหนด
2. CheckWidth layer ทำการตรวจสอบความกว้างของ layer ที่กำหนด
3. CheckSpace layer1, layer2 ทำการตรวจสอบระยะห่างระหว่าง layer1 กับ layer2
4. CheckBloat layer1, layer2 ทำการตรวจสอบความกว้างที่ยื่นออกไปของ layer2 เมื่อ layer2 หดทับ layer1
5. CheckContact layer ทำการตรวจสอบขนาดของ Contact เมื่อ Contact วางอยู่บน layer ที่กำหนด



รูปที่ 11. คลาส DRCPPanel

จากการสืบทอดคุณสมบัติจะได้ Subclass ที่เป็นคลาสของกฎเกณฑ์ในการตรวจสอบดังนี้

คลาสที่กำหนดกฎเกณฑ์เพื่อใช้สำหรับการออกแบบวงจร ในห้องปฏิบัติการ ศูนย์วิจัย อิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง มีรายละเอียด Method ของคลาสดังนี้

- CheckSpace Metal, Metal > 10  $\mu\text{m}$  ทำการตรวจสอบระยะห่างของชั้น Metal กับ Metal ต้องมากกว่า  $10 \mu\text{m}$

- CheckContact Metal > 10  $\mu\text{m}$  Contact ที่อยู่บนชั้นโลหะต้องมีส่วนเกินมากกว่า  $10 \mu\text{m}$

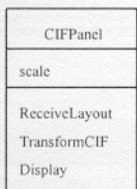
- CheckWidth Metal > 20  $\mu\text{m}$  ความกว้างของชั้น metal ต้องมากกว่า  $20 \mu\text{m}$

- CheckArea Metal > 20  $\mu\text{m}$  ขนาดของพื้นที่ในการสร้าง Contact ต้องมากกว่า  $20 \times 20 \mu\text{m}^2$

ในส่วนของคลาส StandardRules จะเป็นคลาสกฎเกณฑ์อื่น ๆ ที่ผู้ใช้สามารถเลือกทำการตรวจสอบได้ในรูปที่ 11 จะเป็นการตรวจสอบของหนีดและคอนเวอร์ตสำหรับการออกแบบวงจร NMOS

#### 4.4 คลาส CIFPanel

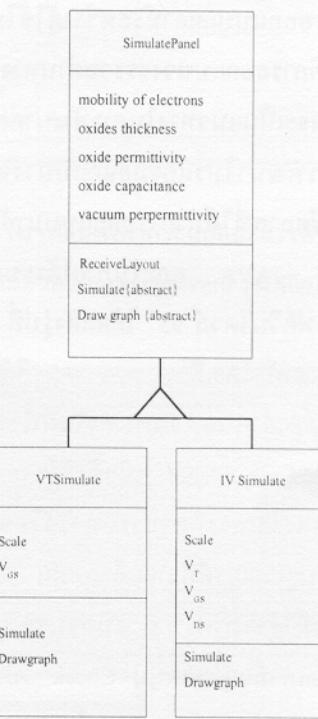
การออกแบบคลาส CIFPanel เป็นดังรูปที่ 12 คือมี Attribute คือ scale เป็นมาตราส่วนที่ใช้ในการออกแบบ มี Method คือ ReceiveLayout เป็นการรับ Layout ที่ต้องการแปลงเป็นภาษา CIF, TransformCIF เป็นการแปลงภาษา และ Display ทำการแสดงภาษา CIF ที่ได้



รูปที่ 12. คลาส CIFPanel

#### 4.5 คลาส SimulatePanel

SimulatePanel เป็นส่วนที่แสดงพฤติกรรมและคุณสมบัติของรูปแบบชั้นสารที่ผู้ใช้ได้ทำการออกแบบไว้ ในส่วนของ CreateLayoutPanel โดยผู้ใช้สามารถเลือกการวิเคราะห์การทำงานได้ การออกแบบคลาสจะเป็นดังรูปที่ 13 กล่าวคือ ในคลาส SimulatePanel มี Attribute ที่เป็นค่าคงที่ทางกายภาพที่ใช้ในกระบวนการผลิต เช่น mobility of electrons ( $\mu_n$ ) ซึ่งจะมีค่า  $1,350 \text{ cm}^2/\text{V.sec}$  เป็นต้น มี Method คือ ReceiveLayout ทำการรับ Layout ที่ต้องการวิเคราะห์และขั้งประกอบด้วย Method ที่กำหนดพฤติกรรมหลัก คือ Simulate และ Drawgraph ซึ่งเป็นการบังคับให้ subclass ของคลาส SimulatePanel ต้องมี Method ในการคำนวณและต้องมี Method ในการวาดรูป ซึ่งเป็นผลลัพธ์ของการคำนวณนั้น ดังนี้



รูปที่ 13. คลาส SimulatePanel

คลาส IVSimulate ในรูปที่ 13 แสดงคลาสที่ทำ

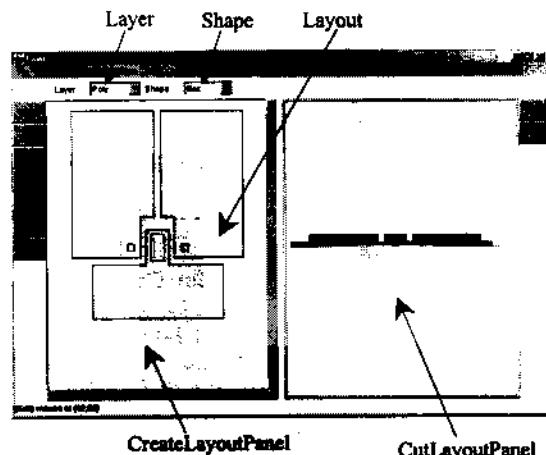
ความสัมพันธ์ ระหว่างกระแสและแรงดัน (I-V Characteristics) มี Attribute คือ scale เป็นมาตราส่วนของ Grafic ที่ใช้แสดงผล ค่าแรงดันขีดสุด ( $V_t$ ) ค่าแรงดันเกต ( $V_{ds}$ ) และ ค่าแรงดันซ่อน-เครน ( $V_{ds}$ ) และมี Method คือ Simulate ทำการคำนวณหากระแสที่ในช่วง Linear region และ Saturated region ตามค่า  $V_{ds}$  ที่ได้รับ, Drawgraph เป็น Method แสดงผลที่ได้จากการคำนวณทำการแสดงผลในรูปแบบกราฟ

### 5. การนำคลาสที่ออกแบบมาพัฒนาโปรแกรม

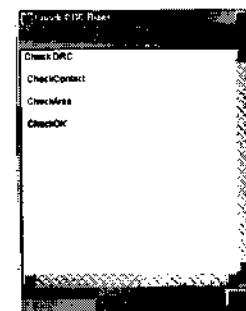
เพื่อเป็นการทดสอบคลาสที่ได้ทำการออกแบบ จึงได้ทำการพัฒนาโปรแกรมออกแบบวงจรรวมขนาดเล็ก โดยใช้ตัวแปลภาษา JAVA เนื่องจากเป็นภาษาที่สนับสนุนการเขียนโปรแกรมเริ่งวัดอุปกรณ์ทั้งชั้ง สนับสนุนการพัฒนาโปรแกรมให้ใช้งานบน Internet ได้ เช่น พัฒนาโปรแกรมให้สามารถรับหรือส่งกู้ เกณฑ์การออกแบบแล้วที่ระหว่างผู้ใช้โปรแกรมกับห้องปฏิบัติการออกแบบวงจรรวมผ่านทาง Internet เป็นต้น ซึ่งจะเป็นแนวทางในการพัฒนาต่อไป

จากการพัฒนาโปรแกรมออกแบบวงจรรวมขนาดเล็กโดยใช้คลาสที่ได้ทำการออกแบบมาพัฒนาด้วยตัวแปลภาษา JAVA และรันภายใต้ระบบปฏิบัติการไมโครซอฟต์วินโดวส์ 95 ได้ผลลัพธ์ในรูปที่ 14 ผู้ใช้ทำการตรวจสอบเท่าที่ โดยเดิอก Layer และ ที่ต้องการ จากนั้นนำมาสำหรับกำหนดตำแหน่งลงในหน้าต่าง ส่วนของ CreateLayoutPanel เมื่อผู้ใช้ต้องการทราบภาพตัวของชั้นการที่สามารถทำได้โดยการกำหนดตำแหน่งในรูปเดิอกที่ต้องการแล้วก็ปุ่ม “Cut” ให้แสดงภาพที่ได้จะมาปรากฏ ในส่วนของหน้าต่าง CutLayoutPanel เมื่อผู้ใช้กดปุ่ม “Check” โปรแกรมจะทำการตรวจสอบกุญแจการออกแบบ โดยแสดงผลของการตรวจสอบในรูปที่ 15 เมื่อกดปุ่ม “CIF” จะทำการ

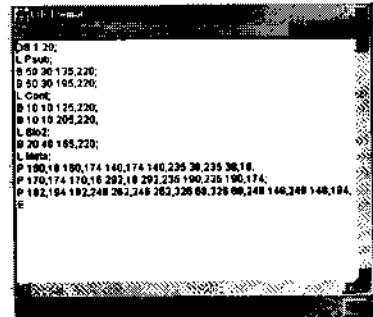
แสดงภาษา CIF ที่ได้ดังแสดงในรูปที่ 16 เมื่อกดปุ่ม “IV” จะเป็นการแสดงกราฟความสัมพันธ์ระหว่างกระแสและแรงดัน (I-V Characteristics) และเมื่อกดปุ่ม “VT” ทำการแสดงกราฟแรงดันขีดสุด (Threshold Voltage)



รูปที่ 14. โปรแกรมออกแบบวงจรรวมขนาดเล็ก



รูปที่ 15. แสดงผลของการตรวจสอบกุญแจการออกแบบ



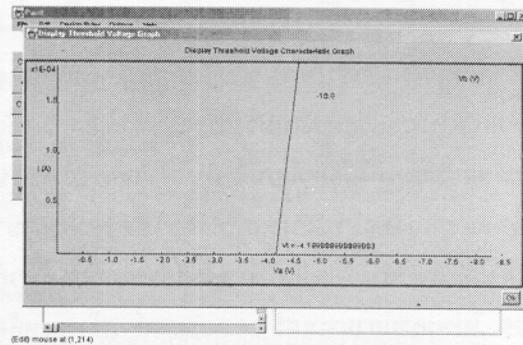
รูปที่ 16. แสดงภาษา CIF

## 6. การทดลองใช้โปรแกรม

ทำการทดลองใช้โปรแกรมโดยการออกแบบพิมอสทรานซิสเตอร์โดยให้ความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 60 และ 20 ไมครอน ตามลำดับมีเลาท์ดังรูปที่ 14 การออกแบบเลาท์นี้เป็นไปตามกฎการออกแบบของห้องปฏิบัติการศูนย์วิจัยอิเล็กทรอนิกส์มีภาษา CIF เป็นดังรูปที่ 16 นำเลาท์ที่ได้ออกแบบจากโปรแกรมไปทำการตัด漉ลายต้นแบบด้วยเครื่องไมโครคัตเตอร์และทำการสร้างกระจากต้นแบบโดยการนำ漉ลายต้นแบบมาขยับส่วนลงบนกระจาก ด้วยกล้องถ่ายภาพย่อส่วน 50 เท่า นำกระจากต้นแบบที่ได้ไปทำการสร้าง โดยใช้กระบวนการสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ ที่ศูนย์วิจัยอิเล็กทรอนิกส์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

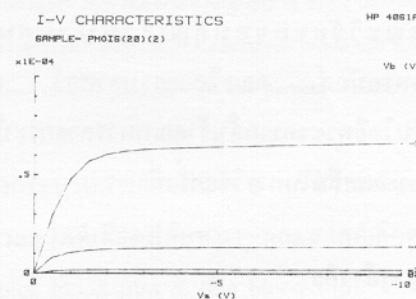
ทำการทดสอบคุณสมบัติทางไฟฟ้าของ PMOS ที่ได้ทำการสร้างโดยในการทดสอบใช้เครื่องทดสอบค่ากระแสและแรงดันของ Hewlett packard รุ่น 4061A Semiconductor/Component test system

การทดสอบค่าแรงดันปิดเริ่มจะได้ดังรูปที่ 17 จากการจำลองโปรแกรมจะได้ดังรูปที่ 18 จะพบว่าจากการจำลองของโปรแกรมจะมีความคลาดเคลื่อนจากการทดสอบ 6.15%

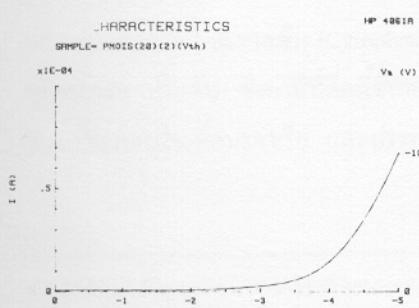


รูปที่ 18. แสดงกราฟการจำลองแรงดันปิดเริ่มของโปรแกรม

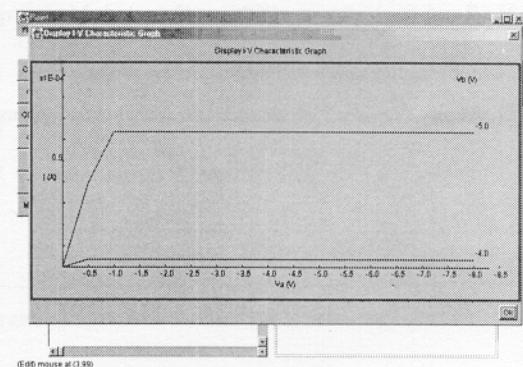
การทดสอบค่ากระแสและแรงดัน จะได้ดังรูปที่ 19 ซึ่งจากการจำลองจากโปรแกรมจะได้กราฟดังรูปที่ 20 พบว่าการจำลองของโปรแกรมจะมีความคลาดเคลื่อนจากการทดสอบ 39.53%



รูปที่ 19. กราฟแสดงค่ากระแสและแรงดันจากเครื่องมือวัด Hewlett packard รุ่น 4061A



รูปที่ 17. แสดงกราฟแรงดันปิดเริ่มจากเครื่องมือวัด Hewlett packard รุ่น 4061A



รูปที่ 20. แสดงกราฟการจำลองค่ากระแสและแรงดันของโปรแกรม

## 7. สรุป

บทความวิจัยที่นำเสนอเป็นการออกแบบคลาสสำหรับโปรแกรมออกแบบวงจรรวมขนาดเล็ก เพื่อทดสอบคลาสที่ได้ออกแบบง่ายทำการพัฒนาโปรแกรมออกแบบวงจรรวมขนาดเล็กโดยใช้ตัวแปลงภาษา JAVA ภายใต้ระบบปฏิบัติการในโครงสร้างที่วินโดวส์ 95 โปรแกรมสามารถสร้างภาพเดล้อท์ สร้างภาพตัดขวางของเดล้อท บันทึกเดล้อทที่สร้างไว้成เป็นไฟล์และสามารถเปิดดูบันทึกใหม่ได้ สามารถพิมพ์เดล้อทออกแบบเครื่องพิมพ์ได้ สามารถเลือกกฎและตรวจสอบกฎการออกแบบ แปลงเดล้อทเป็นภาษา CIF และแสดงการจำลองคุณสมบัติทางไฟฟ้า

## 8. กิตติกรรมประการ

คณะวิชัยขอขอบคุณเจ้าหน้าที่ศูนย์วิจัย อิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าอยู่หัวราชภัฏกรุงเทพฯ ที่ให้ความช่วยเหลือในการวิจัยครั้งนี้

### เอกสารอ้างอิง

- [1] Rubin Steven M, "Computer Aids for VLSI Design", Addison-Wesley, Reading, Massachusetts, 1987.
- [2] Rumbaugh James, "Object-Oriented Modeling and Design", Prentice-Hall, 1991.
- [3] Wolf Wayne, "Modern VLSI Design A System Approach", Prentice-Hall, 1994.