

<b>&lt; PA pin map 20+2pin&gt;</b>				
패키지 핀 번호	포트명	패키지 핀	패키지 핀 번호	포트명
1	VDD	1	28	VSS
2	clk	2	27	Vld
3	En	3	26	ISout
4	FCW[0]	4	25	Aout[1]
5	FCW[1]	5	24	Aout[0]
6	FCW[2]	6	23	FCW[19]
7	FCW[3]	7	22	FCW[18]
8	FCW[4]	8	21	FCW[17]
9	FCW[5]	9	20	FCW[16]
10	FCW[6]	10	19	FCW[15]
11	FCW[7]	11	18	FCW[14]
12	FCW[8]	12	17	FCW[13]
13	FCW[9]	13	16	FCW[12]
14	FCW[10]	14	15	FCW[11]

<b>&lt; CE pin map 20+2pin&gt;</b>				
패키지 핀 번호	포트명	패키지 핀	패키지 핀 번호	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	ISout
4	Ain[1]	4	25	Aout[1]
5	Ain[0]	5	24	Aout[0]
6		6	23	
7	clk	7	22	
8	Xin[1]	8	21	Xout[1]
9	Xin[0]	9	20	Xout[0]
10	Yin[1]	10	19	Yout[1]
11	Yin[0]	11	18	Yout[0]
12	Stg[2]	12	17	
13	Stg[1]	13	16	
14	Stg[0]	14	15	

<b>&lt; CE pin map 20+2pin&gt;</b>				
패키지 핀 번호	포트명	패키지 핀	패키지 핀 번호	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	Dout[11]
4		4	25	Dout[10]
5		5	24	Dout[9]
6		6	23	Dout[8]
7	clk	7	22	Dout[7]
8	Xin[1]	8	21	Dout[6]
9	Xin[0]	9	20	Dout[5]
10	Yin[1]	10	19	Dout[4]
11	Yin[0]	11	18	Dout[3]
12	selXY	12	17	Dout[2]
13	selSign	13	16	Dout[1]
14		14	15	Dout[0]

< NCO_sub1. Phase accumulator pin map >				
pin	포트명	패키지 핀	pin	포트명
1	VDD		28	VSS
2	clk		27	Vld
3	En		26	ISout
4	FCW[0]		25	Aout[1]
5	FCW[1]		24	Aout[0]
6	FCW[2]		23	-
7	FCW[3]		22	-
8	FCW[4]		21	Xout[1]
9	FCW[5]		20	Xout[0]
10	FCW[6]		19	Yout[1]
11	FCW[7]		18	Yout[0]
12	FCW[8]		17	-
13	FCW[9]		16	-
14	FCW[10]		15	-

< Phase Accumulator pin map 28pin>				
pin	포트명	패키지 핀	pin	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	ISout
4	Ain[1]	4	25	Aout[1]
5	Ain[0]	5	24	Aout[0]
6	-	6	23	-
7	clk	7	22	-
8	Xin[1]	8	21	Xout[1]
9	Xin[0]	9	20	Xout[0]
10	Yin[1]	10	19	Yout[1]
11	Yin[0]	11	18	Yout[0]
12	Stg[2]	12	17	-
13	Stg[1]	13	16	-
14	Stg[0]	14	15	-

< Output terminal pin map 24pin>				
패키지 핀 번호	포트명	패키지 핀	패키지 핀 번호	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	Dout[11]
4	-	4	25	Dout[10]
5	-	5	24	Dout[9]
6	-	6	23	Dout[8]
7	clk	7	22	Dout[7]
8	Xin[1]	8	21	Dout[6]
9	Xin[0]	9	20	Dout[5]
10	Yin[1]	10	19	Dout[4]
11	Yin[0]	11	18	Dout[3]
12	selXY	12	17	Dout[2]
13	selSign	13	16	Dout[1]
14	-	14	15	Dout[0]

< NCO_sub2. CE pin map >				
pin	포트명	패키지 핀	pin	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	ISout
4	Ain[1]	4	25	Aout[1]
5	Ain[0]	5	24	Aout[0]
6	-	6	23	-
7	clk	7	22	-
8	Xin[1]	8	21	Xout[1]
9	Xin[0]	9	20	Xout[0]
10	Yin[1]	10	19	Yout[1]
11	Yin[0]	11	18	Yout[0]
12	Stg[2]	12	17	-
13	Stg[1]	13	16	-
14	Stg[0]	14	15	-

< NCO_sub3. Output terminal pin map >				
pin	포트명	패키지 핀	pin	포트명
1	VDD	1	28	VSS
2	Rdy	2	27	Vld
3	ISin	3	26	Dout[11]
4	-	4	25	Dout[10]
5	-	5	24	Dout[9]
6	-	6	23	Dout[8]
7	clk	7	22	Dout[7]
8	Xin[1]	8	21	Dout[6]
9	Xin[0]	9	20	Dout[5]
10	Yin[1]	10	19	Dout[4]
11	Yin[0]	11	18	Dout[3]
12	selXY	12	17	Dout[2]
13	selSign	13	16	Dout[1]
14	-	14	15	Dout[0]