

BÀI 7: THIẾT KẾ BỘ ĐỊNH THỜI

1. Mục tiêu bài thực hành

Bài thực hành này giúp sinh viên biết vận dụng những kiến thức về vi mạch tuần tự đã thực hiện ở những bài thực hành trước để thiết kế các bộ định thời mang tính thời gian thực như: đồng hồ hiển thị giờ/phút/giây, mạch đèn báo động, mạch đèn giao thông.

2. Yêu cầu của bài thực hành

Câu 1. Viết code verilog mô tả mạch đếm lên số thập phân chẵn/lẻ gồm 2 chữ số.

- Nếu SW[0]=0 mạch đếm lên chẵn, ngược lại SW[0]=1 mạch đếm lên lẻ.
- Mỗi 1 giây tăng lên 1 giá trị (sử dụng bộ dao động 50MHZ để tạo trì hoãn 1 giây).
- Hiển thị trên 2 led 7 đoạn HEX0, HEX1.

Câu 2. Viết code verilog mô tả mạch đếm xuống số thập phân chẵn/lẻ gồm 2 chữ số.

- Nếu SW[0]=0 mạch đếm xuống chẵn, ngược lại SW[0]=1 mạch đếm xuống lẻ.
- Mỗi 1 giây giảm đi 1 giá trị (sử dụng bộ dao động 50MHZ để tạo trì hoãn 1 giây).
- Hiển thị trên 2 led 7 đoạn HEX0, HEX1.

Câu 3. Thiết kế mạch đồng hồ hiển thị giờ, phút, giây như sau:

Giây : hiển thị trên HEX0 và HEX1

Phút : hiển thị trên HEX2 và HEX3.

Giờ : hiển thị trên LEDR[7:0].

Câu 4. Thiết kế mạch đèn báo động.

SW[7:0] sử dụng để định thời gian (giây). Khi đồng hồ đếm xuống (sử dụng HEX0, HEX1 để hiển thị thời gian) đến thời gian đã định trước thì mạch kích mở toàn bộ 10 LEDR sáng lên.

Câu 5. Thiết kế mạch đèn giao thông. Đèn xanh sáng trong vòng 30 giây sau đó chuyển sang đèn đỏ, cũng sáng trong vòng 30 giây (sử dụng HEX0 và HEX1 để hiển thị thời gian và LEDR0, LEDG7 là tín hiệu đèn đỏ và đèn xanh)