

Systemarchitektur SS 2021

Lösungsskizze 10

Aufgabe 10.1: Speicherzugriffe

- 1. Das Programm allokiert in der äußeren Schleife Speicher für Arrays unterschiedlicher Größe, wobei die Größe in jedem Schritt verdoppelt wird. Zunächst wird das Array mit 0 initialisiert und die Variable lengthmod eingeführt. Dies ist ein String von Einsen und der höchste zugelassene Zugriff auf das Array. Durch das "& lengthmod" wird sichergestellt, dass alle Zugriffe auch im Bereich des Arrays bleiben. Da steps allerdings fest ist mit 64*1024*1024, ändert sich die Anzahl der Zugriffe nicht bei unterschiedlichen Iterationen, sondern bleibt konstant bei 64*1024*1024.
- 2. Es fällt auf, dass bei einer steigenden Arraysize auch die gemessene Zeit deutlich ansteigt. Dies lässt sich vor allem mit Caches erklären. Bei einem kleinen Array wird nur auf wenige unterschiedliche Speicherbereiche zugegriffen; diese passen alle in den Cache. Bei einem größeren Array wird auf eine größere Zahl von unterschiedlichen Speicherbereichen zugegriffen; dadurch passen irgendwann nicht mehr alle zugegriffenen Speicherbereiche in den Cache. Die "Sprünge" in den gemessenen Zeiten lassen sich durch die Cachehierarchie erklären: Am Anfang passen alle zugegriffenen Speicherbereiche in den L1-Cache; danach führen Speicherzugriffe zwar zu Misses im L1-Cache, aber immer noch zu Hits im L2-Cache, usw.

Aufgabe 10.2: Ersetzungsstrategien für Caches

LRU		$\begin{array}{c cccc} - & & & X \\ \hline - & & & \\ \hline - & & \\ \end{array}$	$ \begin{array}{c c} & y \\ \hline x \\ \hline - & Miss \end{array} $	$\begin{bmatrix} \mathbf{Z} \\ \mathbf{y} \\ \mathbf{x} \end{bmatrix} \xrightarrow{v}_{Miss}$	$\begin{bmatrix} \mathbf{v} \\ \mathbf{z} \\ \mathbf{y} \\ \mathbf{x} \end{bmatrix}$	$ \begin{array}{c c} y \\ v \\ \hline z \\ \hline x \end{array} \begin{array}{c} w \\ \hline y \\ \hline z \\ \hline z \end{array} $
	$\dfrac{u}{Miss}$	$\begin{bmatrix} \mathbf{u} \\ \mathbf{w} \\ \mathbf{y} \end{bmatrix} \xrightarrow{\mathbf{w}} \begin{bmatrix} \mathbf{w} \\ \mathbf{u} \\ \mathbf{y} \end{bmatrix} \xrightarrow{\mathbf{x}} \underbrace{\mathbf{w}}_{Mis}$	$ \begin{array}{c c} x \\ w \\ u \\ y \end{array} $	y x w u		
FIFO		$\begin{array}{c cccc} - & & X & \\ \hline - & & & X \\ \hline - & & & \\ \hline - & & Miss & - \\ \hline - & & & \\ \end{array}$	$ \begin{array}{c c} & y \\ \hline x \\ \hline - \\ \hline - \\ \hline Miss \end{array} $	$\begin{bmatrix} \mathbf{Z} \\ \mathbf{y} \\ \mathbf{X} \end{bmatrix} \xrightarrow{v} \overrightarrow{Miss}$	$\begin{bmatrix} \mathbf{v} \\ \mathbf{z} \\ \mathbf{y} \\ \mathbf{x} \end{bmatrix}$	$ \begin{array}{c c} V \\ \hline Z \\ \hline y \\ \hline X \end{array} \begin{array}{c} w \\ \hline W \\ \hline V \\ \hline Z \\ \hline X \end{array} $
	$\frac{u}{Miss}$	$\begin{bmatrix} \mathbf{u} \\ \mathbf{w} \\ \mathbf{v} \end{bmatrix} \xrightarrow{Hit} \begin{bmatrix} \mathbf{u} \\ \mathbf{w} \\ \mathbf{v} \end{bmatrix} \xrightarrow{X} \xrightarrow{Mis}$	$ \begin{array}{c c} X \\ u \\ W \\ V \end{array} $ $ \begin{array}{c c} Y \\ Miss \\ V $	y x u w		
OPT		$\begin{array}{c cccc} - & & X & \\ \hline - & & & \\ \hline - & & \\ \hline \end{array}$	$\begin{array}{c c} y \\ \overline{x} \\ - \\ \overline{Miss} \end{array}$	$\begin{bmatrix} \mathbf{Z} \\ \mathbf{y} \\ \mathbf{X} \end{bmatrix} \xrightarrow{\mathbf{v}} \underbrace{Miss}$	$\begin{bmatrix} \mathbf{v} \\ \mathbf{z} \\ \mathbf{y} \\ \mathbf{x} \end{bmatrix}$	$ \begin{array}{c c} y \\ \hline v \\ \hline z \\ \hline X \end{array} \begin{array}{c} w \\ \hline W \\ \hline X \end{array} \begin{array}{c} y \\ \hline v \\ \hline W \\ \hline X \end{array} $
	\overrightarrow{Miss}	$\begin{bmatrix} y \\ u \\ w \end{bmatrix} \xrightarrow{Hit} \begin{bmatrix} y \\ u \\ w \end{bmatrix} \xrightarrow{x} \xrightarrow{Hi}$	$\overrightarrow{t} \begin{array}{ c c } \hline y \\ \hline u \\ \hline w \\ \hline x \\ \hline \end{array} \overrightarrow{Hit}$	y u w x		



System Architecture SS 2021

Solution Sketch 10

Problem 10.1: Memory Accesses

- 1. The program allocates memory for arrays of different sizes in the outer loop, doubling the size in each iteration. First, the array is initialized to 0 and the variable lengthmod is introduced. This is a string of ones and the highest access allowed to the array. The "& lengthmod" ensures that all accesses are valid for the array. However, since steps is fixed at 64*1024*1024, the number of accesses does not change in different iterations, but remains constant at 64*1024*1024.
- 2. We notice that with an increasing array size, the measured time also increases significantly. This can be explained mainly by caches. With a small array, only a few different memory addresses are accessed; these all fit into the cache. With a larger array, a larger number of different memory addresses are accessed; as a result, at some point not all accessed addresses fit into the cache any more. The "jumps" in the measured times can be explained by the cache hierarchy: At the beginning, all accessed addresses fit into the L1 cache; after that, memory accesses lead to misses in the L1 cache, but still to hits in the L2 cache, etc.

Problem 10.2: Cache Replacement Policies

LRU		$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	w y v z
	$\dfrac{u}{Miss}$	$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	
FIFO		$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	w v z y
	$\frac{u}{Miss}$	$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	
OPT		$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	y v w x
	\overrightarrow{Miss}	$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	