

Systemarchitektur SS 2021

Lösungsskizze 8

Aufgabe 8.1: Register-Swap

```
.text

xor $2, $2, $3
xor $3, $2, $3
xor $2, $2, $3
```

Aufgabe 8.2: Fibonacci-Zahlen

```
.text

fib:
    subi $sp, $sp, 12          # save registers on stack
    sw $a0, 0($sp)
    sw $s0, 4($sp)
    sw $ra, 8($sp)

    bgt $a0, 1, gen
    move $v0, $a0              # output = input if n==0 or n==1
    j rreg
gen:
    subi $a0, $a0, 1
    jal fib                    # compute fib(n-1)
    move $s0, $v0
    sub $a0, $a0, 1            # compute fib(n-2)
    jal fib
    add $v0, $v0, $s0          # $v0 = fib(n-2)+fib(n-1)

rreg:
    lw $a0, 0($sp)             # restore registers from stack
    lw $s0, 4($sp)
    lw $ra, 8($sp)
    addi $sp, $sp, 12
    jr $ra
```

Aufgabe 8.3: MIPS-Datenpfad

1. Alle R-type Instruktionen können so nicht mehr ausgeführt werden, da so kein Zielregister mehr beschrieben werden kann.
2. Alle Speicher-Instruktionen (*sw*, ...), da dies das *write-enable* des Data Memory ist, welches so nicht mehr genutzt werden kann.
3. Speicherinstruktionen sowie Branch-, bzw. Jump-Instruktionen würden so inkorrektweise das Register File ändern.

System Architecture SS 2021

Solution Sketch 8

Problem 8.1: Register Swap

```
.text

xor $2, $2, $3
xor $3, $2, $3
xor $2, $2, $3
```

Problem 8.2: Fibonacci Numbers

```
.text

fib:
    subi $sp, $sp, 12          # save registers on stack
    sw $a0, 0($sp)
    sw $s0, 4($sp)
    sw $ra, 8($sp)

    bgt $a0, 1, gen
    move $v0, $a0              # output = input if n==0 or n==1
    j rreg
gen:
    subi $a0, $a0, 1
    jal fib                    # compute fib(n-1)
    move $s0, $v0
    sub $a0, $a0, 1            # compute fib(n-2)
    jal fib
    add $v0, $v0, $s0          # $v0 = fib(n-2)+fib(n-1)

rreg:
    lw $a0, 0($sp)             # restore registers from stack
    lw $s0, 4($sp)
    lw $ra, 8($sp)
    addi $sp, $sp, 12
    jr $ra
```

Problem 8.3: MIPS: Datapath

1. All R-type instructions can no longer be executed, since no target register can be written to.
2. All memory instructions (*sw*, ...), since this is the *write-enable* of the data memory, which can no longer be used in this case.
3. Memory instructions as well as branch and jump instructions would incorrectly change the register file in this case.