Odd-Day Team

پروژه درس معماری کامپیوتر فاز اول

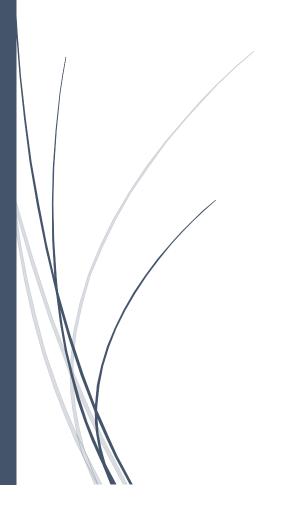
اعضای تیم:

کیان عمومی

عليرضا مراديان

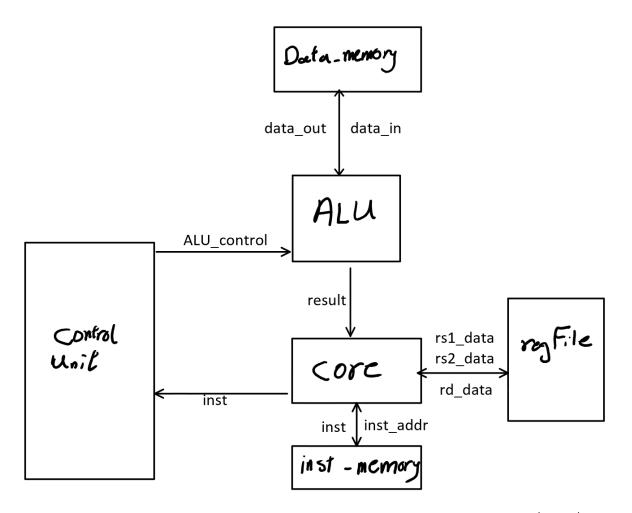
رضا عرفان آراني

آرش توانگر



شرح فاز اول:

- پردازنده انتخاب شده: RISC-V 32I
 - شمای کلی معماری پردازنده:



• توضیحات معماری:

- Core: در این ماژول ما با گرفتن inst که درواقع 4-بایت دستور است، آن را به واحد کنترل (Control_Unit) میدهیم تا در آنجا بر اساس اطلاعات instruction نوع عملیاتی که باید در ALU انجام شود مشخص گردد.
- همچنین در آخر کار، آدرس مموری دستور را 4 واحد (یا در صورت وجود jump به اندازه مورد نیاز) افزایش میدهیم تا دستور بعدی را برای ما برگرداند.
- o Control_Unit: در این ماژول ما با دریافت instruction و MLU کردن آن مشخص می کنیم که المانهای دستور مربوطه چیست و براساس sheet دستوراتی که داریم ورودیهای ALU و نوع کاری که ALU باید انجام دهد را تعیین می کنیم.

:ALU o

• در این ماژول ما با گرفتن ورودیها و opcode تایین شده توسط خودمان (به صورت کامنت در اول ALU.sv نوشته شده است.) محاسبات مربوطه را انجام میدهیم. بعد از حساب کردن rd_data آن را به عنوان خروجی Core به ALU به Oce

2 حالت دیگر وجود دارد.

- اگر دستورات مربوط به store یا load از مموری باشد ما به جای برگرداندن خروجی register به سراغ data_memory رفته و عملیات لازم در آن را انجام می دهیم.
 - اگر دستور مربوطه jump باشد یکی از خروجیهای ALU در Core آدرس مموری دستورات (instruction_addr) خواهد بود.