

# 王道考研——组成原理

WWW.CSKAOYAN.COM

## 第六章 总线

### 本章总览



## 本节内容

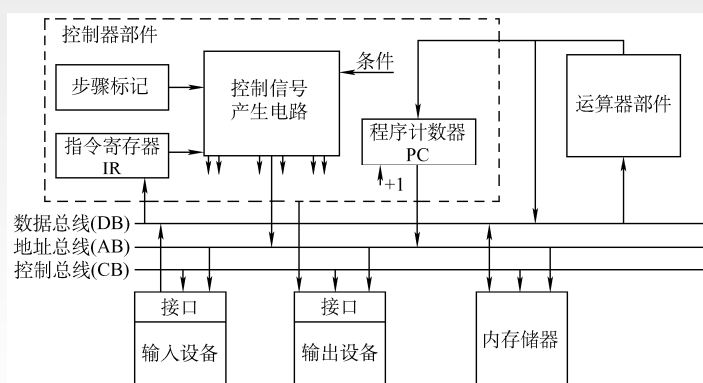
# 总线

## 总线的 基本概念

王道考研/CSKAOYAN.COM

## 总线的定义

**总线**是一组能为多个部件分时共享的**公共信息传送线路**。



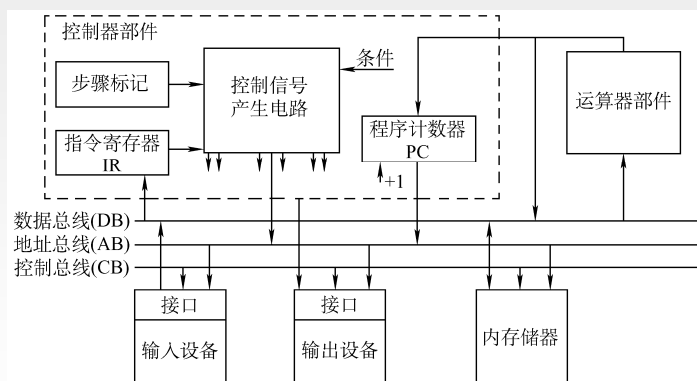
### 为什么要用总线？

早期计算机外部设备少时大多采用分散连接方式，不易实现随时增减外部设备。  
为了更好地解决I/O设备和主机之间连接的灵活性问题，计算机的结构从分散连接发展为总线连接。

王道考研/CSKAOYAN.COM

## 总线的特点

总线是一组能为多个部件**分时共享**的公共信息传送线路。



共享是指总线上可以挂接多个部件，各个部件之间互相交换的信息都可以通过这组线路**分时共享**。

分时是指同一时刻只允许有一个部件向总线发送信息，如果系统中有多多个部件，则它们只能**分时**地向总线发送信息。

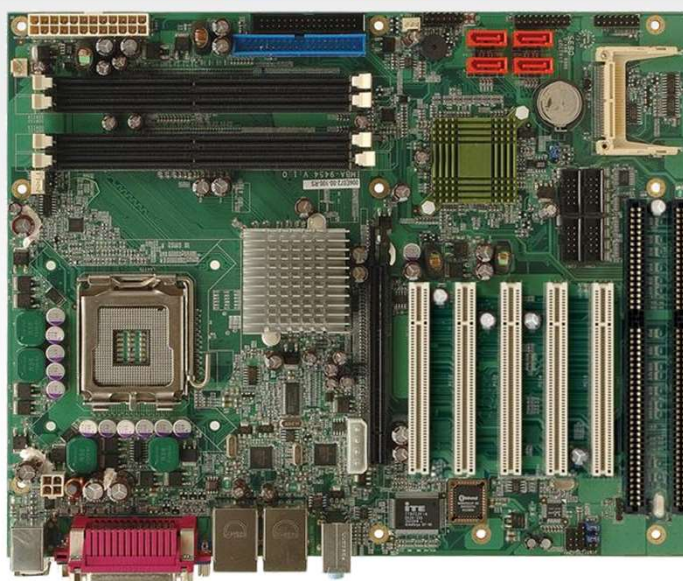
为什么要用总线？

早期计算机外部设备少时大多采用分散连接方式，不易实现随时增减外部设备。

为了更好地解决I/O设备和主机之间连接的灵活性问题，计算机的结构从分散连接发展为总线连接。

王道考研/CSKAOYAN.COM

## 总线的物理实现



王道考研/CSKAOYAN.COM

## 总线的特性

1. 机械特性：尺寸、形状、管脚数、排列顺序
2. 电气特性：传输方向和有效的电平范围
3. 功能特性：每根传输线的功能(地址、数据、控制)
4. 时间特性：信号的时序关系

王道考研/CSKAOYAN.COM

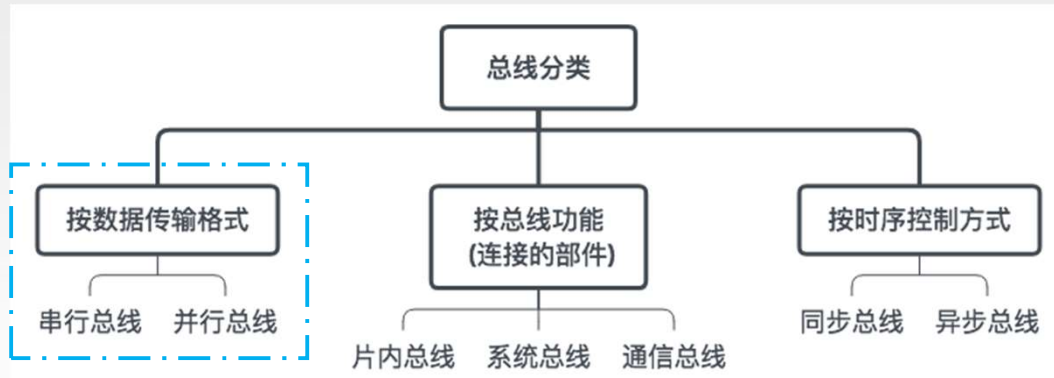
## 本节内容

# 总线

## 总线的 分类

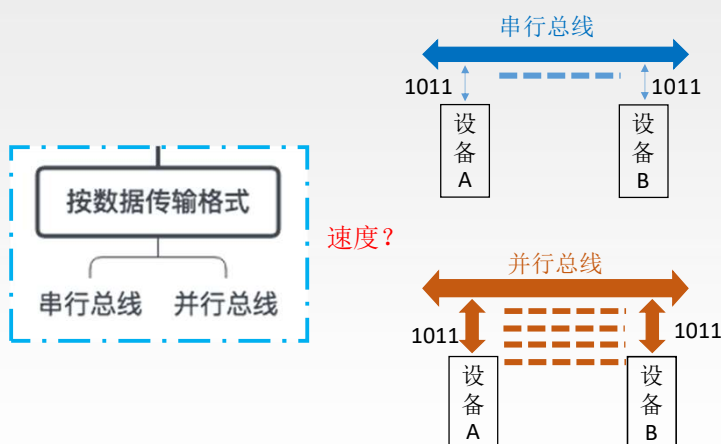
王道考研/CSKAOYAN.COM

## 总线的分类



王道考研/CSKAOYAN.COM

## 串行总线与并行总线



优点：只需要一条传输线，成本低廉，广泛应用于长距离传输；应用于计算机内部时，可以节省布线空间。

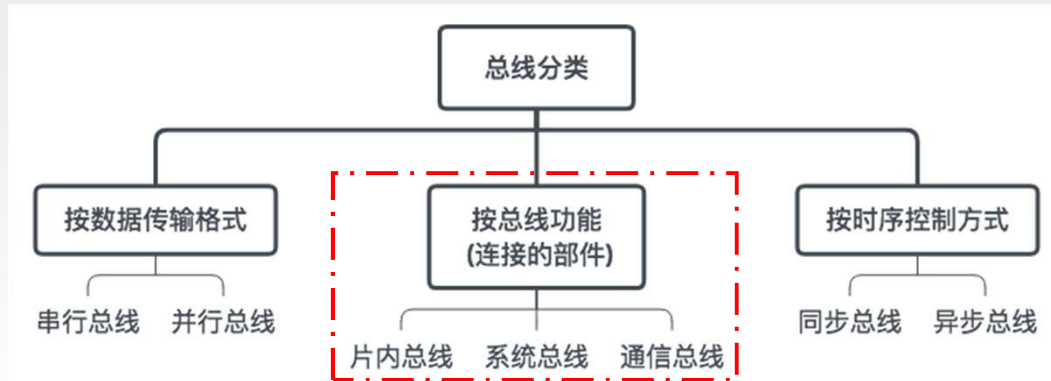
缺点：在数据发送和接收的时候要进行拆卸和装配，要考虑串行-并行转换的问题。

优点：总线的逻辑时序比较简单，电路实现起来比较容易。

缺点：信号线数量多，占用更多的布线空间；远距离传输成本高昂；由于工作频率较高时，并行的信号线之间会产生严重干扰，对每条线等长的要求也越高，所以无法持续提升工作频率。

王道考研/CSKAOYAN.COM

## 总线的分类



王道考研/CSKAOYAN.COM

## 总线的分类(按总线功能)

### 1. 片内总线

片内总线是芯片内部的总线。

它是CPU芯片内部寄存器与寄存器之间、寄存器与ALU之间的公共连接线。

### 2. 系统总线

系统总线是计算机系统内各功能部件（CPU、主存、I/O接口）之间相互连接的总线。

按系统总线传输信息内容的不同，又可分为3类：**数据总线**、**地址总线**和**控制总线**。

### 3. 通信总线

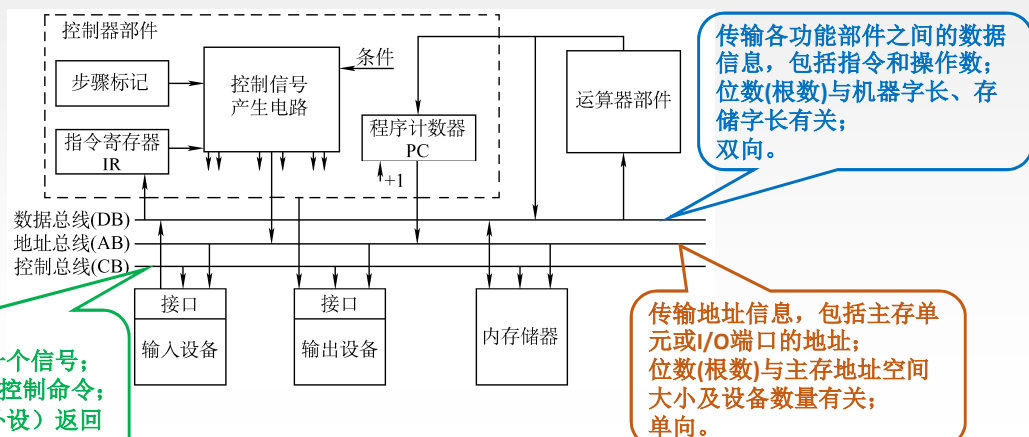
王道考研/CSKAOYAN.COM

## 系统总线

### 2. 系统总线

系统总线是计算机系统内各功能部件（CPU、主存、I/O接口）之间相互连接的总线。

按系统总线**传输信息内容**的不同，又可分为3类：**数据总线**、**地址总线**和**控制总线**。



王道考研/CSKAOYAN.COM

## 总线的分类(按总线功能)

### 1. 片内总线

片内总线是芯片内部的总线。

它是CPU芯片内部寄存器与寄存器之间、寄存器与ALU之间的公共连接线。

**数据通路**表示的是数据流经的路径  
**数据总线**是承载的媒介

### 2. 系统总线

系统总线是计算机系统内各功能部件（CPU、主存、I/O接口）之间相互连接的总线。

按系统总线**传输信息内容**的不同，又可分为3类：**数据总线**、**地址总线**和**控制总线**。

1) **数据总线**用来传输各功能部件之间的数据信息，它是**双向**传输总线，其位数与**机器字长、存储字长**有关。

2) **地址总线**用来指出数据总线上的源数据或目的数据所在的主存单元或I/O端口的地址，它是**单向**传输总线，地址总线的位数与**主存地址空间的大小**有关。

3) **控制总线**传输的是控制信息，包括**CPU送出的控制命令**和**主存（或外设）返回CPU的反馈信号**。

### 3. 通信总线

通信总线是用于计算机系统之间或计算机系统与其他系统（如远程通信设备、测试设备）之间信息传送的总线，通信总线也称为外部总线。

王道考研/CSKAOYAN.COM

## 总线的分类



王道考研/CSKAOYAN.COM

## 系统总线的结构

单总线结构

双总线结构

三总线结构

王道考研/CSKAOYAN.COM

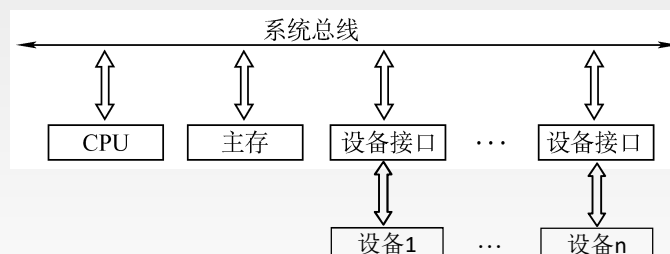


## 系统总线的结构

### 单总线结构

双总线结构

三总线结构



注：单总线并不是指只有一根信号线，系统总线按传送信息的不同可以细分为地址总线、数据总线和控制总线。

- **结构：**CPU、主存、I/O设备（通过I/O接口）都连接在一组总线上，允许I/O设备之间、I/O设备和CPU之间或I/O设备与主存之间直接交换信息。
- **优点：**结构简单，成本低，易于接入新的设备。
- **缺点：**带宽低、负载重，多个部件只能争用唯一的总线，且不支持并发送操作。

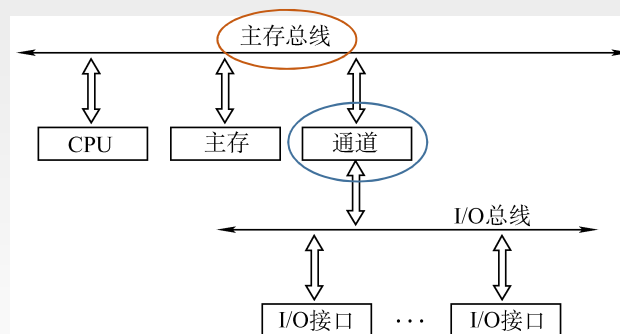
王道考研/CSKAOYAN.COM

## 系统总线的结构

单总线结构

### 双总线结构

三总线结构



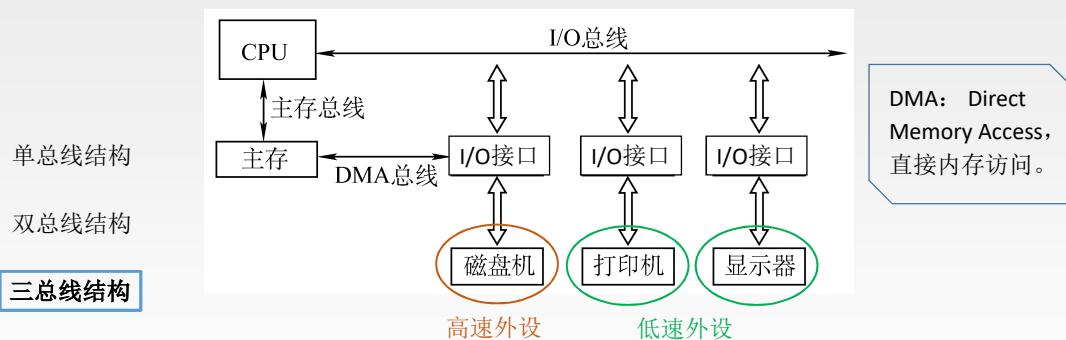
支持突发(猝发)传送：送出一个地址，收到多个地址连续的数据。

通道是具有特殊功能的处理器，能对I/O设备进行统一管理。通道程序放在主存中。

- **结构：**双总线结构有两条总线，一条是主存总线，用于CPU、主存和通道之间进行数据传送；另一条是I/O总线，用于多个外部设备与通道之间进行数据传送。
- **优点：**将较低速的I/O设备从单总线上分离出来，实现存储器总线和I/O总线分离。
- **缺点：**需要增加通道等硬件设备。

王道考研/CSKAOYAN.COM

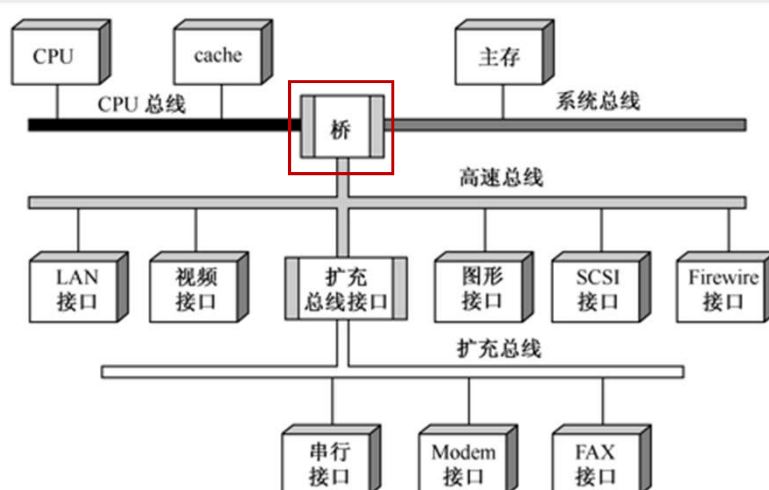
## 系统总线的结构



- **结构:** 三总线结构是在计算机系统各部件之间采用3条各自独立的总线来构成信息通路, 这3条总线分别为**主存总线**、**I/O总线**和直接内存访问**DMA总线**。
- **优点:** 提高了I/O设备的性能, 使其更快地响应命令, 提高系统吞吐量。
- **缺点:** 系统工作效率较低。

王道考研/CSKAOYAN.COM

## 四总线结构简介



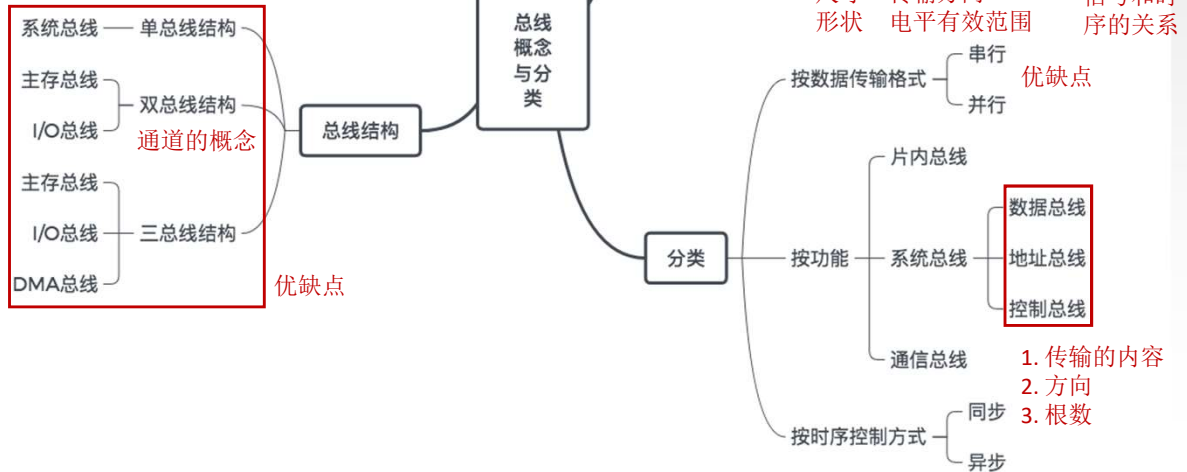
1. 桥接器: 用于连接不同的总线, 具有数据缓冲、转换和控制功能。
2. 靠近CPU的总线速度较快。
3. 每级总线的设计遵循总线标准(见本章第4节)。

王道考研/CSKAOYAN.COM

## 本节回顾

补充:

1. 桥接器：用于连接不同的总线，具有数据缓冲、转换和控制功能。
2. 靠近CPU的总线速度较快。



## 本节内容

# 总线

## 性能指标

## 总线的性能指标

1. 总线的传输周期 (总线周期)
2. 总线时钟周期
3. 总线的工作频率
4. 总线的时钟频率
5. 总线宽度
6. 总线带宽
7. 总线复用
8. 信号线数

王道考研/CSKAOYAN.COM

## 总线的性能指标

### 1. 总线的传输周期(总线周期)

一次总线操作所需的时间（包括申请阶段、寻址阶段、传输阶段和结束阶段），通常由若干个总线时钟周期构成。

### 2. 总线时钟周期

即**机器的时钟周期**。计算机有一个统一的时钟，以控制整个计算机的各个部件，总线也要受此时钟的控制。

### 3. 总线的工作频率

总线上各种操作的频率，为**总线周期的倒数**。

若总线周期= $N$ 个时钟周期，则总线的工作频率=时钟频率/ $N$ 。

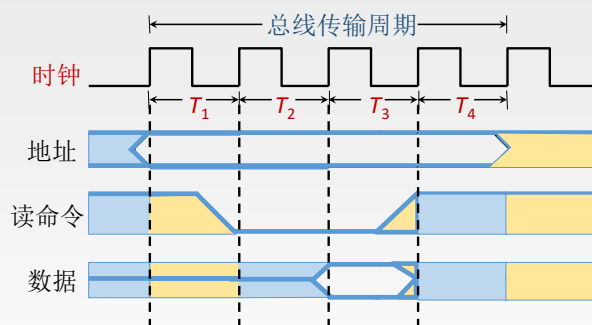
实际上指**一秒内传送几次数据**。

### 4. 总线的时钟频率

即机器的时钟频率，为**时钟周期的倒数**。

若时钟周期为 $T$ ，则时钟频率为 $1/T$ 。

实际上指**一秒内有多少个时钟周期**。



王道考研/CSKAOYAN.COM

## 总线的性能指标

### 5. 总线宽度

又称为**总线位宽**，它是总线上**同时能够传输的数据位数**，通常是指**数据总线的根数**，如32根称为32位（bit）总线。

### 6. 总线带宽

可理解为总线的**数据传输率**，即单位时间内总线上可传输数据的位数，通常用每秒钟传送信息的字节数来衡量，单位可用字节/秒（B/s）表示。

总线带宽 = 总线工作频率 × 总线宽度（bit/s）= 总线工作频率 × (总线宽度/8)（B/s）

$$= \frac{\text{总线宽度}}{\text{总线周期}} \text{ (bit/s)} = \frac{\text{总线宽度}/8}{\text{总线周期}} \text{ (B/s)}$$

**注：**总线带宽是指总线本身所能达到的**最高传输速率**。

在计算实际的**有效数据传输率**时，要用实际传输的数据量除以耗时。

王道考研/CSKAOYAN.COM

## 总线的性能指标-带宽

总线带宽 = 总线工作频率 × 总线宽度（bit/s）= 总线工作频率 × (总线宽度/8)（B/s）

**注：**总线带宽是指总线本身所能达到的**最高传输速率**。

在计算实际的**有效数据传输率**时，要用实际传输的数据量除以耗时。

例. 某同步总线采用数据线和地址线复用方式，其中地址/数据线有32根，总线时钟频率为66MHz，每个时钟周期传送两次数据（上升沿和下降沿各传送一次数据）。

- 1) 该总线的最大数据传输率（总线带宽）是多少？
- 2) 若该总线支持突发（猝发）传输方式，传输一个地址占用一个时钟周期，则一次“主存写”总线事务传输128位数据所需要的时间至少是多少？

- 1) 每个时钟周期传送两次数据 → 总线工作频率是时钟频率的两倍

$$\text{总线工作频率} = 2 \times 66\text{MHz} = 132\text{MHz}$$

$$\text{总线宽度} = 32\text{bit} = 4\text{B}$$

$$\text{总线带宽} = \text{总线工作频率} \times \text{总线宽度} = 132 \times 4 \text{ MB/s} = 528 \text{ MB/s}$$

- 2) 突发(猝发)传输方式：一次总线事务中，主设备只需给出一个首地址，从设备就能从首地址开始的若干连续单元读出或写入多个数据。

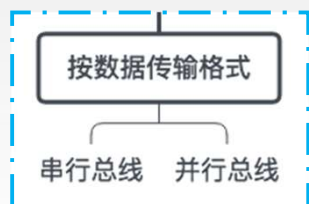
发送首地址占用1个时钟周期，128位数据需传输4次，占用2个时钟周期

$$\text{一个时钟周期} = 1/66\text{MHz} \approx 15\text{ns} \quad \text{总耗时} = (1+2) \times 15\text{ns} = 45\text{ns}$$

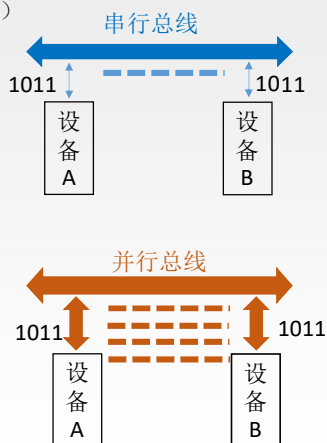
王道考研/CSKAOYAN.COM

## 串行总线与并行总线

总线带宽 = 总线工作频率 × 总线宽度 (bit/s)



速度?



优点：只需要一条传输线，成本低廉，广泛应用于长距离传输；应用于计算机内部时，可以节省布线空间。

缺点：在数据发送和接收的时候要进行拆卸和装配，要考虑串行-并行转换的问题。

优点：总线的逻辑时序比较简单，电路实现起来比较容易。

缺点：信号线数量多，占用更多的布线空间；远距离传输成本高昂；由于工作频率较高时，并行的信号线之间会产生严重干扰，对每条线等长的要求也越高，所以无法持续提升工作频率。

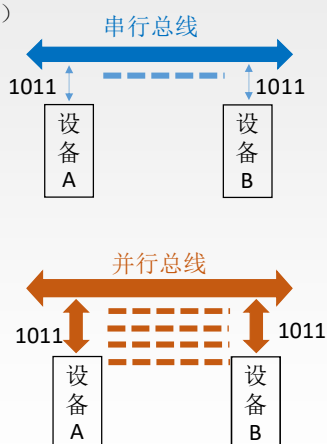
王道考研/CSKAOYAN.COM

## 串行总线与并行总线

速度?

总线带宽 = 总线工作频率 × 总线宽度 (bit/s)

1. 工作频率相同时，串行总线传输速度比并行总线慢。
2. 并行总线的工作频率无法持续提高，而串行总线可以通过不断提高工作频率来提高传输速度，最终超过并行总线。



优点：只需要一条传输线，成本低廉，广泛应用于长距离传输；应用于计算机内部时，可以节省布线空间。

缺点：在数据发送和接收的时候要进行拆卸和装配，要考虑串行-并行转换的问题。

优点：总线的逻辑时序比较简单，电路实现起来比较容易。

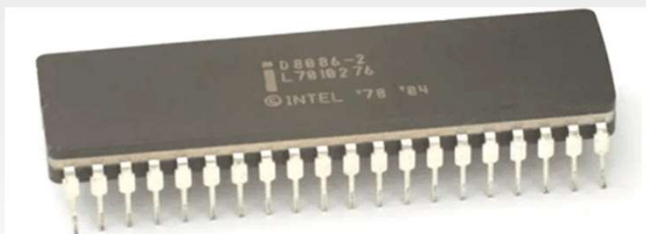
缺点：信号线数量多，占用更多的布线空间；远距离传输成本高昂；由于工作频率较高时，并行的信号线之间会产生严重干扰，对每条线等长的要求也越高，所以无法持续提升工作频率。

王道考研/CSKAOYAN.COM

## 总线的性能指标

### 7. 总线复用

### 8. 信号线数



王道考研/CSKAOYAN.COM

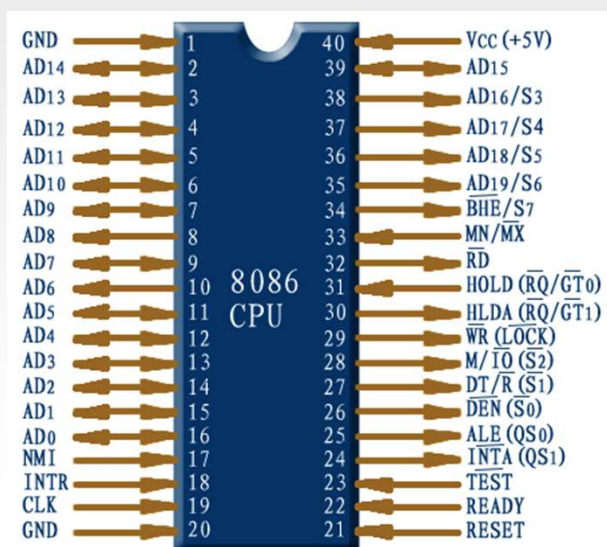
## 总线的性能指标

### 7. 总线复用

总线复用是指一种信号线在不同的时间传输不同的信息。  
可以使用较少的线传输更多的信息，从而节省了空间和成本。

### 8. 信号线数

地址总线、数据总线和控制总线  
3种总线数的总和称为信号线数。



王道考研/CSKAOYAN.COM

## 总线的性能指标

### 1. 总线的传输周期(总线周期)

一次总线操作所需的时间（包括申请阶段、寻址阶段、传输阶段和结束阶段），通常由若干个总线时钟周期构成。

### 2. 总线时钟周期

即机器的时钟周期。计算机有一个统一的时钟，以控制整个计算机的各个部件，总线也要受此时钟的控制。

### 3. 总线的工作频率

总线上各种操作的频率，为总线周期的倒数。实际上指一秒内传送几次数据。

### 4. 总线的时钟频率

即机器的时钟频率，为时钟周期的倒数。实际上指一秒内有多少个时钟周期。

### 5. 总线宽度

又称为总线位宽，它是总线上同时能够传输的数据位数，通常是指数据总线的根数，如32根称为32位（bit）总线。

### 6. 总线带宽

可理解为总线的数据传输率，即单位时间内总线上可传输数据的位数，通常用每秒钟传送信息的字节数来衡量，单位可用字节/秒（B/s）表示。

总线带宽 = 总线工作频率 × 总线宽度（bit/s）= 总线工作频率 × (总线宽度/8)（B/s）

### 7. 总线复用

总线复用是指一种信号线在不同的时间传输不同的信息。可以使用较少的线传输更多的信息，从而节省了空间和成本。

### 8. 信号线数

地址总线、数据总线和控制总线3种总线数的总和称为信号线数。

王道考研/CSKAOYAN.COM

## 本节内容

总线

总线仲裁

王道考研/CSKAOYAN.COM

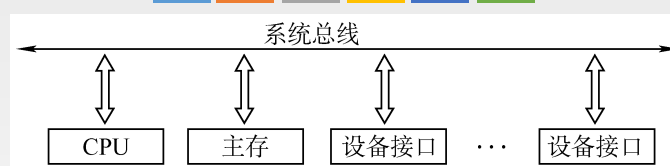


## 本章总览



王道考研/CSKAOYAN.COM

## 总线仲裁的基本概念



同一时刻只能有一个设备控制总线传输操作，可以有一个或多个设备从总线接收数据。

将总线上所连接的各类设备按其总线有无控制功能分为：

**主设备：**获得总线控制权的设备。

**从设备：**被主设备访问的设备，只能响应从主设备发来的各种总线命令。

**为什么要仲裁？**

总线作为一种共享设备，不可避免地会出现同一时刻有多个主设备竞争总线控制权的问题。

**总线仲裁的定义：**

多个主设备同时竞争总线控制权时，以某种方式选择一个主设备优先获得总线控制权称为总线仲裁。

**总线仲裁分类：**

集中仲裁方式 链式查询方式、计数器定时查询方式、独立请求方式

分布仲裁方式

王道考研/CSKAOYAN.COM

## 集中仲裁方式

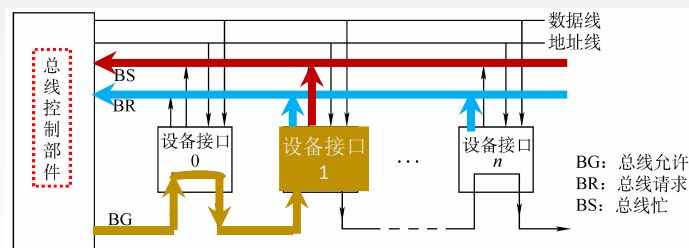
### 工作流程:

1. 主设备发出请求信号;
2. 若多个主设备同时要使用总线, 则由总线控制器的判优、仲裁逻辑按一定的优先等级顺序确定哪个主设备能使用总线;
3. 获得总线使用权的主设备开始传送数据。

#### 链式查询方式

计数器查询方式

独立请求方式



王道考研/CSKAOYAN.COM

## 集中仲裁方式

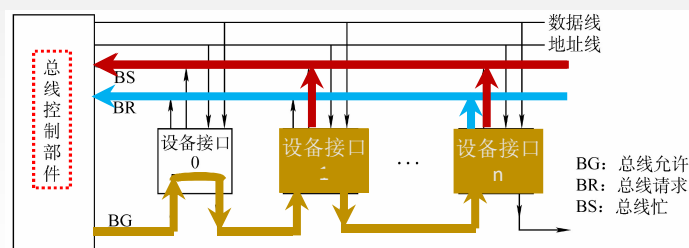
### 工作流程:

1. 主设备发出请求信号;
2. 若多个主设备同时要使用总线, 则由总线控制器的判优、仲裁逻辑按一定的优先等级顺序确定哪个主设备能使用总线;
3. 获得总线使用权的主设备开始传送数据。

#### 链式查询方式

计数器查询方式

独立请求方式



“总线忙”信号的建立者是获得总线控制权的设备

优先级:

离总线控制器越近的部件, 其优先级越高;  
离总线控制器越远的部件, 其优先级越低。

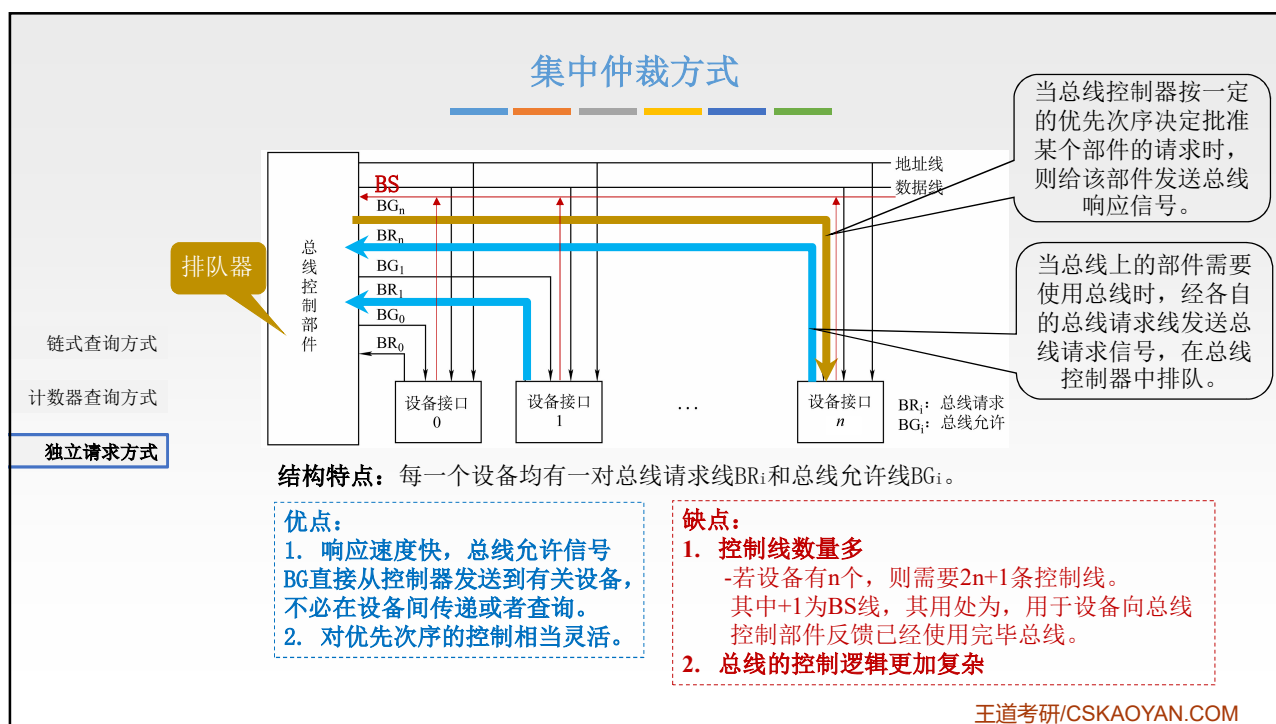
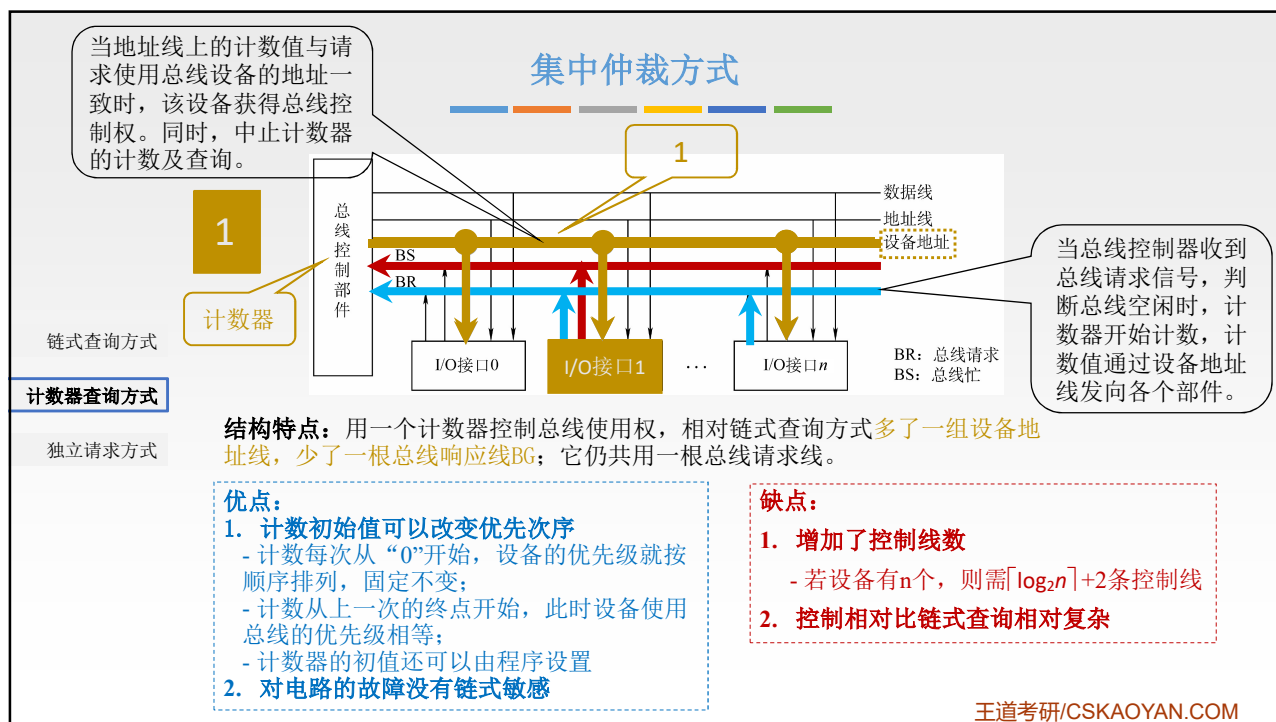
优点: 链式查询方式优先级固定。

只需很少几根控制线就能按一定优先次序实现总线控制, 结构简单, 扩充容易。

缺点: 对硬件电路的故障敏感, 并且优先级不能改变。

当优先级高的部件频繁请求使用总线时, 会使优先级较低的部件长期不能使用总线。

王道考研/CSKAOYAN.COM



集中仲裁方式小结

仲裁方式 对比项目	链式查询	计数器定时查询	独立请求
控制线数	3 总线请求：1 总线允许：1 总线忙：1	$\lceil \log_2 n \rceil + 2$ 总线请求：1 总线允许： $\lceil \log_2 n \rceil$ 总线忙：1	$2n+1$ 总线请求：n 总线允许：n 总线忙：1
优点	优先级固定 结构简单，扩充容易	优先级较灵活	响应速度快 优先级灵活
缺点	对电路故障敏感 优先级不灵活	控制线较多 控制相对复杂	控制线多 控制复杂

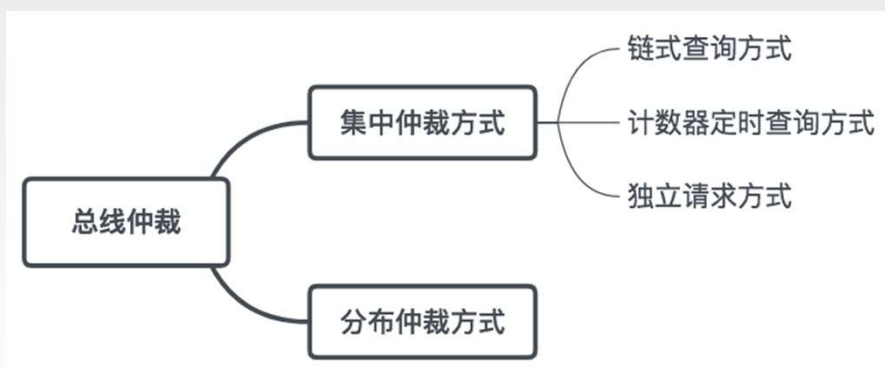
“总线忙”信号的建立者是**获得总线控制权的设备**

分布仲裁方式

**特点：**不需要中央仲裁器，每个潜在的主模块都有自己的仲裁器和仲裁号，多个仲裁器竞争使用总线。

当设备有总线请求时，它们就把各自唯一的仲裁号发送到共享的仲裁总线上；  
每个仲裁器将从仲裁总线上得到的仲裁号与自己的仲裁号进行比较；  
如果仲裁总线上的号优先级高，则它的总线请求不予响应，并撤销它的仲裁号；  
最后，获胜者的仲裁号保留在仲裁总线上。

## 本节回顾



王道考研/CSKAOYAN.COM

## 集中仲裁方式

仲裁方式 对比项目	链式查询	计数器定时查询	独立请求
控制线数	3 总线请求: 1 总线允许: 1 总线忙: 1	$\lceil \log_2 n \rceil + 2$ 总线请求: 1 总线允许: $\lceil \log_2 n \rceil$ 总线忙: 1	$2n+1$ 总线请求: n 总线允许: n 总线忙: 1
优点	优先级固定 结构简单, 扩充容易	优先级较灵活	响应速度快 优先级灵活
缺点	对电路故障敏感 优先级不灵活	控制线较多 控制相对复杂	控制线多 控制复杂

“总线忙”信号的建立者是**获得总线控制权的设备**

王道考研/CSKAOYAN.COM

本节内容

# 总线

## 总线 操作和定时

王道考研/CSKAOYAN.COM

### 本章总览



王道考研/CSKAOYAN.COM

## 总线传输的四个阶段

### 总线周期的四个阶段

- 1) 申请分配阶段:** 由需要使用总线的主模块（或主设备）提出申请，经总线仲裁机构决定将下一传输周期的总线使用权授予某一申请者。也可将此阶段细分为**传输请求**和**总线仲裁**两个阶段。
- 2) 寻址阶段:** 获得使用权的主模块通过总线**发出**本次要访问的从模块的**地址**及有关**命令**，启动参与本次传输的从模块。
- 3) 传输阶段:** 主模块和从模块进行**数据交换**，可单向或双向进行数据传送。
- 4) 结束阶段:** 主模块的**有关信息**均从系统总线上**撤除**，让出总线使用权。

**总线定时**是指总线在双方交换数据的过程中需要时间上配合关系的控制，这种控制称为总线定时，它的实质是一种协议或规则

同步通信(同步定时方式)	由 <b>统一时钟</b> 控制数据传送
异步通信(异步定时方式)	采用 <b>应答方式</b> ，没有公共时钟标准
半同步通信	<b>同步、异步结合</b>
分离式通信	充分 <b>挖掘</b> 系统 <b>总线每瞬间</b> 的 <b>潜力</b>

王道考研/CSKAOYAN.COM

### 同步定时方式(同步通信)

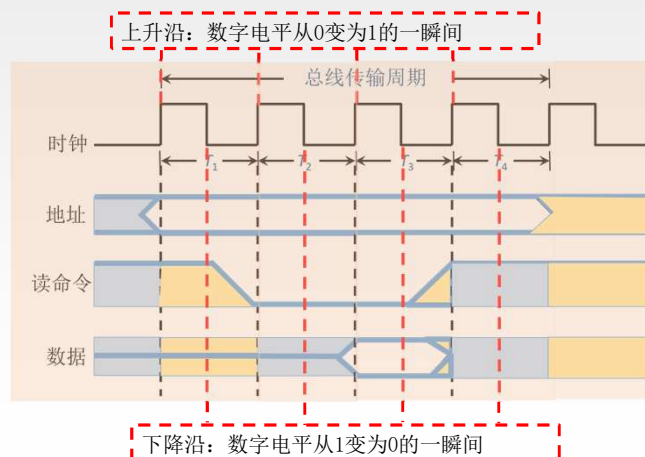
异步定时方式(异步通信)

半同步通信

分离式通信

## 同步定时方式-读命令

系统采用一个统一的时钟信号来协调发送和接收双方的传送定时关系。



- 1) CPU在T1时刻的上升沿给出地址信息
- 2) 在T2的上升沿给出读命令（低电平有效），与地址信息相符合的输入设备按命令进行一系列的内部操作，且必须在T3的上升沿来之前将CPU所需的数据送到数据总线上。
- 3) CPU在T3时钟周期内，将数据线上的信息传送到其内部寄存器中。
- 4) CPU在T4的上升沿撤销读命令，输入设备不再向数据总线上传送数据，撤销它对数据总线的驱动。

王道考研/CSKAOYAN.COM

**同步定时方式(同步通信)**

异步定时方式(异步通信)

半同步通信

分离式通信

## 同步定时方式

**同步定时方式**是指系统采用一个统一的时钟信号来协调发送和接收双方的传送定时关系。

时钟产生相等的时间间隔，每个间隔构成一个总线周期。

在一个总线周期中，发送方和接收方可进行一次数据传送。

因为采用统一的时钟，每个部件或设备发送或接收信息都在固定的总线传送周期中，一个总线的传送周期结束，下一个总线传送周期开始。

**优点：**传送速度快，具有较高的传输速率；总线控制逻辑简单。

**缺点：**主从设备属于强制性同步；不能及时进行数据通信的有效性检验，可靠性较差。

同步通信适用于**总线长度较短**及**总线所接部件的存取时间比较接近**的系统。

王道考研/CSKAOYAN.COM

同步定时方式(同步通信)

**异步定时方式(异步通信)**

半同步通信

分离式通信

## 异步定时方式

在异步定时方式中，没有统一的时钟，也没有固定的时间间隔，完全依靠传送双方相互制约的“握手”信号来实现定时控制。

主设备提出交换信息的“请求”信号，经接口传送到从设备；从设备接到主设备的请求后，通过接口向主设备发出“回答”信号。

根据“请求”和“回答”信号的撤销是否互锁，分为以下3种类型。

- 1) 不互锁方式
- 2) 半互锁方式
- 3) 全互锁方式

王道考研/CSKAOYAN.COM



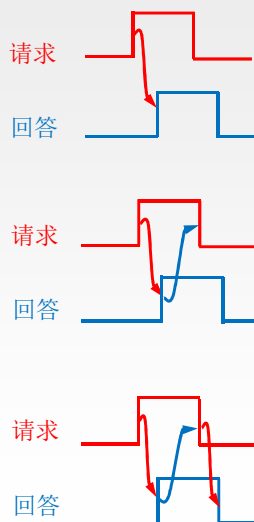
同步定时方式(同步通信)

**异步定时方式(异步通信)**

半同步通信

分离式通信

## 异步定时方式



## 1) 不互锁方式 速度最快 可靠性最差

主设备发出“请求”信号后，不必等到接到从设备的“回答”信号，而是经过一段时间，便撤销“请求”信号。

而从设备在接到“请求”信号后，发出“回答”信号，并经过一段时间，自动撤销“回答”信号。双方不存在互锁关系。

## 2) 半互锁方式

主设备发出“请求”信号后，必须待接到从设备的“回答”信号后，才撤销“请求”信号，有互锁的关系。

而从设备在接到“请求”信号后，发出“回答”信号，但不必等待获知主设备的“请求”信号已经撤销，而是隔一段时间后自动撤销“回答”信号，不存在互锁关系。

## 3) 全互锁方式 最可靠 速度最慢

主设备发出“请求”信号后，必须待从设备“回答”后，才撤销“请求”信号；

从设备发出“回答”信号，必须待获知主设备“请求”信号已撤销后，再撤销其“回答”信号。双方存在互锁关系。

王道考研/CSKAOYAN.COM

同步定时方式(同步通信)

**异步定时方式(异步通信)**

半同步通信

分离式通信

## 异步定时方式

在异步定时方式中，没有统一的时钟，也没有固定的时间间隔，完全依靠传送双方相互制约的“握手”信号来实现定时控制。

主设备提出交换信息的“请求”信号，经接口传送到从设备；从设备接到主设备的请求后，通过接口向主设备发出“回答”信号。

根据“请求”和“回答”信号的撤销是否互锁，分为以下3种类型。

- 1) 不互锁方式
- 2) 半互锁方式
- 3) 全互锁方式

**优点：**总线周期长度可变，能保证两个工作速度相差很大的部件或设备之间可靠地进行信息交换，自动适应时间的配合。

**缺点：**比同步控制方式稍复杂一些，速度比同步定时方式慢。

王道考研/CSKAOYAN.COM

同步定时方式(同步通信)

异步定时方式(异步通信)

半同步通信

分离式通信

## 异步定时方式-数据传输率

在异步串行传输方式下，起始位为1位，数据位为7位，偶校验位为1位，停止位为1位，如果波特率为1200bit/s，求这时的有效数据传输率为多少？

注：此处仅为粗略的定义，更通用的定义以计算机网络为准

**波特率：**单位时间内传送的二进制数据的位数，单位用bps（位/秒）表示，记作波特

**比特率：**单位时间内传送二进制有效数据的位数，单位用bps表示，bps即bit/s



起 校 停  
始 验 止  
位 位 位

数据位

$$\frac{\text{比特率}}{\text{波特率}} = \frac{\text{数据位数}}{\text{数据位数} + \text{其它附加位数}}$$

每传送(1+1+7+1)=10个二进制位，就传送了7个有效数据位

故有效数据传输率为 $1200 \times 7 / (1+7+1+1) = 840 \text{ bit/s}$

王道考研/CSKAOYAN.COM

同步定时方式(同步通信)

异步定时方式(异步通信)

半同步通信

分离式通信

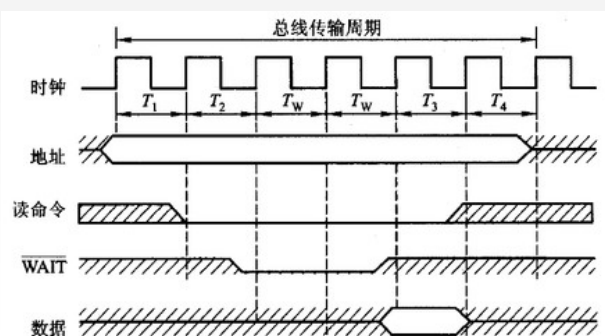
## 半同步通信

同步 发送方 用系统 时钟前沿 发信号

接收方 用系统 时钟后沿 判断、识别

异步 允许不同速度的模块和谐工作

半同步通信：统一时钟的基础上，增加一个“等待”响应信号 WAIT



王道考研/CSKAOYAN.COM

同步定时方式(同步通信)

异步定时方式(异步通信)

半同步通信

**分离式通信**

## 分离式通信

上述三种通信的共同点

一个总线传输周期（以输入数据为例）

- 主模块发地址、命令 使用总线
- 从模块准备数据 不使用总线 总线空闲
- 从模块向主模块发数据 使用总线

分离式通信的一个总线传输周期

- 子周期1 主模块申请 占用总线，使用完后  
放弃总线的使用权
- 子周期2 从模块申请 占用总线，将各种信  
息送至总线上

特点：

1. 各模块均有权申请占用总线
2. 采用同步方式通信，不等对方回答
3. 各模块准备数据时，不占用总线
4. 总线利用率提高

王道考研/CSKAOYAN.COM

## 本节回顾



王道考研/CSKAOYAN.COM

本节内容

# 总线

## 总线标准

王道考研/CSKAOYAN.COM

### 本章总览



王道考研/CSKAOYAN.COM

## 总线标准的基本概念

总线标准是国际上公布或推荐的互连各个模块的标准，它是把各种不同的模块组成计算机系统时必须遵守的规范。按总线标准设计的接口可视为通用接口，在接口的两端，任何一方只需根据总线标准的要求完成自身方面的功能要求，而无须了解对方接口的要求。

系统总线标准：ISA、EISA、VESA、PCI、PCI-Express等。

设备总线标准：IDE、AGP、RS-232C、USB、SATA、SCSI、PCMCIA等。

局部总线标准：在ISA总线和CPU总线之间增加的一级总线或管理层，如PCI、PCI-E、VESA、AGP等，可以节省系统的总带宽。

- 即插即用（Plug-and-Play）的作用是自动配置（低层）计算机中的板卡和其他设备，然后告诉对应的设备都做了什么。把物理设备和软件（设备驱动程序）相配合，并操作设备，在每个设备和它的驱动程序之间建立通信信道。
- 热插拔（hot-plugging或Hot Swap）即带电插拔，热插拔功能就是允许用户在不关闭系统，不切断电源的情况下取出和更换损坏的硬盘、电源或板卡等部件，从而提高了系统对灾难的及时恢复能力、扩展性和灵活性等，例如一些面向高端应用的磁盘镜像系统都可以提供磁盘的热插拔功能。

## 总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
ISA	Industry Standard Architecture	8MHz	8/16	8MB/s	系统总线
EISA	Extended ISA	8MHz	32	32MB/s	系统总线
PCI	Peripheral Component Interconnect	33MHz	32	133MB/s	局部总线
AGP	Accelerated Graphics Port	-	-	X1: 266MB/s X8: 2.1GB/s	局部总线
VESA	Video Electronics Standard Architecture	33MHz	32	132MB/s	局部总线
PCI-E	PCI-Express (3GIO)	-	-	10GB/s以上	串行
USB	Universal Serial Bus	-	-	1280MB/s	设备总线、串行
RS-232C	Recommended Standard	-	-	20Kbps	串行通信总线
IDE (ATA)	Integrated Drive Electronics	-	-	100MB/s	硬盘光驱接口
SATA	Serial Advanced Technology Attachment	-	-	600MB/s	串行硬盘接口
PCMCIA	Personal Computer Memory Card International Association	-	-	90Mbps	便携设备接口
SCSI	Small Computer System Interface	-	-	640MB/s	智能通用接口

系统总线标准

并行

总线标准	全称	工作频率	数据线	最大速度	特点
ISA	Industry Standard Architecture	8MHz	8/16	16MB/s	系统总线
EISA	Extended ISA	8MHz	32	32MB/s	系统总线

最早的PC总线是IBM公司1981年在PC/XT 电脑采用的系统总线，它基于8bit的8088 处理器，被称为PC总线或者PC/XT总线。

1984年，IBM 推出基于16-bit Intel 80286处理器的PC/AT 电脑，系统总线也相应地扩展为16bit，并被称呼为**PC/AT 总线**。而为了开发与IBM PC 兼容的外围设备，行业内便逐渐确立了以IBM PC总线规范为基础的ISA（工业标准架构：Industry Standard Architecture ）总线。

ISA总线最大传输速率仅为8MB/s，**数据传送需要CPU或DMA接口来管理**，传输速率过低、CPU占用率高、占用硬件中断资源等，很快使ISA总线在飞速发展的计算机技术中成为瓶颈。**不支持总线仲裁**。

因此在1988年，康柏、惠普等9个厂商协同把ISA 扩展到32-bit，这就是著名的EISA（Extended ISA，扩展ISA）总线。EISA 总线的工作频率仍旧仅有8MHz，并且**与8/16bit 的ISA总线完全兼容**，带宽提高了一倍，达到了32MB/s。**从CPU中分离出了总线控制权，支持多个总线主控器和突发传送**。可惜的是，EISA 仍旧由于速度有限，并且成本过高，在还没成为标准总线之前，在20世纪90年代初的时候，就给PCI 总线给取代了。

王道考研/CSKAOYAN.COM

系统总线标准

并行

总线标准	全称	工作频率	数据线	最大速度	特点
ISA	Industry Standard Architecture	8MHz	8/16	16MB/s	系统总线
EISA	Extended ISA	8MHz	32	32MB/s	系统总线

最早的PC总线是IBM公司1981年在PC/XT 电脑采用的系统总线，它基于8bit的8088 处理器，被称为PC总线或者PC/XT总线。

1984年，IBM 推出基于16-bit Intel 80286处理器的PC/AT 电脑，系统总线也相应地扩展为16bit，并被称呼为**PC/AT 总线**。而为了开发与IBM PC 兼容的外围设备，行业内便逐渐确立了以IBM PC总线规范为基础的ISA（工业标准架构：Industry Standard Architecture ）总线。

ISA总线最大传输速率仅为8MB/s，**数据传送需要CPU或DMA接口来管理**，传输速率过低、CPU占用率高、占用硬件中断资源等，很快使ISA总线在飞速发展的计算机技术中成为瓶颈。**不支持总线仲裁**。

因此在1988年，康柏、惠普等9个厂商协同把ISA 扩展到32-bit，这就是著名的EISA（Extended ISA，扩展ISA）总线。EISA 总线的工作频率仍旧仅有8MHz，并且**与8/16bit 的ISA总线完全兼容**，带宽提高了一倍，达到了32MB/s。**从CPU中分离出了总线控制权，支持多个总线主控器和突发传送**。可惜的是，EISA 仍旧由于速度有限，并且成本过高，在还没成为标准总线之前，在20世纪90年代初的时候，就给PCI 总线给取代了。

王道考研/CSKAOYAN.COM



局部总线标准

并行

总线标准	全称	工作频率	数据线	最大速度	特点
PCI	Peripheral Component Interconnect	33/66MHz	32/64	528MB/s	局部总线



由于ISA/EISA总线速度缓慢，造成硬盘、显示卡还有其它的外围设备只能通过慢速并且狭窄的瓶颈来发送和接受数据，使得整机的性能受到严重的影响。为了解决这个问题，1992年Intel 在发布486处理器的时候，也同时提出了32-bit 的PCI（周边组件互连）总线。

最早提出的PCI 总线工作在33MHz 频率之下，传输带宽达到了133MB/s（33MHz X 32bit/8），比ISA 总线有了极大的改善，基本上满足了当时处理器的发展需要。目前计算机上广泛采用的是这种32-bit、33MHz 的PCI 总线，可扩展到64bit。

特点：1. 高性能：不依附于某个具体的处理器，支持突发传送。  
2. 良好的兼容性。 3. 支持即插即用。 4. 支持多主设备。  
5. 具有与处理器和存储器子系统完全并行操作的能力。  
6. 提供数据和地址奇偶校验的能力。  
7. 可扩充性好，可采用多层结构提高驱动能力。  
8. 采用多路复用技术，减少了总线引脚个数。

局部总线标准

并行

总线标准	全称	工作频率	数据线	最大速度	特点
AGP	Accelerated Graphics Port	-	-	X1: 266MB/s X8: 2.1GB/s	局部总线

PCI总线是独立于CPU的局部总线，可将显示卡、声卡、网卡、硬盘控制器等高速的外围设备直接挂在CPU总线上，打破了瓶颈，使得CPU的性能得到充分的发挥。可惜的是，由于PCI总线只有133MB/s的带宽，对付声卡、网卡、视频卡等绝大多数输入/输出设备也许显得绰绰有余，但对于胃口越来越大的3D显卡却力不从心，并成为了制约显示子系统和整机性能的瓶颈。因此，PCI总线的补充——AGP总线就应运而生了。

Intel 于1996年7月正式推出了AGP(加速图形接口, Accelerated Graphics Port)接口，这是显示卡专用的局部总线，是基于PCI 2.1 版规范并进行扩充修改而成，工作频率为66MHz，1X 模式下带宽为266MB/S，是PCI总线的两倍。后来依次又推出了AGP 2X、AGP 4X，现在则是AGP 8X，传输速度达到了2.1GB/S。





局部总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
PCI-E	PCI-Express (3GIO)	-	-	10GB/s以上	串行

Intel 在2001年春季的IDF上，正式公布了旨在取代PCI总线的**第三代I/O 技术**，最后却被正式命名为PCI-Express，Express 意思是高速、特别快的意思。

PCI Express总线是一种完全不同于过去PCI总线的一种全新总线规范，与PCI总线共享并行架构相比，PCI Express总线是一种**点对点串行连接**的设备连接方式，点对点意味着每一个PCI Express设备都拥有自己独立的数据连接，各个设备之间并发的数据传输互不影响，而对于过去PCI那种共享总线方式，PCI总线上只能有一个设备进行通信，一旦PCI总线上挂接的设备增多，每个设备的实际传输速率就会下降，性能得不到保证。

在传输速率方面，PCI Express总线利用串行的连接特点将能轻松将数据传输速度提到一个很高的频率，达到远超出PCI总线的传输速率。与此同时，PCI Express总线支持双向传输模式，还可以运行全双工模式。

**支持热拔插。**

局部总线标准

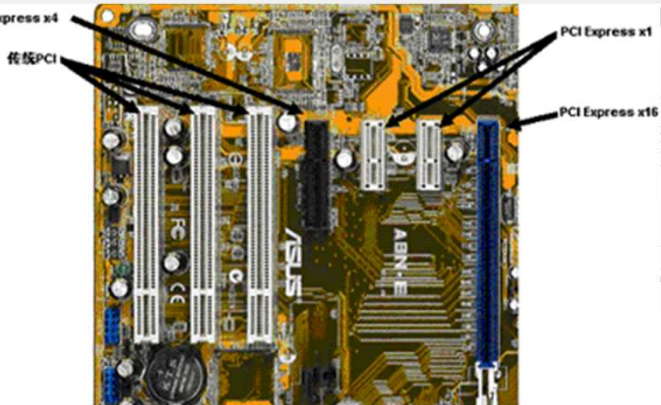
总线标准	全称	工作频率	数据线	最大速度	特点
PCI-E	PCI-Express (3GIO)	-	-	10GB/s以上	串行

Intel 在2001年春季Express 意思是高速

PCI Express总线是总线是一种**点对点串行**的设备连接方式，点对点意味着每一个PCI Express设备都拥有自己独立的数据连接，各个设备之间并发的数据传输互不影响，而对于过去PCI那种共享总线方式，PCI总线上只能有一个设备进行通信，一旦PCI总线上挂接的设备增多，每个设备的实际传输速率就会下降，性能得不到保证。

在传输速率方面，PCI Express总线利用串行的连接特点将能轻松将数据传输速度提到一个很高的频率，达到远超出PCI总线的传输速率。

**支持热拔插。**



被正式命名为PCI-Express，

并行架构相比，PCI Express拥有自己独立的数据连接，各个设备之间并发的数据传输互不影响，而对于过去PCI那种共享总线方式，PCI总线上只能有一个设备进行通信，一旦PCI总线上挂接的设备增多，每个设备的实际传输速率就会下降，性能得不到保证。

一个很高的频率，达到远超出PCI总线的传输速率。

**支持热拔插。**



局部总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
VESA	Video Electronics Standard Architecture	33MHz	32	132MB/s	局部总线

CPU的主频提高，数据宽度增大及处理能力的增强使得系统的性能迅速提高。虽然系统总线在不断发展，仍然跟不上软件和CPU的发展速度，仍然不能充分利用CPU的强大处理能力。大部分时间内，CPU都处于等待状态，特别是在日益强大的CPU处理能力和存储器容量的支持和激励下，操作系统和应用程度变得越来越复杂，而显示卡和硬盘控制器因位于8位或16位系统I/O总线上，相对极高的CPU的速度而言，传输数据的速度低的多，从而影响了系统的整体工作效率。

因此，为提高系统的整体性能，解决总线传输问题的一个办法是将外设直接挂在CPU局部总线上并以CPU速度运行，将外设挂到CPU局部总线能够极大地提高外设的运行速度，而成本只有轻微的上浮，这个性能/价格比为局部总线创造了一个巨大的市场潜力。

1991年，视频电子标准协会针对视频显示的高数据传输率要求而推出了VESA总线，又叫做**视频局部总线** (VESA local bus)，简称VL-BUS总线，由CPU总线演化而来，是针对多媒体PC要求**高速传送活动图像的大量数据**应运而生的。

局部总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
VESA	Video Electronics Standard Architecture	33MHz	32	132MB/s	局部总线

CPU的主频提高，数据宽度增大及处理能力的增强使得系统的性能迅速提高。虽然系统总线在不断发展，仍然跟不上软件和CPU的发展速度，仍然不能充分利用CPU的强大处理能力。大部分时间内，CPU都处于等待状态，特别是在日益强大的CPU处理能力和存储器容量的支持和激励下，操作系统和应用程度变得越来越复杂，而显示卡和硬盘控制器因位于8位或16位系统I/O总线上，相对极高的CPU的速度而言，传输数据的速度低的多，从而影响了系统的整体工作效率。

因此，为提高系统的整体性能，解决总线传输问题的一个办法是将外设直接挂在CPU局部总线上并以CPU速度运行，将外设挂到CPU局部总线能够极大地提高外设的运行速度，而成本只有轻微的上浮，这个性能/价格比为局部总线创造了一个巨大的市场潜力。

1991年，视频电子标准协会针对视频显示的高数据传输率要求而推出了VESA总线，又叫做**视频局部总线** (VESA local bus)，简称VL-BUS总线，由CPU总线演化而来，是针对多媒体PC要求**高速传送活动图像的大量数据**应运而生的。



设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
USB	Universal Serial Bus	-	-	1280MB/s	设备总线、串行

USB是在1994年底由英特尔等多家公司联合在1996年推出后，已成功替代串口和并口，已成为当今电脑与大量智能设备的必配接口。USB属于设备总线，是设备和设备控制器之间的接口。

USB所有新版本都向下兼容，可以连接鼠标、键盘、打印机、扫描仪、摄像头、充电器、闪存盘、MP3机、手机、数码相机、移动硬盘、外置光软驱、USB网卡、ADSL Modem、Cable Modem等几乎所有的外部设备。

- 可以热插拔、即插即用。
- 具有很强的连接能力和很好的可扩充性。采用菊花链形式将众多外设连接起来，可使用USB集线器链式连接127个外设。
- 标准统一。以前大家常见的是IDE接口的硬盘，串口的鼠标键盘，并口的打印机扫描仪，可是有了USB之后，这些应用外设系统可以用同样的标准与个人电脑连接，这时就有了USB硬盘、USB鼠标、USB打印机等等。
- 高速传输。
- 连接电缆轻巧，可为低压(5V)外设供电。

设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
USB	Universal Serial Bus	-	-	1280MB/s	设备总线、串行

USB是智能设备、数码相机、MP3机、手机设备。

菊花链形式将众多外设连接起来，可使用USB集线器链式连接127个外设。

有了USB之后，USB硬盘、USB鼠标、USB打印机等等。



设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
RS-232C	Recommended Standard	-	-	20Kbps	串行通信总线

RS-232C是应用于**串行二进制交换的数据终端设备（DTE）和数据通信设备（DCE）**之间的标准接口。

RS-232C是美国电子工业协会EIA（Electronic Industry Association）联合贝尔系统、调制解调器厂家及计算机终端生产厂家共同制定的一种串行物理接口标准。RS是英文“推荐标准”的缩写，232为标识号，C表示修改次数。RS-232C总线标准设有25条信号线，包括一个主通道和一个辅助通道。

该标准规定采用一个25个脚的DB-25连接器，对连接器的每个引脚的信号内容加以规定，还对各种信号的电平加以规定。后来IBM的PC机将RS232简化成了DB-9连接器，从而成为事实标准。而工业控制的RS-232口一般只使用RXD、TXD、GND三条线。



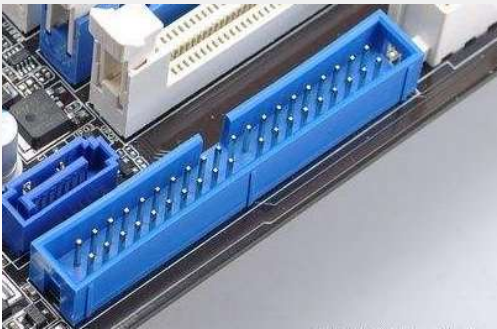
设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
IDE（ATA）	Integrated Drive Electronics	-	-	100MB/s	硬盘光驱接口

Integrated Drive Electronics（电子集成驱动器）本意是指把“硬盘控制器”与“盘体”集成在一起的硬盘驱动器。

用于IDE硬盘的接口最初被称为IDE接口，后来扩展为CD-ROM、磁带机、可移动磁盘、LS-120磁盘等设备的接口。

硬盘和光驱通过IDE接口与主板连接。



设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
SATA	Serial Advanced Technology Attachment	-	-	600MB/s	串行硬盘接口

Serial ATA即串行高级技术附件，它是一种完全不同于并行ATA的新型硬盘接口类型，由于采用**串行**方式传输数据而知名。是由APT Technologies、DELL、IBM、Intel、Maxtor、Quantum、Seagate等公司合作开发用于取代并行ATA接口技术。

与并行ATA相比，SATA具有比较大的优势。  
首先，Serial ATA以连续串行的方式传送数据，可以在较少的位宽下使用较高的工作频率来提高数据传输的带宽。Serial ATA一次只会传送1位数据，这样能减少SATA接口的针脚数目，使连接电缆数目变少，效率也会更高。同时还能降低系统能耗，减小系统复杂性。

其次，Serial ATA的起点更高、发展潜力更大，Serial ATA 1.0定义的数据传输率可达150MB/sec，这比目前最快的并行ATA(即ATA/133)所能达到133MB/sec的最高数据传输率还高，而在已经发布的Serial ATA 2.0的数据传输率将达到300MB/sec，最终Serial ATA 3.0将实现600MB/sec的最高数据传输率。

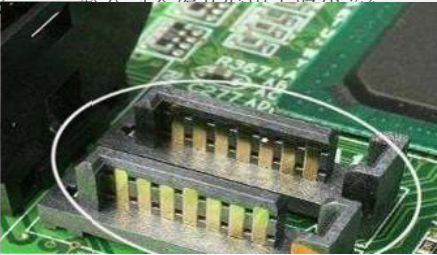
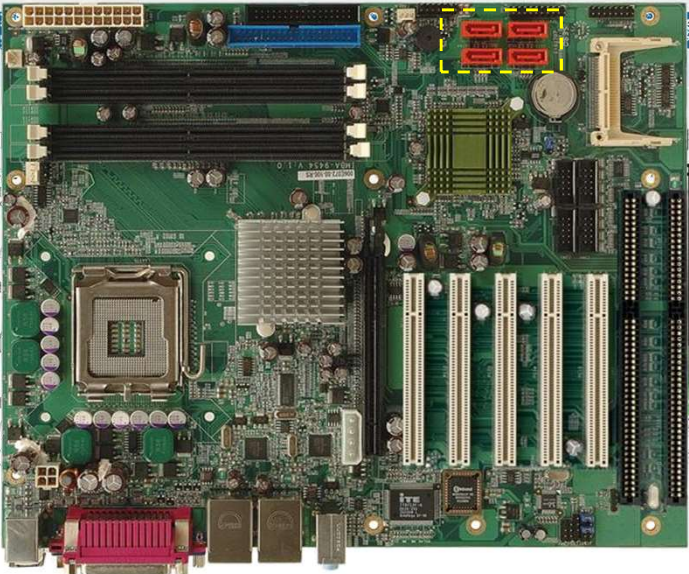
设备总线标准

总线标准	数据线	最大速度	特点
SATA	-	600MB/s	串行硬盘接口

Serial ATA即串行高级技术附件，它是一种完全不同于并行ATA的新型硬盘接口类型，由于采用**串行**方式传输数据而知名。是由APT Technologies、DELL、IBM、Intel、Maxtor、Quantum、Seagate等公司合作开发用于取代并行ATA接口技术。

与并行ATA相比，SATA具有比较大的优势。  
首先，Serial ATA以连续串行的方式传送数据，可以在较少的位宽下使用较高的工作频率来提高数据传输的带宽。Serial ATA一次只会传送1位数据，这样能减少SATA接口的针脚数目，使连接电缆数目变少，效率也会更高。同时还能降低系统能耗，减小系统复杂性。

其次，Serial ATA的起点更高、发展潜力更大，Serial ATA 1.0定义的数据传输率可达150MB/sec，这比目前最快的并行ATA(即ATA/133)所能达到133MB/sec的最高数据传输率还高，而在已经发布的Serial ATA 2.0的数据传输率将达到300MB/sec，最终Serial ATA 3.0将实现600MB/sec的最高数据传输率。





设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
SCSI	Small Computer System Interface	-	-	640MB/s	智能通用接口

SCSI （小型计算机系统接口）是一种用于计算机和智能设备之间（硬盘、软驱、光驱、打印机、扫描仪等）系统级接口的独立处理器标准。 SCSI是一种智能的通用接口标准。

1. IDE的工作方式需要CPU的全程参与，CPU读写数据的时候不能再进行其他操作，这种情况在Windows 95/NT的多任务操作系统中，自然就会导致系统反应的大大减慢。而SCSI接口，则完全通过独立的高速的SCSI卡来控制数据的读写操作，CPU就不必浪费时间进行等待，显然可以提高系统的整体性能。不过，IDE接口为改善这个问题也做了很大改进，已经可以使用DMA模式而非PIO模式来读写，数据的交换由DMA通道负责，对CPU的占用可大大减小。尽管如此，比较SCSI和IDE在CPU的占用率，还是可以发现SCSI仍具有相当的优势。

2. SCSI的扩充性比IDE大，一般每个IDE系统可有2个IDE通道，总共连4个IDE设备，而SCSI接口可连接7—15个设备，比IDE要多很多，而且连接的电缆也远长于IDE。

3. 虽然SCSI设备价格高些，与IDE相比,SCSI的性能更稳定、耐用，可靠性也更好

设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
SCSI	Small Computer System Interface	-	-	640MB/s	智能通用接口

SCSI （小型计算机系统接口）是一种用于计算机和智能设备之间（硬盘、软驱、光驱、打印机、扫描仪等）系统级接口的独立处理器标准。 SCSI是一种智能的通用接口标准。

1. IDE的工作方式需要CPU的全程参与，CPU读写数据的时候不能再进行其他操作，这种情况在Windows 95/NT的多任务操作系统中，自然就会导致系统反应的大大减慢。而SCSI接口，则完全通过独立的高速的SCSI卡来控制数据的读写操作，CPU就不必浪费时间进行等待，显然可以提高系统的整体性能。不过，IDE接口为改善这个问题也做了很大改进，已经可以使用DMA模式而非PIO模式来读写，数据的交换由DMA通道负责，对CPU的占用可大大减小。尽管如此，比较SCSI和IDE在CPU的占用率，还是可以发现SCSI仍具有相当的优势。

2. SCSI的扩充性比IDE大，一般每个IDE系统可有2个IDE通道，总共连4个IDE设备，而SCSI接口可连接7—15个设备，比IDE要多很多，而且连接的电缆也远长于IDE。

3. 虽然SCSI设备价格高些，与IDE相比,SCSI的性能更稳定、耐用，可靠性也更好



光驱、打印机、扫描仪等）系统级接口

这种情况在Windows 95/NT的多任务操作系统中，自然就会导致系统反应的大大减慢。而SCSI接口，则完全通过独立的高速的SCSI卡来控制数据的读写操作，CPU就不必浪费时间进行等待，显然可以提高系统的整体性能。不过，IDE接口为改善这个问题也做了很大改进，已经可以使用DMA模式而非PIO模式来读写，数据的交换由DMA通道负责，对CPU的占用可大大减小。尽管如此，比较SCSI和IDE在CPU的占用率，还是可以发现SCSI仍具有相当的优势。

而SCSI接口可连接7—15个设备，比IDE要多很多，而且连接的电缆也远长于IDE。

设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
PCMCIA	Personal Computer Memory Card International Association	-	-	90Mbps	便携设备接口

由于可移动计算机（笔记本）用户对PC卡的需求变了，要求强度高，能耗低，尺寸小，而且对这几条性能的要求都很高。所以PC卡的标准也相应地变了。 1991年，PCMCIA定义了原本用于内存卡的68个脚的I/O连接线路标准。同时增加了插槽使用说明。生产商意识到软件需要提高兼容性，因而这项标准也就得到了相应的应用。

PCMCIA总线分为两类，一类为16位的PCMCIA，另一类为32位的CardBus。

CardBus是一种用于笔记本计算机的新的性能PC卡总线接口标准，就像广泛地应用在台式计算机中的PCI总线一样。该总线标准与原来的PC卡标准相比，具有以下优势：

第一是32位数据传输和33MHz操作。CardBus快速以太网PC卡的最大吞吐量接近90 Mbps，而16位快速以太网PC卡仅能达到20-30 Mbps。

第二，总线自主。使PC卡可以独立于主CPU，与计算机内存间直接交换数据，这样CPU就可以处理其它的任务。

第三，3.3V供电，低功耗。提高了电池的寿命，降低了计算机内部的热扩散，增强了系统的可靠性。第四，后向兼容16位的PC卡。老式以太网和Modem设备的PC卡仍然可以插在CardBus插槽上使用。

PCMCIA支持即插即用。

设备总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
PCMCIA	Personal Computer Memory Card International Association	-	-	90Mbps	便携设备接口

由于可移动计算机（笔记本）用户对PC卡的需求变了，要求强度高，能耗低，尺寸小，而且对这几条性能的要求都很高。所以PC卡的标准也相应地变了。 1991年，PCMCIA定义了原本用于内存卡的68个脚的I/O连接线路标准。同时增加了插槽使用说明。生产商意识到软件需要提高兼容性，因而这项标准也就得到了相应的应用。

PCMCIA总线分为两类，一类为16位的PCMCIA，另一类为32位的CardBus。

CardBus是一种用于笔记本计算机的新的性能PC卡总线接口标准，就像广泛地应用在台式计算机中的PCI总线一样。该总线标准与原来的PC卡标准相比，具有以下优势：

第一是32位数据传输和33MHz操作。CardBus快速以太网PC卡的最大吞吐量接近90 Mbps，而16位快速以太网PC卡仅能达到20-30 Mbps。

第二，总线自主。使PC卡可以独立于主CPU，与计算机内存间直接交换数据，这样CPU就可以处理其它的任务。

第三，3.3V供电，低功耗。提高了电池的寿命，降低了计算机内部的热扩散，增强了系统的可靠性。第四，后向兼容16位的PC卡。老式以太网和Modem设备的PC卡仍然可以插在CardBus插槽上使用。

PCMCIA支持即插即用。

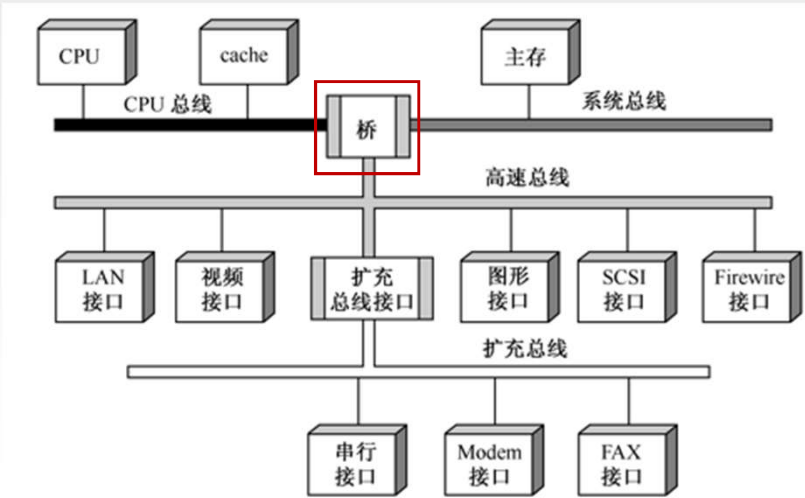


本节回顾

总线标准	全称	工作频率	数据线	最大速度	特点
ISA	Industry Standard Architecture	8MHz	8/16	8MB/s	系统总线
EISA	Extended ISA	8MHz	32	32MB/s	系统总线
PCI	Peripheral Component Interconnect	33MHz	32	133MB/s	局部总线
AGP	Accelerated Graphics Port	-	-	X1: 266MB/s X8: 2.1GB/s	局部总线
VESA	Video Electronics Standard Architecture	33MHz	32	132MB/s	局部总线
PCI-E	PCI-Express (3GIO)	-	-	10GB/s以上	串行
USB	Universal Serial Bus	-	-	1280MB/s	设备总线、串行
RS-232C	Recommended Standard	-	-	20Kbps	串行通信总线
IDE (ATA)	Integrated Drive Electronics	-	-	100MB/s	硬盘光驱接口
SATA	Serial Advanced Technology Attachment	-	-	600MB/s	串行硬盘接口
PCMCIA	Personal Computer Memory Card International Association	-	-	90Mbps	便携设备接口
SCSI	Small Computer System Interface	-	-	640MB/s	智能通用接口

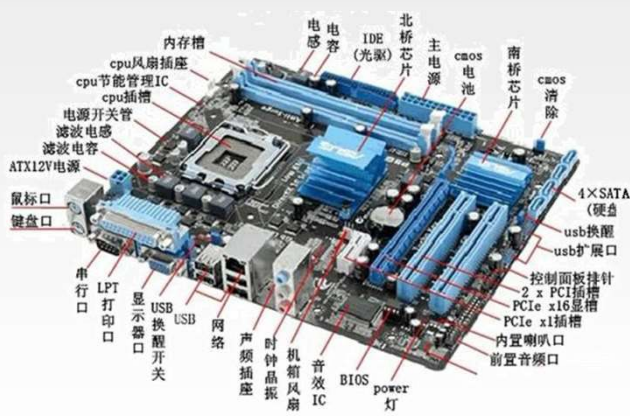
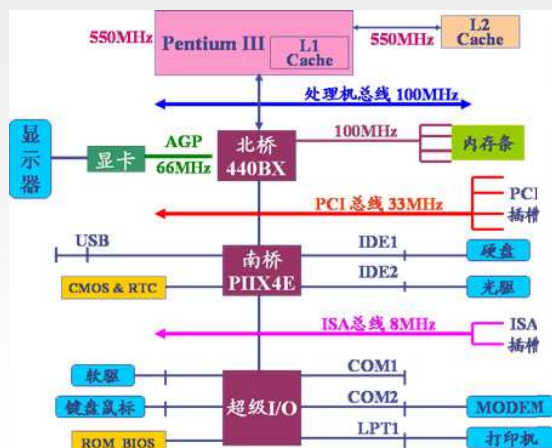
王道考研/CSKAOYAN.COM

本节回顾



- 1. 桥接器：用于连接不同的总线，具有数据缓冲、转换和控制功能。
- 2. 靠近CPU的总线速度较快。
- 3. 每级总线的设计遵循总线标准(见本章第4节)。

## 本节回顾



王道考研/CSKAOYAN.COM

## 补充：视频线标准简介

**VGA: Video Graphics Array**, 也称为D-sub端口 传输模拟信号  
 CRT显示器, 模拟信号: 数字信号→模拟信号→VGA→CRT  
 LCD液晶显示器, 数字信号: 模拟信号→VGA→数字信号→LCD  
 模拟信号在超过1280×1024分辨率→转换损耗明显



**DVI: Digital Visual Interface**  
 传输数字信号  
 但在分辨率1024×768以下与VGA差别不大



**HDMI: High Definition Multimedia Interface**

理论最大传输速度可达Gb/s  
 影像数据+8声道的音频信号  
 源于DVI技术  
 三种类型  
 A型: 高清电视, 投影仪等  
 C型: 平板电脑, MP4等  
 D型: 智能手机, 平板电脑等





本节内容

# 总线

本章总结

王道考研/CSKAOYAN.COM

## 本章总览



王道考研/CSKAOYAN.COM