



ĐỒ ÁN MÔN HỌC THIẾT KẾ LUẬN LÝ

Đề Tài

MẠCH GIẢ LẬP CHIA VÀ MOD SỐ NGUYÊN

GVHD: ThS. Đoàn Minh Vững
Lớp: L01
Nhóm đề tài: 3
Thành viên: Huỳnh Tấn Đạt - 1913025
Trần Văn Kiên - 2013552

Contents

1	Lời cảm ơn	2
2	Phân chia công việc	3
3	Cơ sở lý thuyết	4
3.1	Tìm hiểu IC 7483	4
3.2	Các IC phụ khác và linh kiện sử dụng trong đề tài	8
3.2.1	IC 74573	8
3.2.2	IC 4017	10
3.2.3	IC 4040	12
3.2.4	IC 7490	14
3.2.5	IC 74688	16
3.3	Nguyên lý phép chia	18
4	Hiện thực và mô phỏng	22
4.1	Mạch cộng 4 bit	22
4.2	Mạch chia số hai chữ số cho số 1 chữ số	23
4.3	Mạch nhớ và lưu kết quả	24
4.4	Kết quả chạy thử	28
5	Một vài vấn đề gặp phải trong quá trình thực hiện đề tài	35
6	Tài liệu tham khảo	36



1 Lời cảm ơn

Sau khi hoàn thành báo cáo đồ án môn học thiết kế luận lý với đề tài "Mạch giả lập chia và mod số nguyên", chúng em xin chân thành cảm ơn sự hợp tác của các thành viên trong nhóm, sự hướng dẫn tận tình, chi tiết từ thầy và sự giúp đỡ từ các bạn khác trong quá trình thực hiện. Tuy các thành viên trong nhóm đã thật sự cố gắng và nghiêm túc trong thực hiện đề tài nhưng vẫn không thể tránh khỏi những thiếu sót trong quá trình thực hiện. Hy vọng thầy sau khi xem xét kỹ lưỡng đề tài của nhóm chúng em sẽ có những điều chỉnh, nhắc nhở để đồ án của chúng em ngày một tốt hơn. Chúng em một lần nữa xin chân thành cảm ơn.

Nhóm thực hiện

2 Phân chia công việc

Thành viên	Công việc
Huỳnh Tấn Đạt	* Xây dựng và mô phỏng mạch tính toán phép chia và lấy dư. * Viết báo cáo phần mô phỏng.
Trần Văn Kiên	* Xây dựng và mô phỏng mạch lưu và hiển thị kết quả. * Viết báo cáo lý thuyết và mô phỏng.

3 Cơ sở lý thuyết

3.1 Tìm hiểu IC 7483

IC 7483 là một bộ full adder 4 bit tốc độ cao. Đầu vào bao gồm 2 số nhị phân 4 bit (A1-A4 và B1-B4) và một đầu vào C0. Đầu ra là các Sum nhị phân ($\Sigma 1$ - $\Sigma 4$) và một đầu ra mang ($C4$) từ bit quan trọng nhất. Đầu ra của IC luôn ở dạng TTL giúp dễ dàng làm việc với các thiết bị TTL và vi điều khiển khác. IC 74LS83 có kích thước nhỏ và tốc độ nhanh nên đáng tin cậy trong mọi loại thiết bị.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	16
Điện áp hoạt động danh nghĩa	5V
Điện áp hoạt động tối đa	5.5V
Độ trễ truyền đầu ra	16ns
Điện áp thấp đầu vào tối đa	0.8V
Điện áp cao đầu vào tối thiểu	2V

- Một vài hình ảnh về IC:

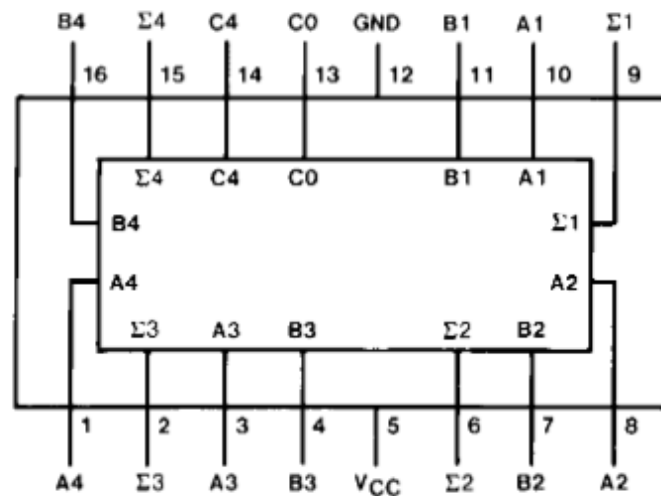


Figure 1: Hình ảnh mô phỏng của IC 7483

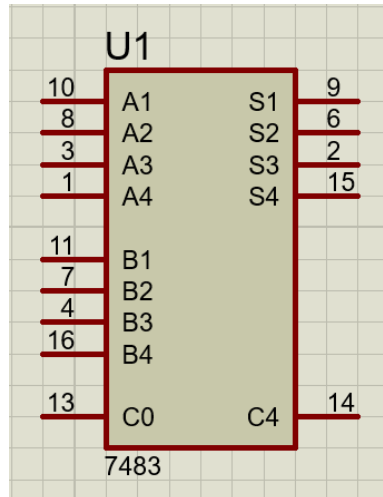


Figure 2: Hình ảnh mô phỏng của IC 7483 trên proteus

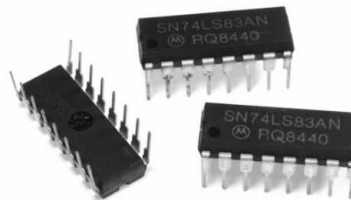


Figure 3: Hình ảnh thực tế của IC 7483

- Sơ đồ logic:

Logic Diagram

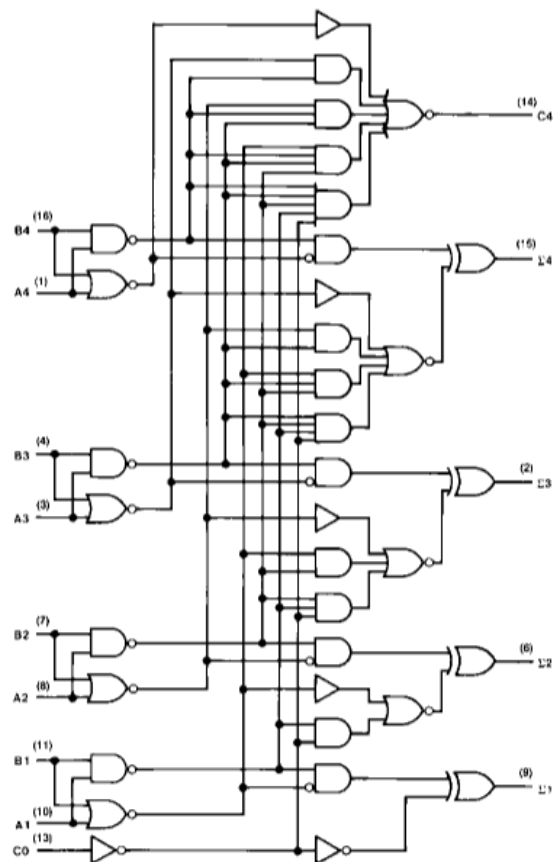


Figure 4: Sơ đồ logic của IC 7483

- Bảng trạng thái vi mạch:

DM74LS83A

Truth Table

Inputs				Outputs							
				When C0 = L				When C0 = H			
				When C2 = L				When C2 = H			
A1 A3	B1 B3	A2 A4	B2 B4	Σ1 Σ3	Σ2 Σ4	C2 C4	Σ1 Σ3	Σ2 Σ4	C2 C4	Σ1 Σ3	Σ2 Σ4
L	L	L	L	L	L	L	H	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L							

Figure 5: Bảng truth table của IC 7483

- Một vài ứng dụng: Các phép toán số học tốc độ cao, Máy tính thu nhỏ, Bộ đếm, Thiết kế điều khiển, logic đơn giản,...
- Nguyên lý hoạt động của IC 7483:

– Bộ cộng half adder:

Là mạch cộng bán phần đơn giản gồm A và B là các bit đầu vào thì đầu ra tổng S sẽ là Xor của A và B và bit nhớ C sẽ là AND của A và B.

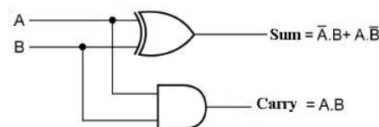


Figure 6: Sơ đồ mạch cộng Half-adder

Input		Output	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Figure 7: Bảng truth table của mạch cộng Half-adder

Bộ cộng Half adder có một nhược điểm lớn. Đó là việc cộng giữa A và B nó sẽ không liên quan gì đến bit nhớ và nó sẽ bị bỏ qua.

- Bộ cộng full adder:

Full-adder thực hiện các phép tính phức tạp hơn so với Half-adder và cũng khắc phục được vấn đề mà bộ cộng half adder gặp phải. Mạch gồm 3 đầu vào (A, B và C_{in} là số dư của phép tính trước) và 2 đầu ra (S và C_{out} là số dư hiện tại).

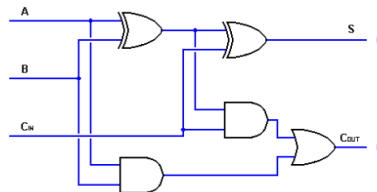


Figure 8: Sơ đồ mạch cộng Full-adder

Bảng sự thật				
A	B	C_i	S	C_o
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Figure 9: Bảng truth table của mạch Full-adder

- Từ cơ sở lý thuyết về Half-adder và Full-adder, mạch cộng 4 bit là sự kết hợp của cả hai để cho ra kết quả mong muốn.

3.2 Các IC phụ khác và linh kiện sử dụng trong đề tài

3.2.1 IC 74573

IC 74573 là 1 vi mạch chốt dữ liệu.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	20
Kiểu chân	DIP20 / SOP20
Điện áp cung cấp	0.5 ~ 7V
Dòng điện vào mỗi pin	20mA
Dòng điện ra mỗi pin	35mA

- Một vài hình ảnh về IC:



Figure 10: Hình ảnh mô phỏng của IC 74573

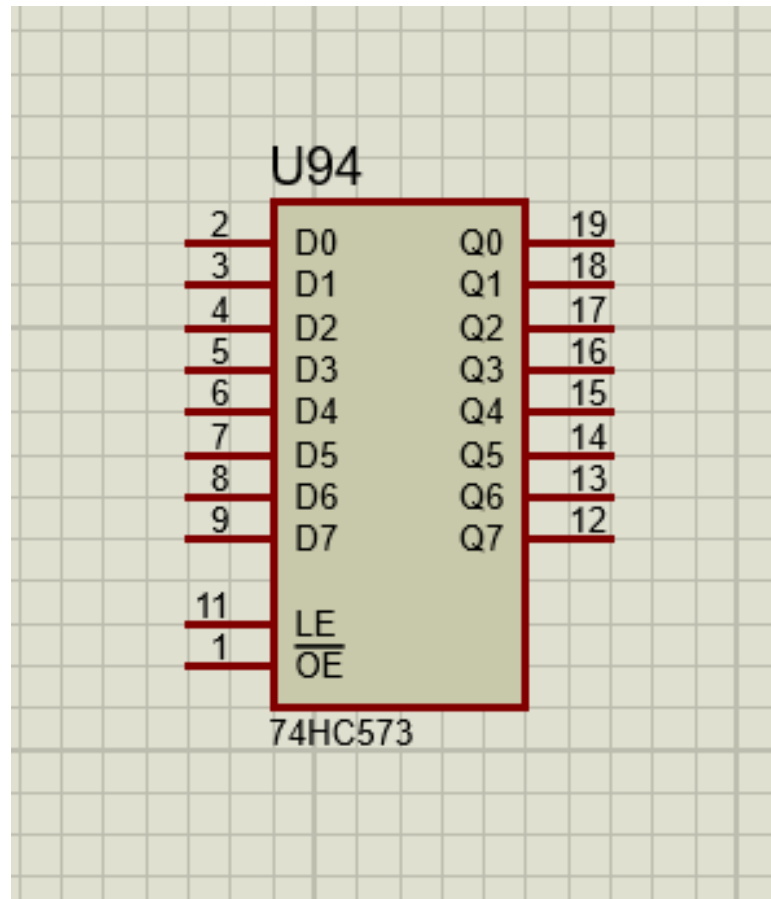


Figure 11: Hình ảnh mô phỏng của IC 74573 trên proteus



Figure 12: Hình ảnh thực tế của IC 74573

- Nguyên lý hoạt động: Cho 8 dữ liệu đầu vào D0 đến D7. Khi chân LE hoạt động ở mức thấp thì trạng thái đầu ra không thay đổi. Khi chân LE hoạt động ở mức cao thì dữ liệu đầu ra (Q0 đến Q7) sẽ ứng với dữ liệu đầu vào (D0 đến D7). Dữ liệu đầu ra sẽ chỉ thay đổi khi chân LE hoạt động ở mức cao. Còn khi hoạt động ở mức thấp thì dữ liệu đầu ra sẽ được giữ nguyên từ lần thay đổi khi chân LE hoạt động ở mức cao cuối cùng và sẽ không thay đổi cho dù dữ liệu đầu vào có như nào đi chăng nữa.

3.2.2 IC 4017

IC 4017 là một IC đếm thập phân tức đếm hệ 10, nó đếm xung clock. Khi ta đưa tín hiệu xung vào chân clock thì IC sẽ đếm xung và xuất ra 10 output tương ứng với 1 xung clock.

Tuy nhiên, trong đề tài này thì chúng em chỉ sử dụng một cổng output của IC này.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	16
Dải điện áp cung cấp	3 ~ 15V
Điện áp cung cấp thường sử dụng	5V
Tần số	5.5 MHz

- Một vài hình ảnh về IC:

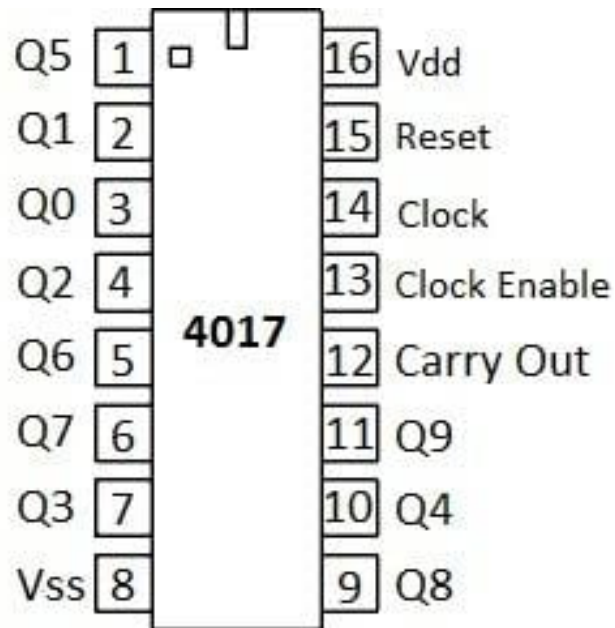


Figure 13: Hình ảnh mô phỏng của IC 4017

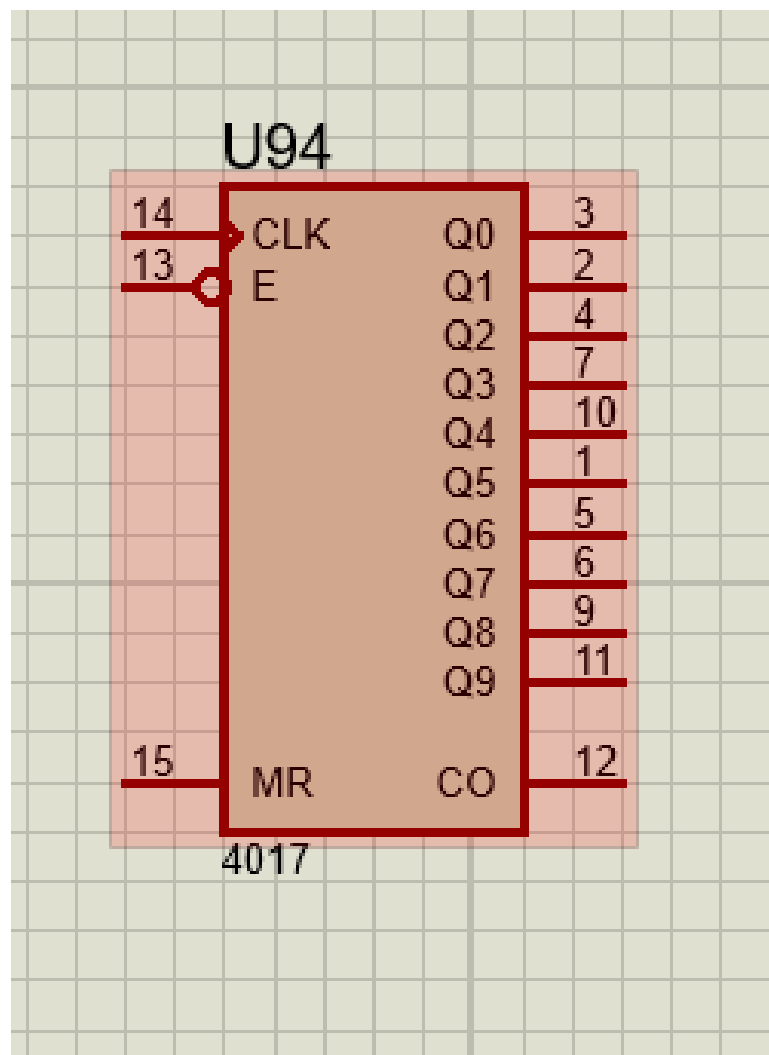


Figure 14: Hình ảnh mô phỏng của IC 4017 trên proteus



Figure 15: Hình ảnh thực tế của IC 4017

- Một vài ứng dụng: Ứng dụng trong các mạch đếm, mạch timer, ma trận LED, LED chaser và các dự án LED khác.

3.2.3 IC 4040

IC 4040 là một bộ đếm nhị phân ripple carry 12 giai đoạn. Bộ đếm tăng một số đếm trên quá trình chuyển đổi âm của mỗi xung đồng hồ. Bộ đếm được reset về trạng thái 0 bởi một logic “1” tại đầu vào reset độc lập với đồng hồ.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	16
Dải điện áp nguồn rộng	1 ~ 15V
Dòng ngõ ra	10 mA
Tốc độ trung bình	8 MHz (10 V)
Nhiệt độ hoạt động	-55 ~ 125°C

- Một vài hình ảnh về IC:

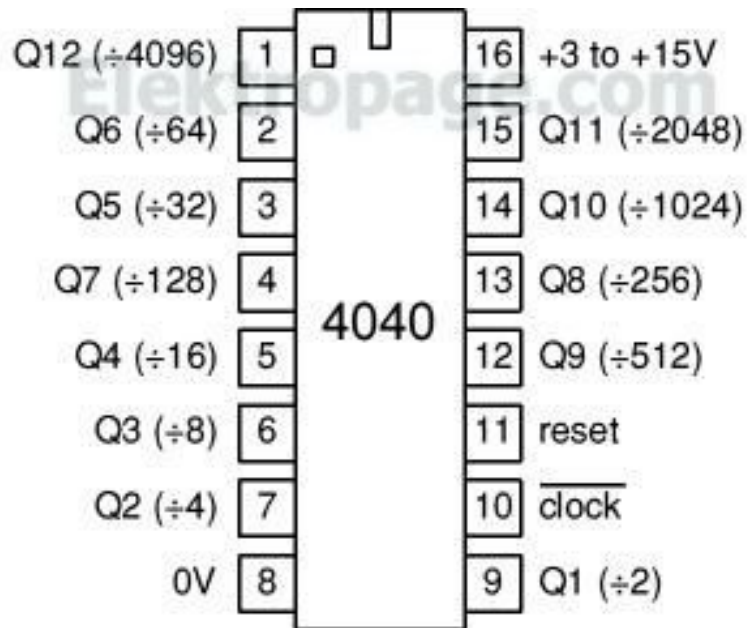


Figure 16: Hình ảnh mô phỏng của IC 4040

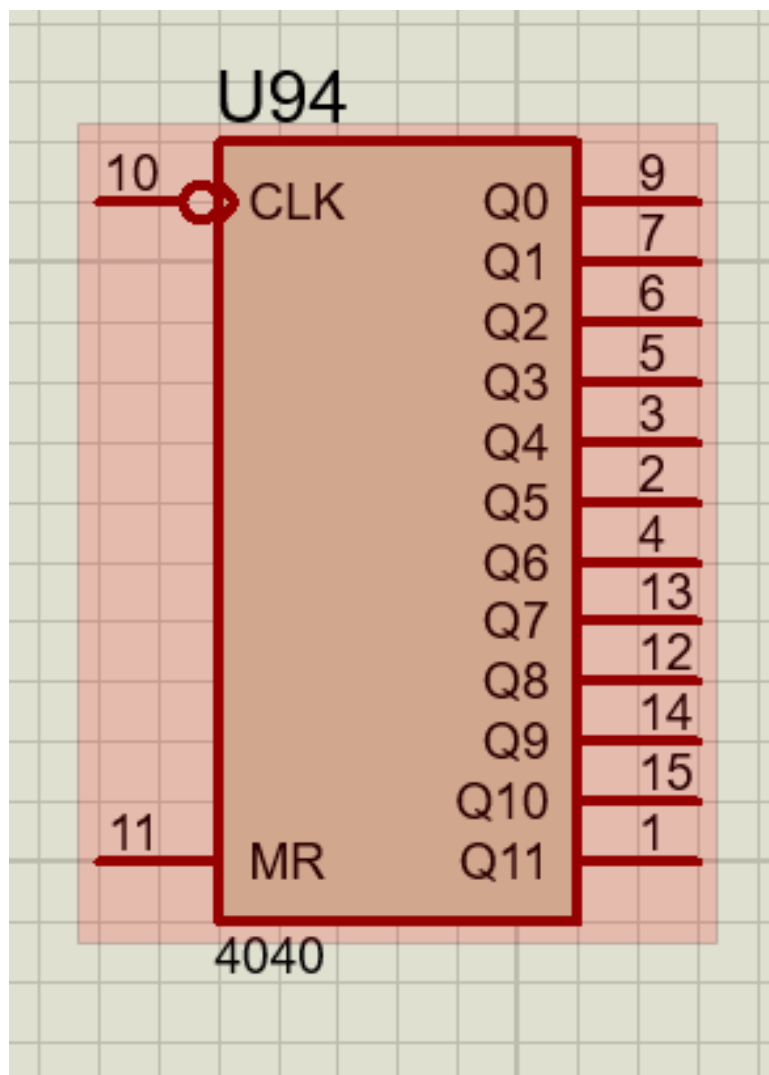


Figure 17: Hình ảnh mô phỏng của IC 4040 trên proteus

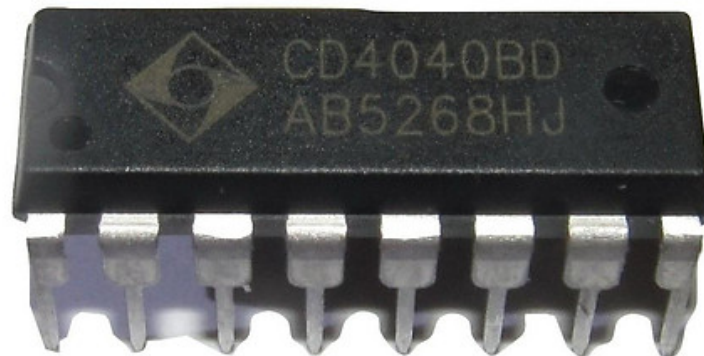


Figure 18: Hình ảnh thực tế của IC 4040

- Một vài ứng dụng: Điều khiển bộ đếm, Định thời, Bộ phân tần, Mạch trễ thời gian.

3.2.4 IC 7490

IC 7490 là một bộ đếm MOD-10 tạo mã đầu ra BCD.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	14
Công suất tiêu thụ điển hình	45mW
Tốc độ đếm cao	42MHz
Điện áp nguồn	5V
Phạm vi nhiệt độ môi trường hoạt động	-55 ~ 125°C

- Một vài hình ảnh về IC:

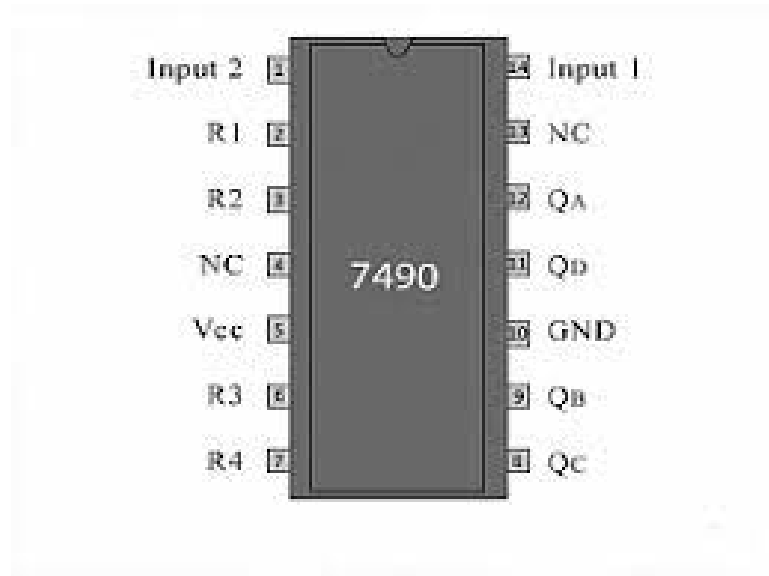


Figure 19: Hình ảnh mô phỏng của IC 7490

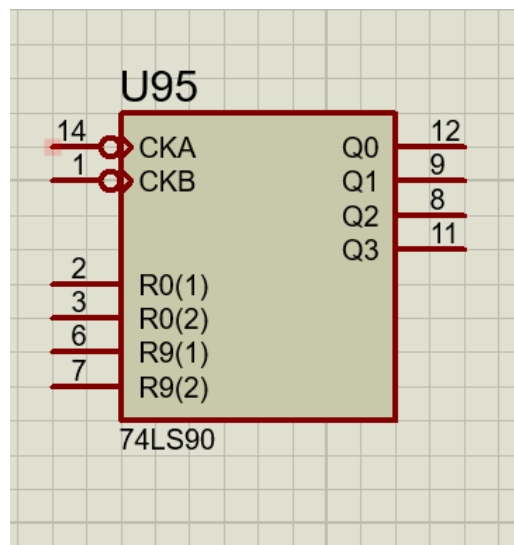


Figure 20: Hình ảnh mô phỏng của IC 7490 trên proteus



Figure 21: Hình ảnh thực tế của IC 7490

- Một vài ứng dụng: được sử dụng để đếm số nhị phân, sử dụng trong các thiết bị số có màn hình led 7 đoạn, sử dụng trong các server, mạng và Hệ thống điều khiển số,...

3.2.5 IC 74688

Là vi mạch so sánh bằng 8 bit họ TTL gồm có 8 đầu vào ($P_0 \dots P_7$) và 8 đầu đặt mức so sánh ($Q_0 \dots Q_7$). Khi $P = Q$ thì đầu ra 19 xuống mức thấp.

- Một vài thông số kỹ thuật quan trọng:

Tính năng	Thông số kỹ thuật
Số chân	20
Công suất tiêu thụ điển hình	45mW
Tốc độ xung nhịp tối đa	40MHz
Điện áp nguồn	4.75 ~ 5.25 V
Dòng điện đầu ra tối thiểu	8mA
Phạm vi nhiệt độ môi trường hoạt động	0 ~ 70°C

- Một vài hình ảnh về IC:

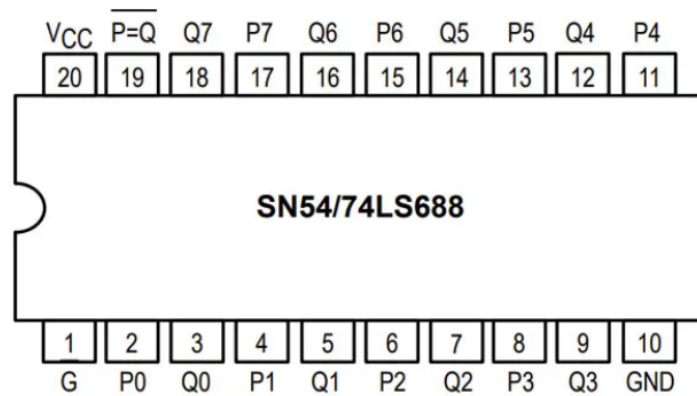


Figure 22: Hình ảnh mô phỏng của IC 74688

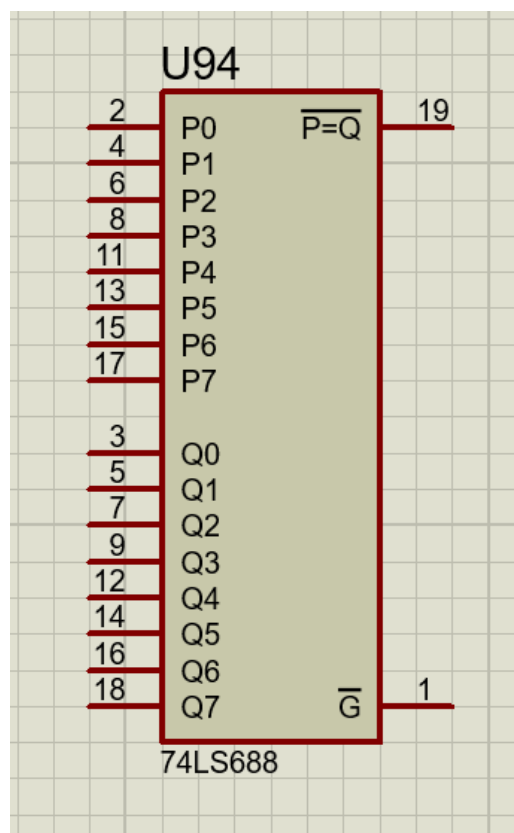


Figure 23: Hình ảnh mô phỏng của IC 74688 trên proteus

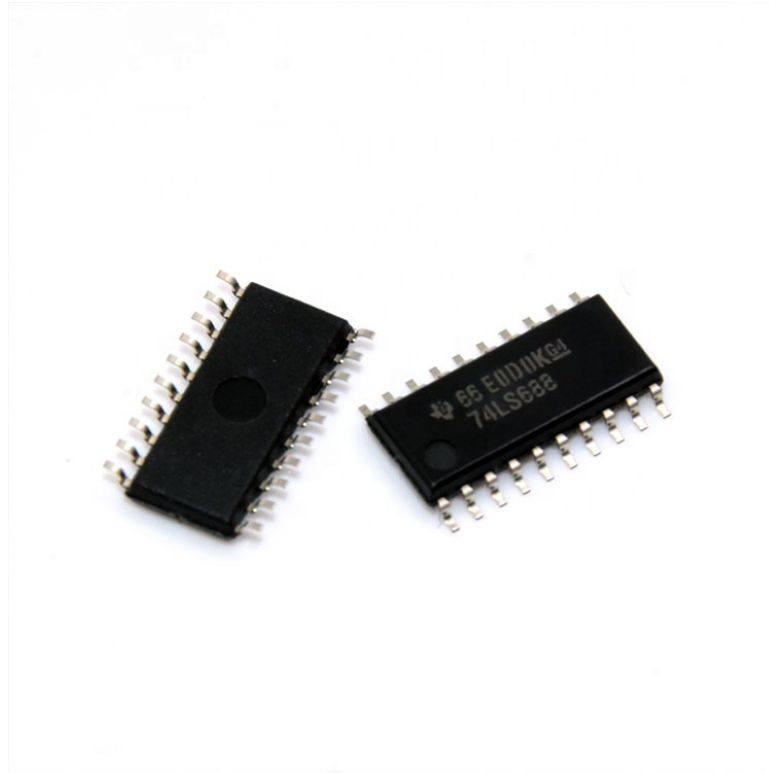


Figure 24: Hình ảnh thực tế của IC 74688

- Một vài ứng dụng: Bộ chuyển đổi tương tự sang kỹ thuật số, mạch dò null, mạch chuyển mức tín hiệu,...

Ngoài ra, trong đề tài này bọn em sử dụng các linh kiện như đèn LED, LED 7 đoạn, các cổng logic như AND, OR, XOR, NOT.

3.3 Nguyên lý phép chia

- Nguyên lý chung: Chúng ta sẽ thực hiện theo nguyên lý của phép chia không phức hồi số bị chia.
- Ta có sơ đồ thuật toán như sau:

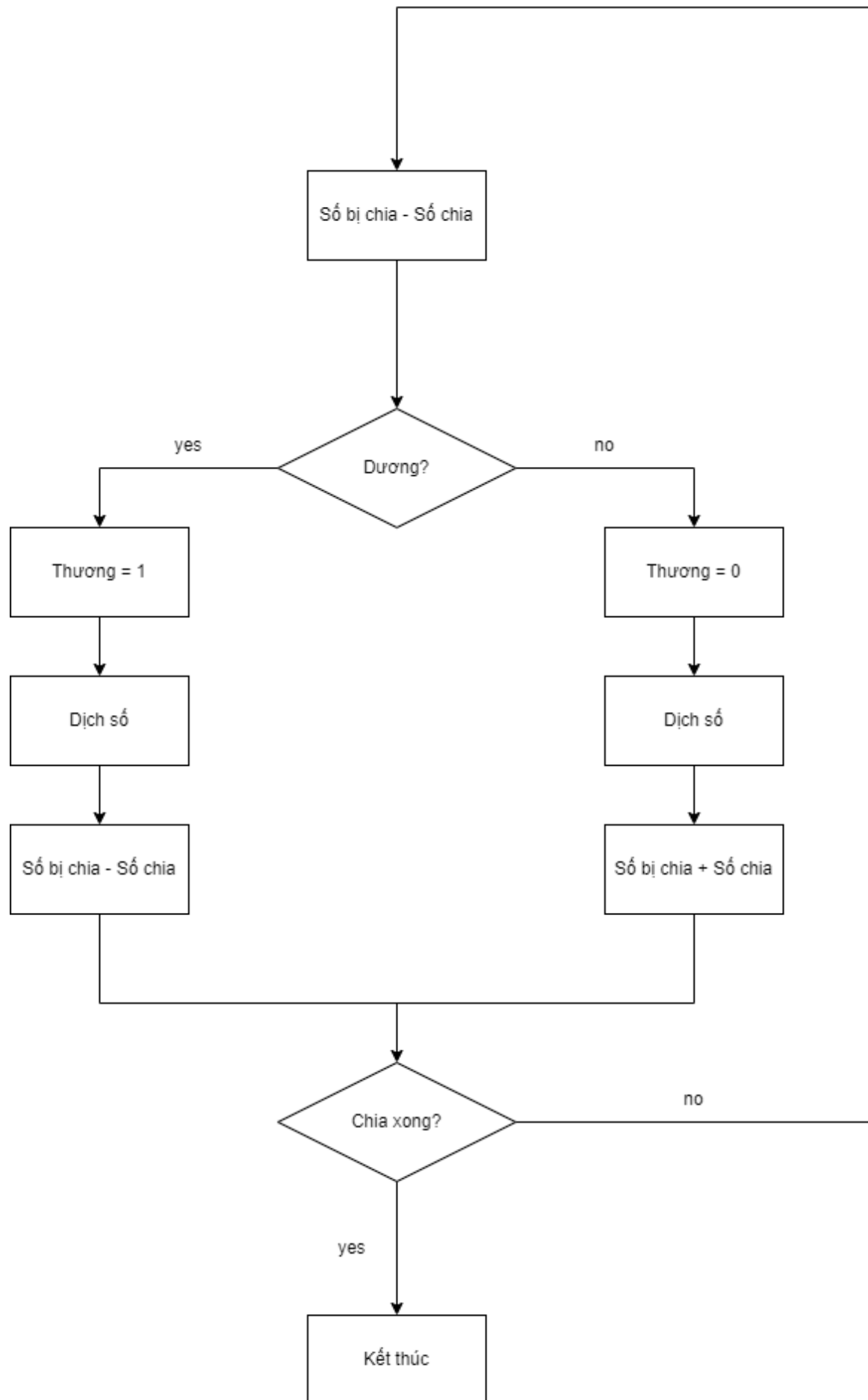


Figure 25: Sơ đồ thuật toán mạch chia

- Nếu Số bị chia lớn hơn Số chia (Số bị chia - Số chia > 0) thì thương số sẽ là 1 và dịch phải số chia 1 bit, thực hiện bài toán trừ (cộng bù 2) số bị chia cho số chia.
 - Ngược lại, thương số sẽ là 0 và dịch phải số chia 1 bit, thực hiện bài toán cộng số chia và số bị chia.
- Ví dụ 1: Thực hiện phép chia $21_{10} = 0010101_2$ cho $7_{10} = 0111_2$
 - Ta có:
Số bù 2 của 7 (0111) là 1001.
 - Từ đây ta xây dựng phép chia:

		0	0	1	0	1	0	1	1	1
		1	0	0	1				0	0
0		1	0	1	1	1			1	1
			0	1	1	1			(Thương)	
	0	1	1	1	0	0				
			0	1	1	1				
	1	0	0	1	1	1				
			1	0	0	1				
		1	0	0	0	0			(Dương)	
			0	0	0	0				
				(Số dư)						

Figure 26: Ví dụ 1

- Ta được kết quả là $0011(=3)$ và số dư là $0000(=0)$.
- Ví dụ 2: Thực hiện phép chia $21_{10} = 0010101_2$ cho $5_{10} = 0101_2$
 - Ta có:
Số bù 2 của 5 (0101) là 1011.
 - Từ đây ta xây dựng phép chia:

	0	0	1	0	1	0	1	0	1	0	1
	1	0	1	1				0	1	0	1
0	1	1	0	1	1				0	1	0
		0	1	0	1						
1	0	0	0	0	0						
		1	0	1	1						
0	1	0	1	1	1						
		0	1	0	1						
0	1	1	0	0							
		0	1	0	1						
0	0	0	0	0	1						
		0	0	0	1						

(Thương)

(âm)

(Dương)

(Số dư)

Figure 27: Ví dụ 2

- Ta được kết quả là 0100(=4) và số dư là 0001(=1).



- Tuy nhiên, ta có thể thấy ở lần tính toán cuối cùng, tức là phép cộng giữ 0111 và 0101 ta được 1100. Nhưng đây là số âm nên không thể là số dư được nên ta cần phải điều chỉnh lại bằng cách cho cộng với số chia và bỏ qua số tràn.

4 Hiện thực và mô phỏng

Để thực hiện đề tài này, chúng em quyết định xây dựng và thực hiện mạch trên proteus.

4.1 Mạch cộng 4 bit

- Linh kiện:

- Sử dụng 4 cổng XOR để đảo giá trị 4 bit của số hạng thứ nhất, nếu $MODE = 1$ sẽ lấy giá trị bù 2, ngược lại thì vẫn như cũ.
- IC 7483 là một mạch cộng 2 số 4 bit có nhớ như đã được giới thiệu ở phần lý thuyết.

- Tại input:

- Gồm hai số hạng:
 - * Số hạng thứ nhất là số bị trừ gồm 4 bit đầu vào.
 - * Số hạng thứ hai là số trừ cũng gồm 4 bit đầu vào.
- Bit nhớ đầu vào là Bit nhớ của phép tính trước (nếu có), nếu đây là phép tính đầu tiên mặc định là 0.
- Ứng với mỗi MODE, trong trường hợp $MODE = 0$, mạch cộng hai số hạng 4 bit như bình thường. Với $MODE = 1$ thì sẽ lấy số bù 2 của số hạng thứ nhất thay vì giá trị ban đầu.

- Tại output:

- Bit nhớ đầu ra là Bit nhớ bị dư ra khi phép tính bị tràn và sẽ được lưu vào phép tính sau (nếu có).
- Tổng lưu giá trị lưu của phép cộng gồm 4 bit (Có thể là 5 nếu bị tràn)

- Ta có ví dụ:

- Giả sử có input đầu vào với $MODE = 1$, Số hạng thứ nhất là 1110 (14), Số hạng thứ hai là 0011 (3), Bit nhớ đầu vào = 0.
- Ta có như sau;
 - * Vì giá trị $MODE = 1$ nên ta sẽ lấy giá trị bù 2 của số hạng thứ nhất là 0010(2).
 - * Từ đây, ta tính tổng của số hạng thứ nhất đã được lấy giá trị bù 2 và số hạng thứ hai là $0010 + 0011 = 0100$ (5).
 - * Bit nhớ đầu ra = Bit nhớ đầu vào = 0.

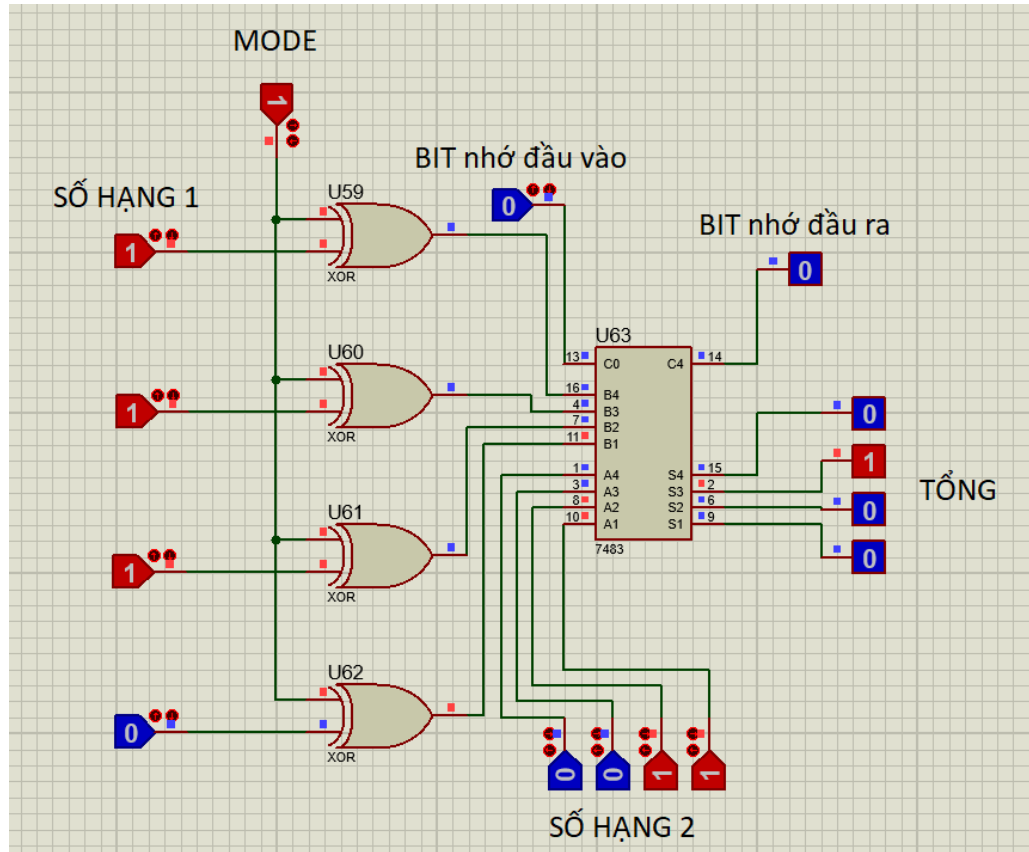


Figure 28: Ví dụ minh họa

4.2 Mạch chia số hai chữ số cho số 1 chữ số

Ở đề tài này, chúng em sẽ phải thực hiện một mạch mô phỏng phép chia số có 2 chữ số cho một số có một chữ số. Do đó, chúng em sẽ xây dựng một mạch tính toán như sau:

- 7 bit số bị chia (Để mô phỏng được các số từ 0 đến 99).
- 4 bit số chia (Để mô phỏng được các số từ 0 đến 9).
- Mạch adder 4 bit (Vì có thể cần nên ta có tối đa 7 mạch).
- LED 7 đoạn (Dùng để hiển thị kết quả).
- Output gồm thương (7 bit) và số dư (4 bit).
- Cổng NOT tại bit đầu tiên sau phép cộng 4 bit.

Để có thể hiểu rõ hơn hoạt động của mạch, ta tiến hành phân tích ví dụ sau:

- Ta có số bị chia là 31 (0011111) và số chia là 5 (1010), sau khi liên tục thực hiện các phép cộng ta sẽ được kết quả cuối cùng là 6 (0110) và số dư là 1 (0001).
- Nguyên lý của mạch trong bài này như sau:

SỐ BỊ CHIA	Số cộng	SỐ CHIA	MODE	PHÉP CỘNG 4 BIT	KẾT QUẢ
0	0000	1011	1(Mặc định)	0000 + 1011	01011
0	0110	0101	0	0110 + 0101	01011
1	0111	0101	0	0111 + 0101	01100
1	1001	0101	0	1001 + 0101	01110
1	1101	0101	0	1101 + 0101	10010
1	0101	1011	1	0101 + 1011	10000
1	0001	1011	1	0001 + 1011	01100
THƯƠNG = 0000110					

Figure 29: Ví dụ minh họa

- 31 chia 5 (0011111 : 0101).
- Số bù 2 của 5 là 11 (1011).
- MODE ban đầu mặc định sẽ là 1 và số cộng ban đầu là 0000.
- Ta tiến hành cộng 4 bit đầu của số bị chia cho số chia theo như nguyên lý mà ta đã đề cập ở lý thuyết. Ta được một bit tràn với 4 bit. Bit tràn sẽ là bit của thương, bit sẽ là bit ngược của MODE tiếp theo và 3 bit sau sẽ là 3 bit đầu của số cộng với bit tiếp theo của số bị chia, bit còn lại của bit tiếp theo sẽ được lấy từ bit số bị chia giống như nguyên lý ở lý thuyết.
- Tính toán như vậy, ta được kết quả là 0000110(6) và số dư 4 bit cuối của kết quả cộng với số chia (1100 + 0101 = 0001(1)).

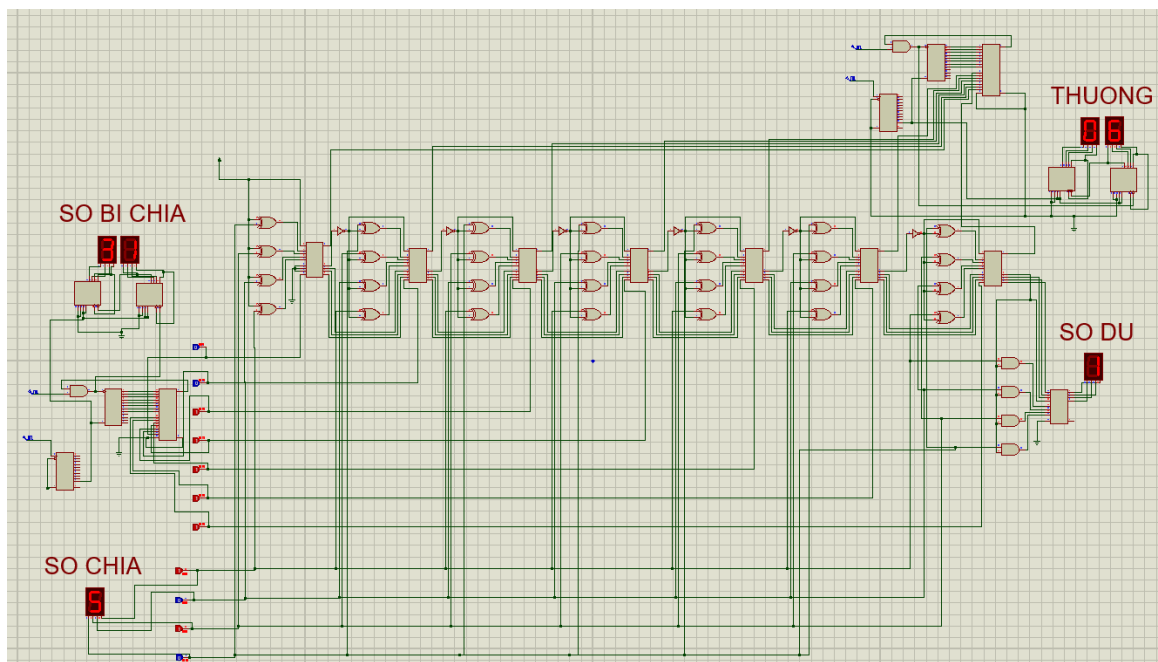


Figure 30: Kết quả phép chia (Chưa xây dựng mạch lưu)

4.3 Mạch nhớ và lưu kết quả

Để có thể nhớ và lưu được kết quả, nhóm chúng em quyết định sử dụng IC 74573 đã được giới thiệu ở phần cơ sở lý thuyết. Với mỗi phần kết quả (Thương và Dư), chúng em sẽ sử dụng một IC 74573 để lưu trữ riêng cho

từng phần và sử dụng các công tắc để thao tác và hiển thị kết quả.

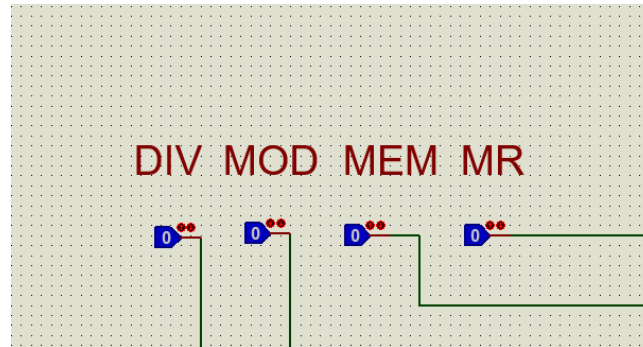


Figure 31: Các công tắc trong mô phỏng

- DIV: Bao gồm các cổng AND với đầu vào là các đầu ra mang C4 của các IC 7483, đầu vào còn lại là DIV. Chỉ khi DIV = 1 thì mới cho phép các đầu ra C4 này đi qua và thực hiện các phép tính toán tiếp theo.

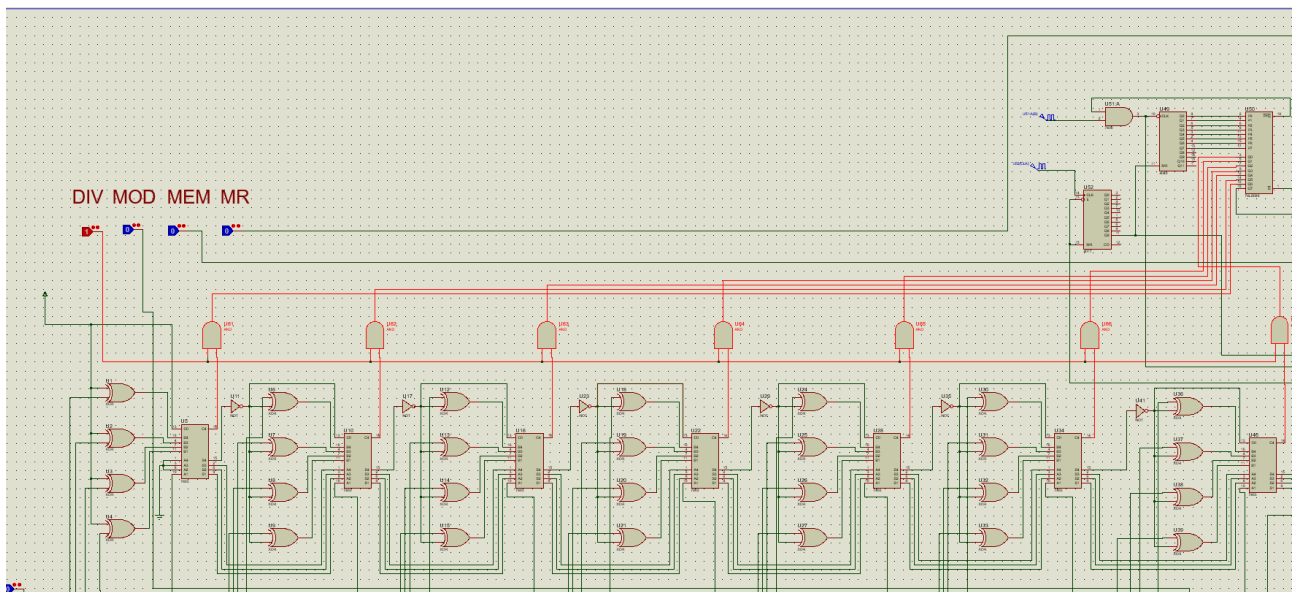


Figure 32: Hiện thực công tắc DIV(phần màu đỏ)

- MOD: Cũng sử dụng các cổng AND như DIV với đầu vào là các kết quả đầu ra của IC 7483 phân tính toán số dư và đầu vào còn lại là MOD. Khi MOD = 1 thì sẽ cho phép các kết quả đi qua và thực hiện các phép tính tiếp theo. Khi MOD = 0 thì ngược lại.

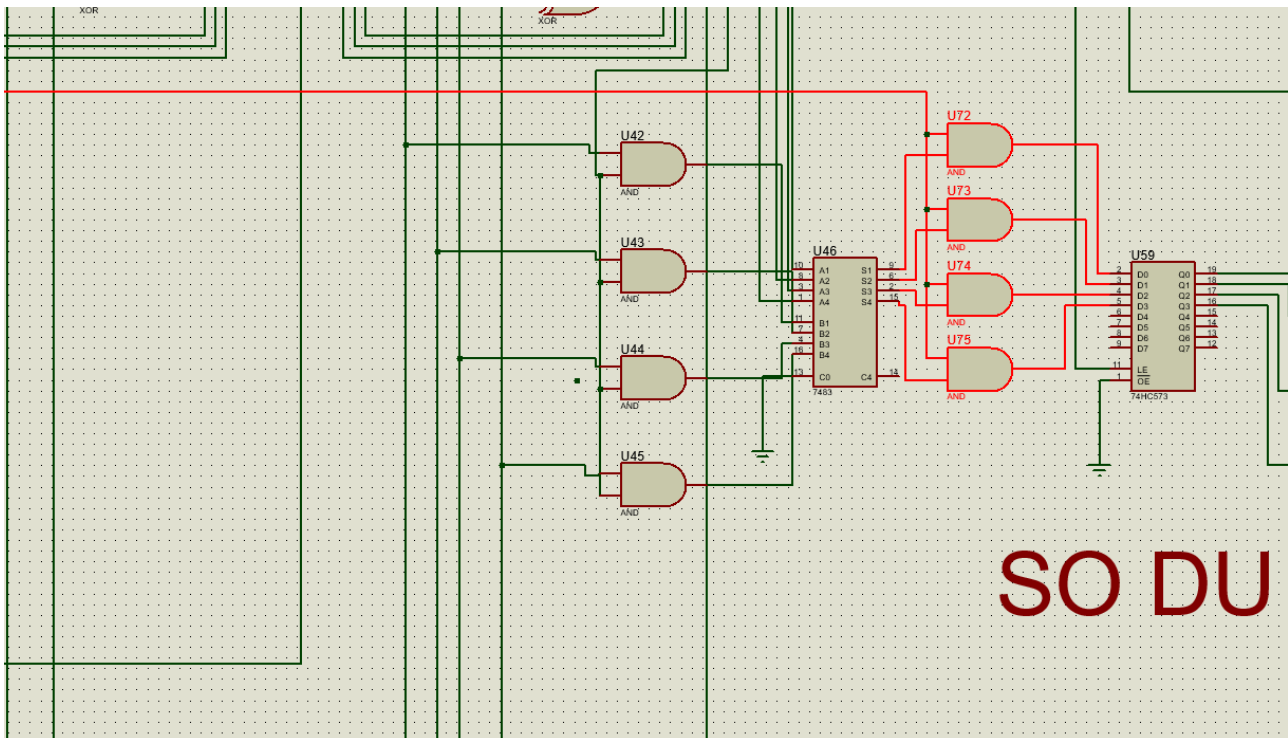


Figure 33: Hiện thực công tắc MOD(phần màu đỏ)

- MEM: Ta sử dụng một mạch song song. Một cạnh được nối với NOT và đi vào LE của IC 74573 ở phần lưu số dư. Cạnh còn lại đi vào LE của IC 74573 ở phần lưu thương số. Nghĩa là khi MEM = 1 thì IC 74573 ở phần thương số sẽ tiến hành lưu kết quả thương đã tính toán ở phần trước đó vào trong IC và ngược lại.

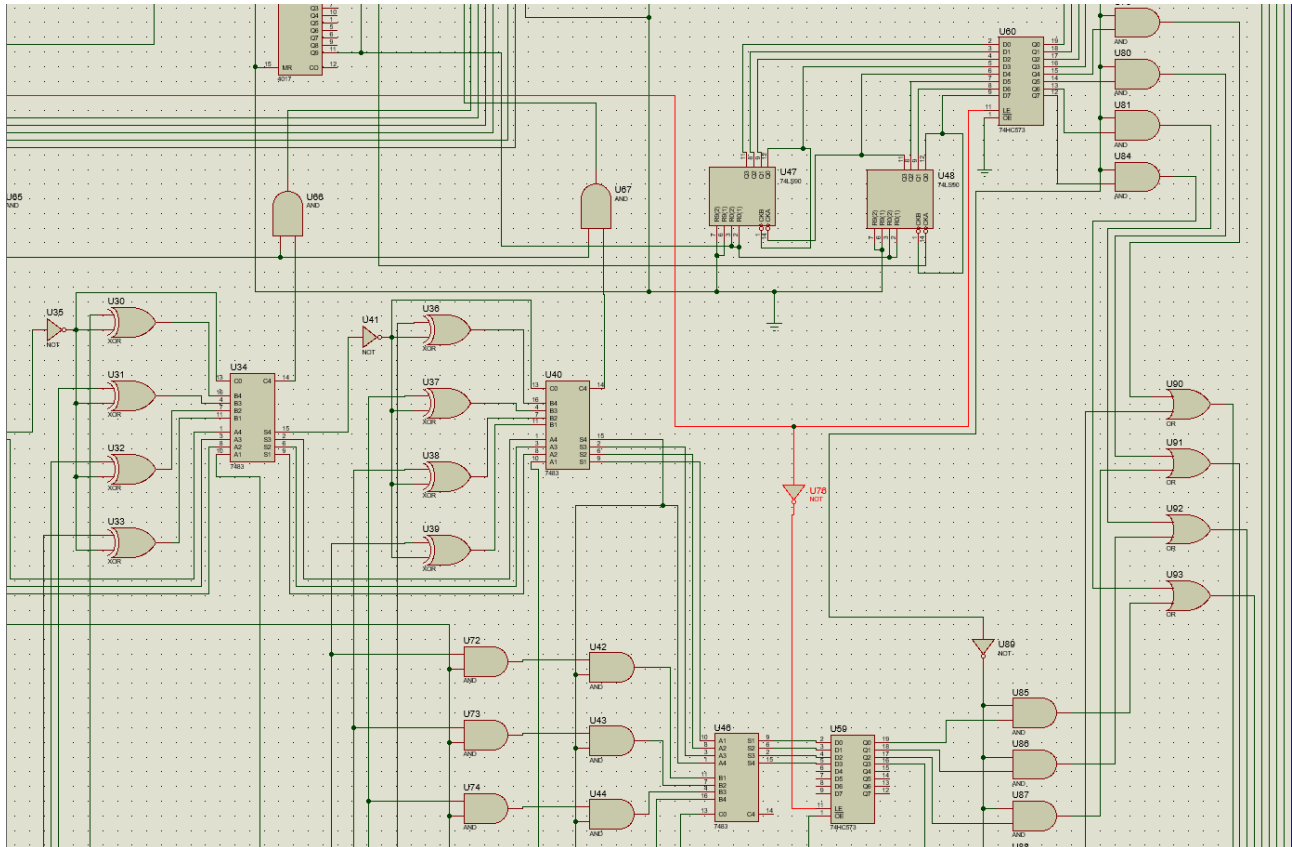


Figure 34: Hiện thực công tắc MEM(phần màu đỏ)

- MR: Ta sử dụng các cổng AND, OR và NOT như ở hình bên dưới. Ta cũng sử dụng một mạch song song với một cạnh được nối với NOT đi vào số dư, cạnh còn lại đi vào thương số. Ở các kết quả, mỗi bit sẽ được nối với đầu vào của cổng AND và đầu vào còn lại đến từ mạch song song như đề cập trước đó. đầu ra của các cổng AND sẽ là đầu vào của cổng OR để đi đến LED 7 đoạn. (Vì phần số dư là một chữ số là 4 bit nên có 4 cổng OR với đầu vào là bit hàng đơn vị của thương số và phần số dư, 4 bit hàng chục đi thẳng vào LED). Nếu $MR = 1$ thì ở phần thương số, các cổng AND sẽ cho kết quả đi qua và phần dư sẽ không cho phép đi qua nên các cổng OR sẽ nhận bit phần thương số và đi vào LED. Với $MR = 0$ thì ngược lại, khi đó 4 bit ở hàng chục sẽ không được đi qua nên là LED hàng chục bằng 0 và hàng đơn vị sẽ nhận phần dư.

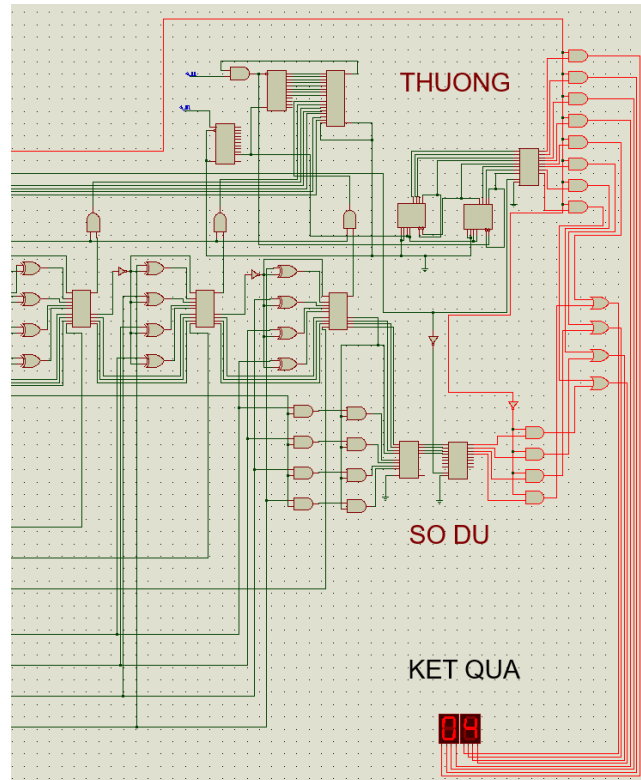


Figure 35: Hiện thực công tắc MR(phần màu đỏ)

4.4 Kết quả chạy thử

Một vài kết quả thu được trên proteus:

- Thực hiện phép chia $21_{10} = 0010101_2$ cho $7_{10} = 0111_2$

– Phép chia:

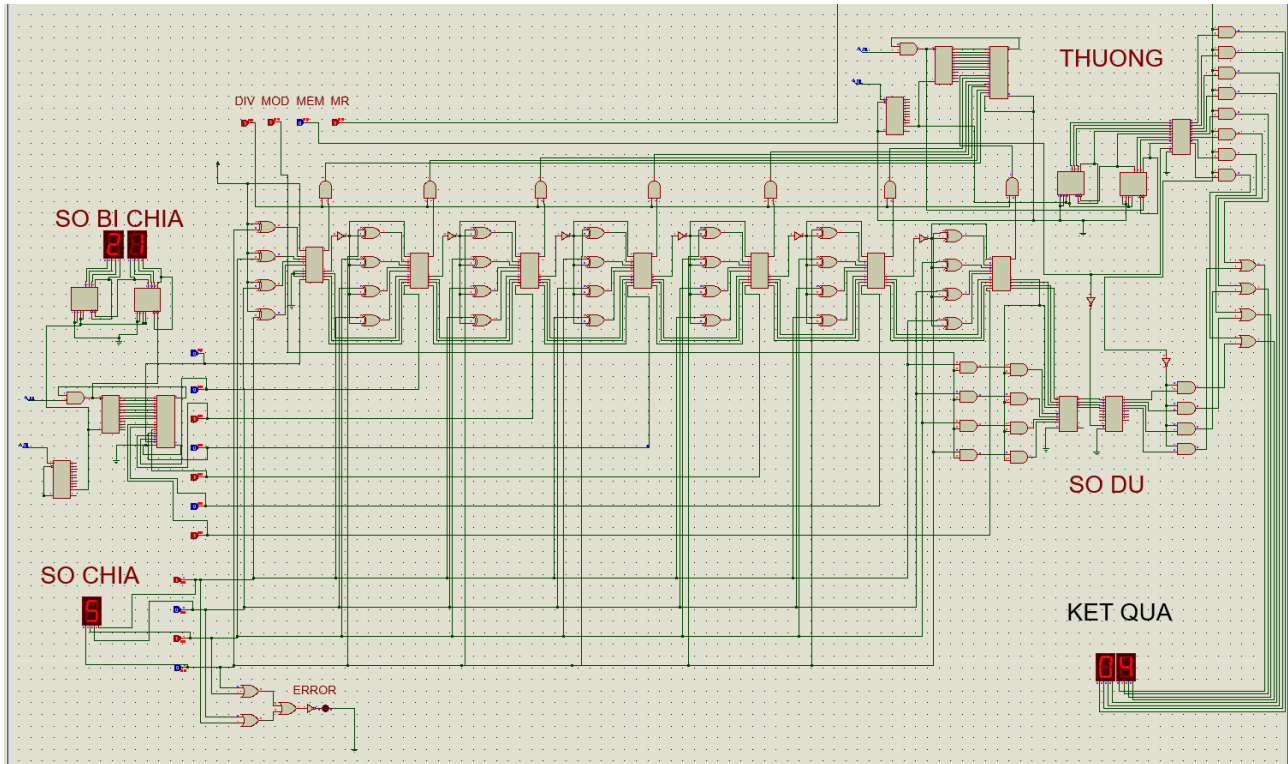


Figure 36: Phép chia

– Phép lấy dư:

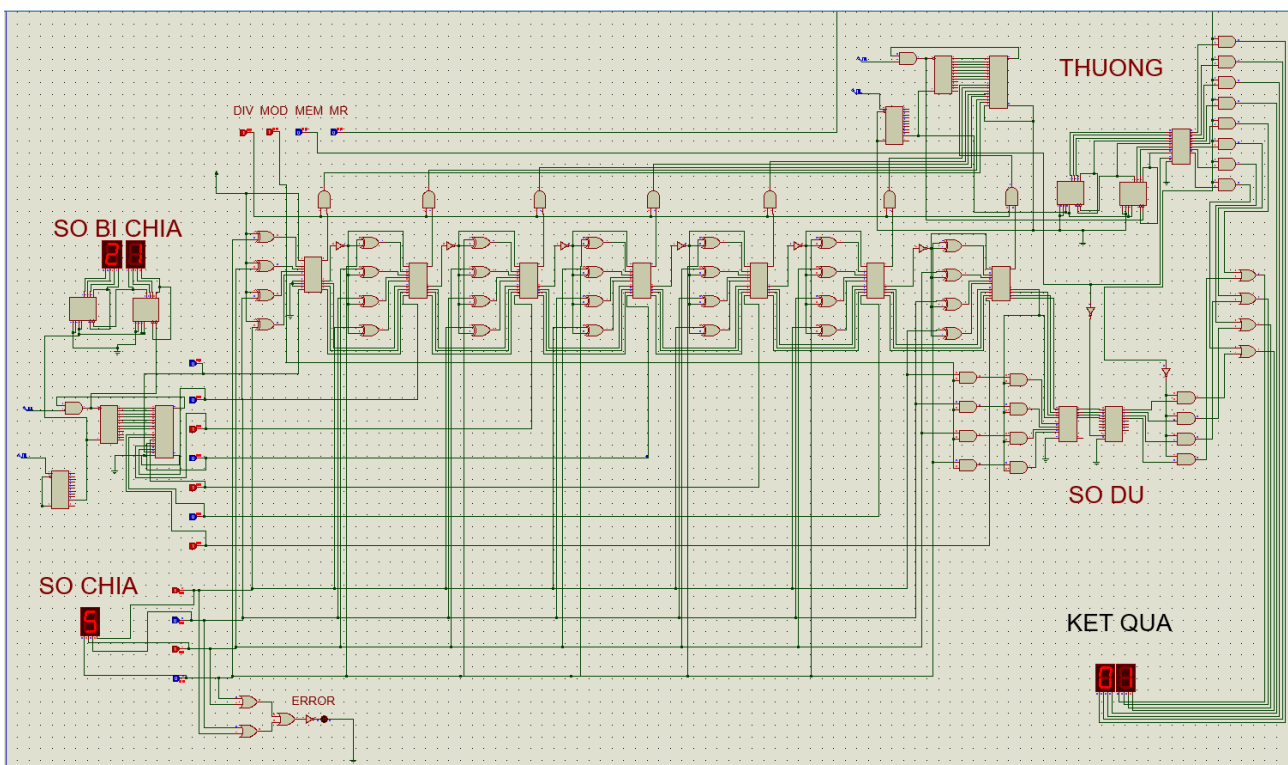


Figure 37: Phép lấy dư

- Thực hiện phép chia $21_{10} = 0010101_2$ cho $5_{10} = 0101_2$

– Phép chia:

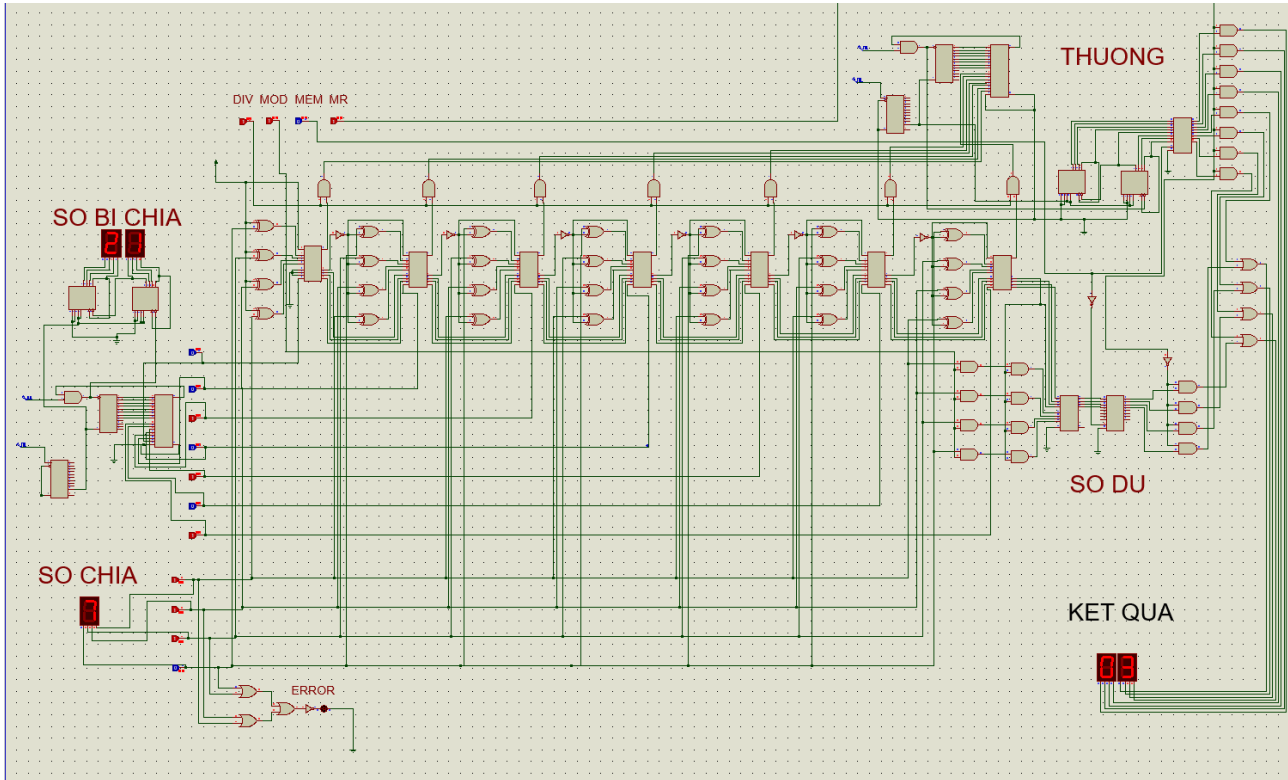


Figure 38: Phép chia

– Phép lấy dư:

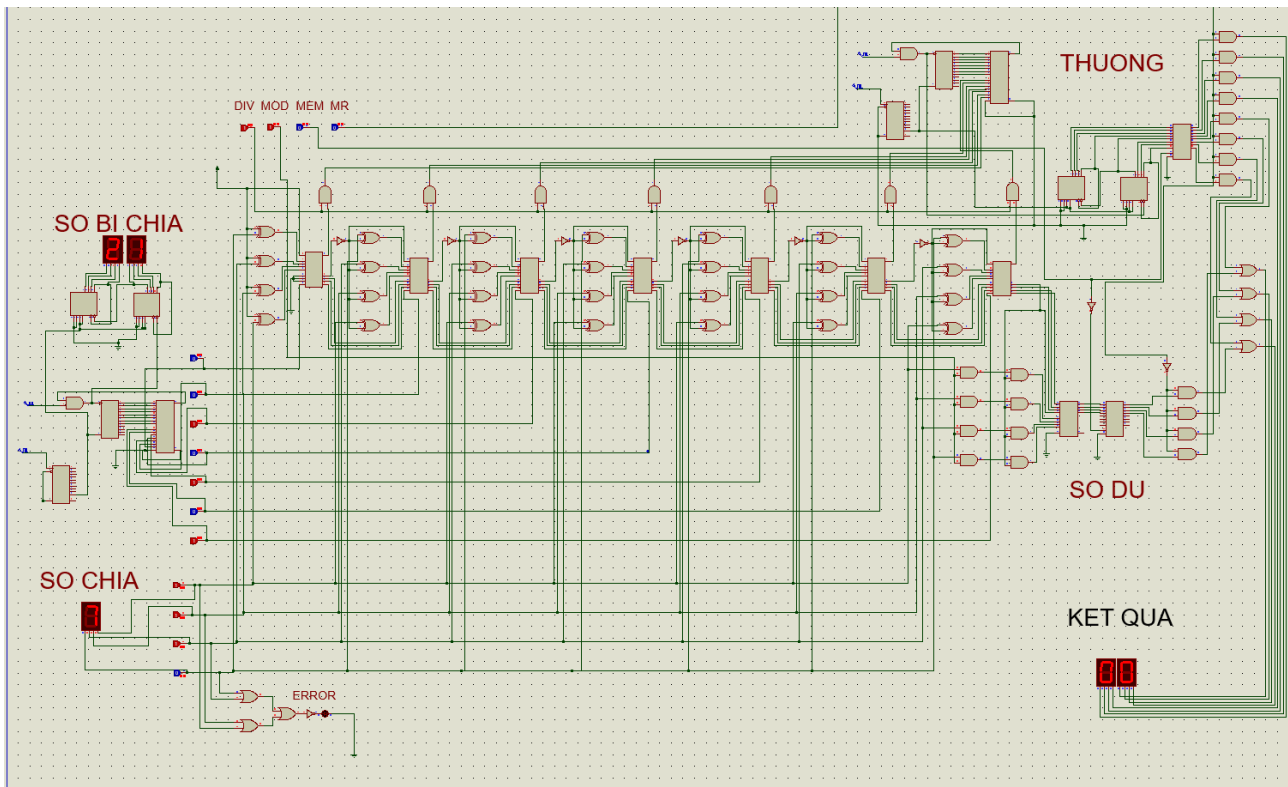


Figure 39: Phép lấy dư

- Thực hiện phép chia $83_{10} = 1010011_2$ cho $8_{10} = 1000_2$
Ở phép chia này, tính toán theo số thập phân thì ta được thương là 10 và số dư là 3.

– Phép chia:

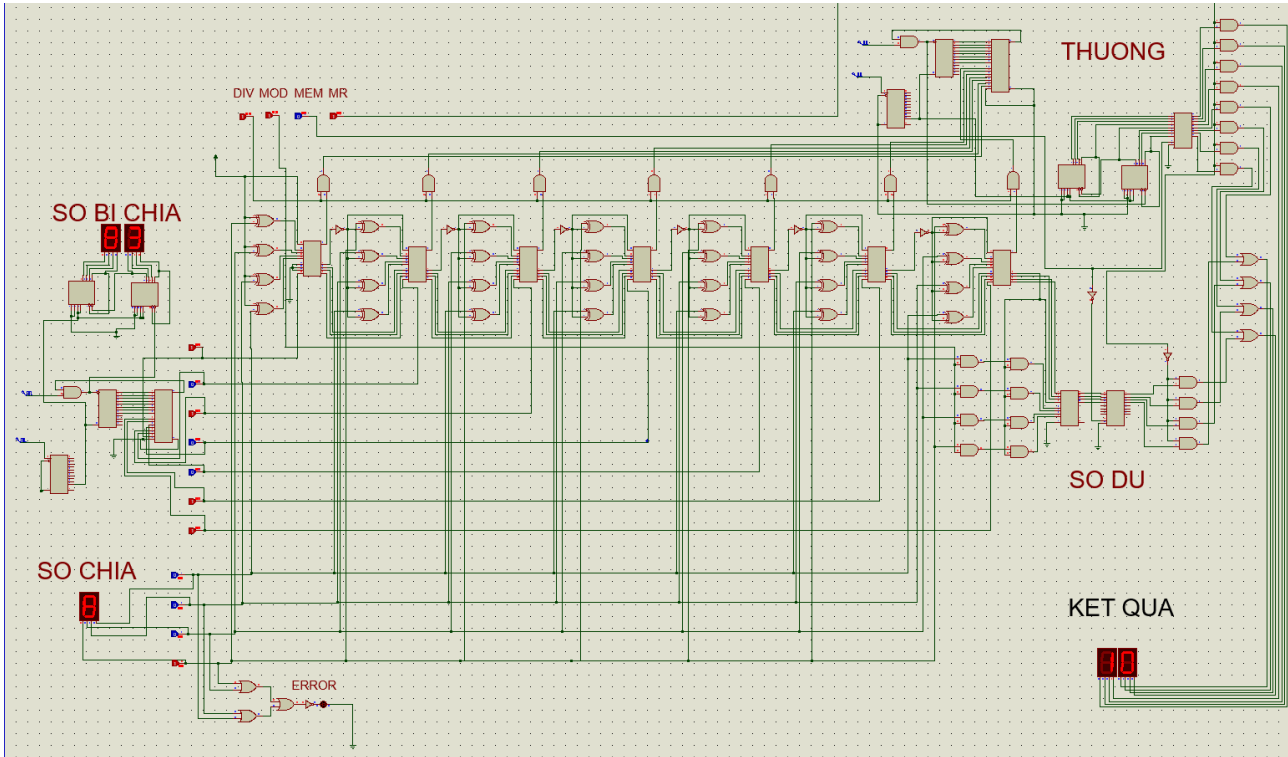


Figure 40: Phép chia

– Phép lấy dư:

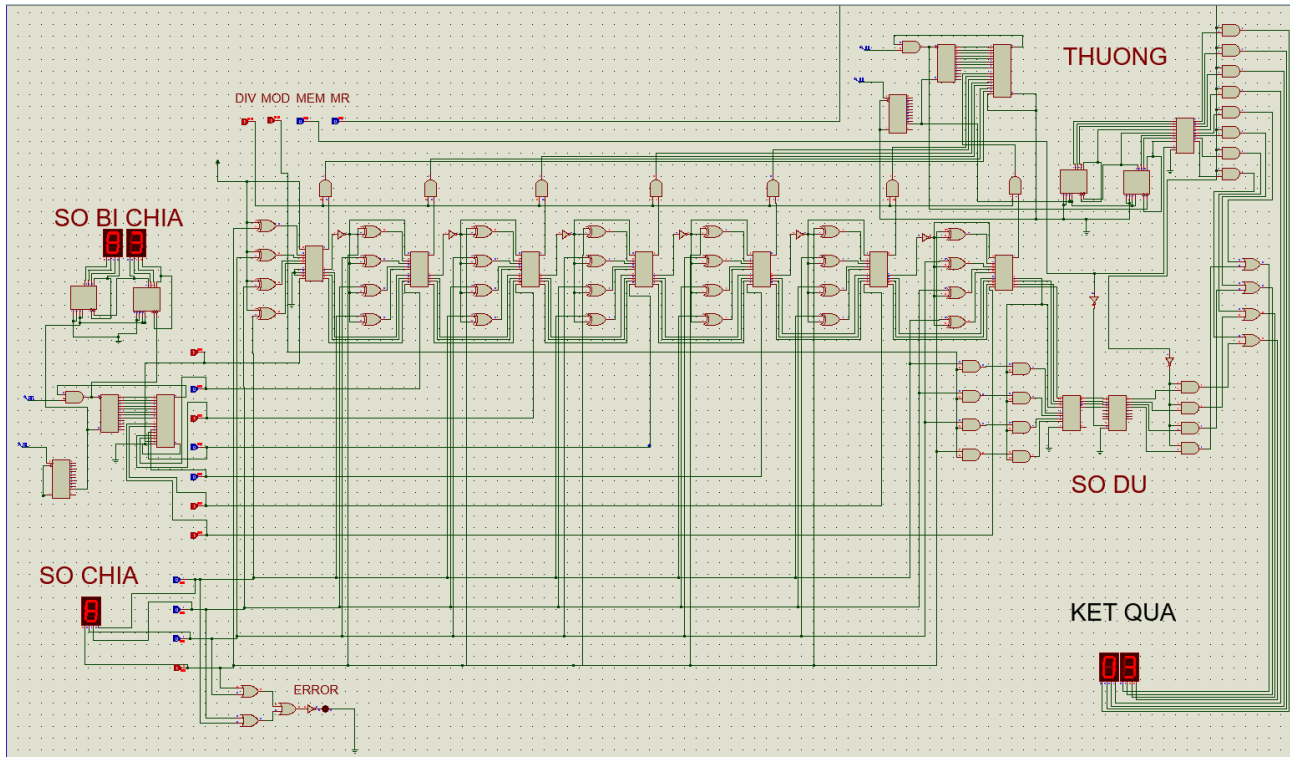


Figure 41: Phép lấy dư

- Trong trường hợp số chia = 0 thì đèn LED sẽ sáng lên báo hiệu lỗi.

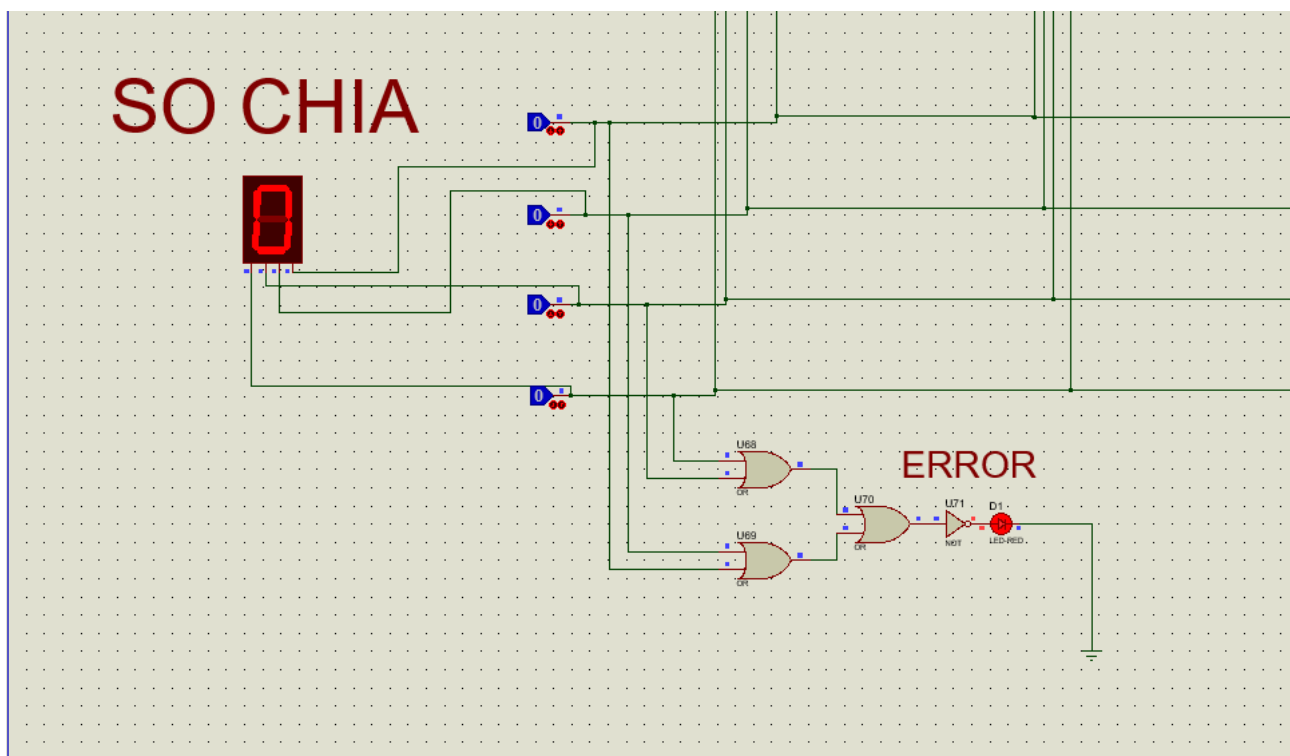


Figure 42: Đèn LED sáng khi nhập số 0

- Video mô phỏng kết quả của nhóm: <https://www.youtube.com/watch?v=FRzfxxyZIsq>



5 Một vài vấn đề gặp phải trong quá trình thực hiện đề tài

Qua quá trình thực hiện đề tài, chúng em đã gặp phải một vài khó khăn và vấn đề trong quá trình thực hiện:

- Đầu tiên là cách bố trí, đi dây của mạch trong đồ án chưa được khoa học. Nhiều chỗ dây còn chồng chéo. Bố trí LED hiển kết quả chưa được ưng ý. Mạch còn phức tạp và chưa có hiệu quả.
- Về kết quả tính toán:
 - Qua quá trình kiểm thử, chúng em phát hiện bài làm của chúng em còn gặp vấn đề ở phép chia cho số 9 mặc dù không có lỗi khi số bị chia có giá trị từ 64 trở lên.

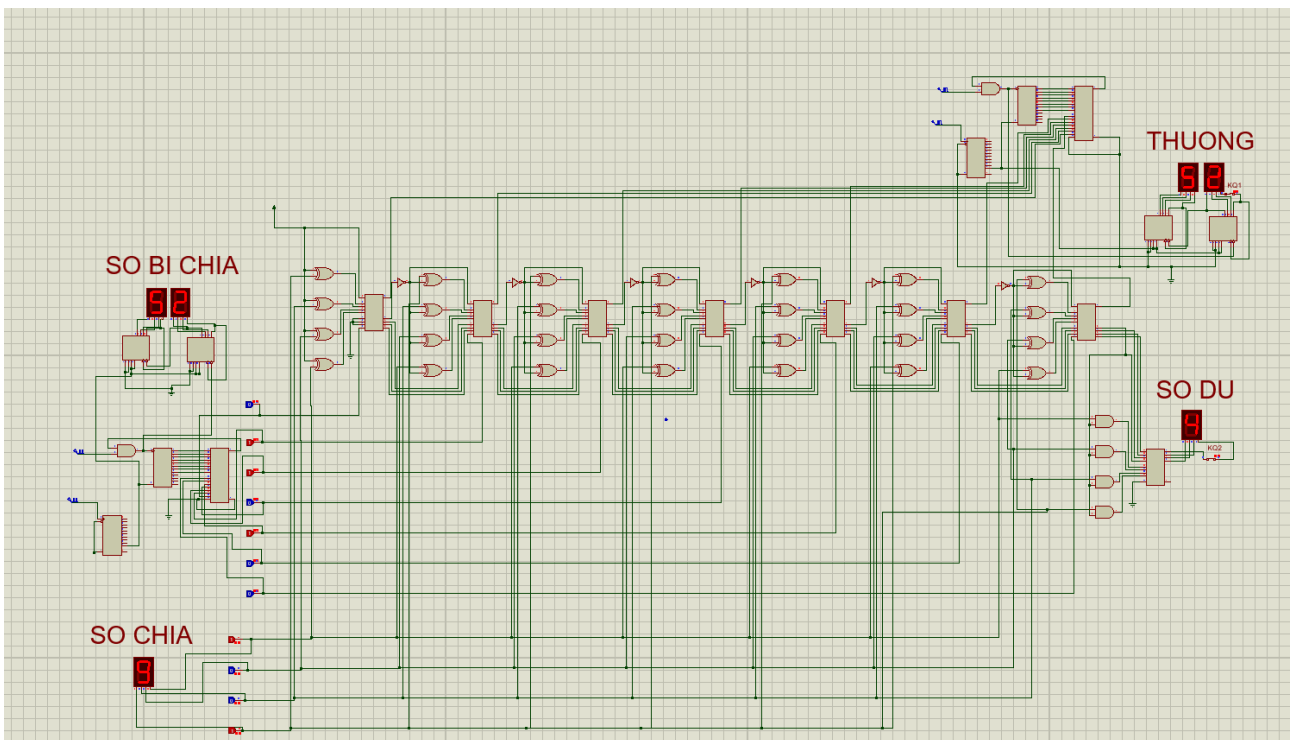


Figure 43: Lỗi khi thực hiện phép chia cho 9 (mạch chưa có lưu)

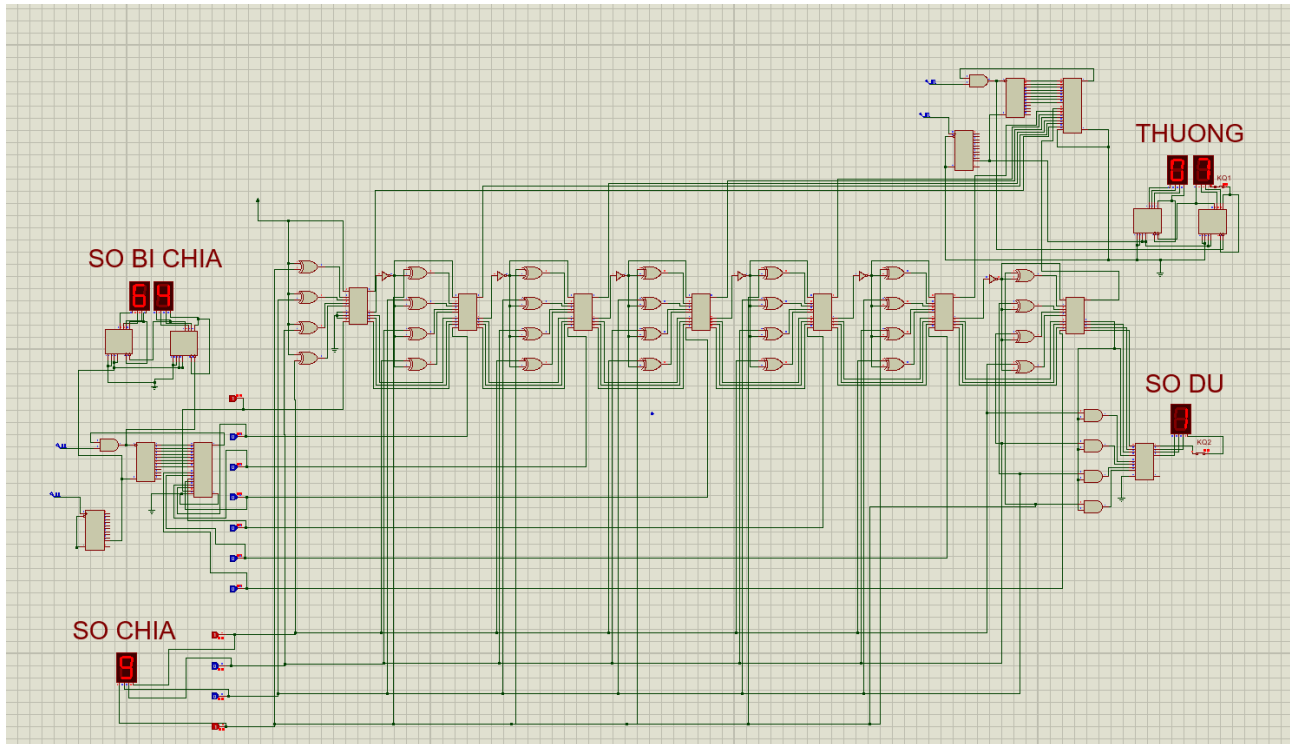


Figure 44: Phép chia 64 cho 9 (mạch chưa có lưu)

6 Tài liệu tham khảo

- 74LS688 8-bit Magnitude Comparator.
Truy cập từ: <https://datasheethub.com/74ls688-8-bit-magnitude-comparator>
- 74LS83 THÔNG SỐ KỸ THUẬT SỐ ĐỒ CHÂN DATASHEET.
Truy cập từ: <https://dientutuonglai.com/tim-hieu-74ls83.html>
- Nguyễn Trung Lập, Giáo trình kỹ thuật số
- IC 74HC573.
Truy cập từ: <http://robocon.vn/detail/ic49-ic-74hc573a-ic-cho-tu-lieu.html>
- IC 74LS90 DIP14.
Truy cập từ: <https://dientutuonglai.com/ic-74ls90-dip14.html>
- Mạch cộng toàn phần và mạch cộng bán phần.
Truy cập từ: <https://dientutuonglai.com/mach-cong-toan-phan-va-mach-cong-ban-phan.html>
- MẠCH ỨNG DỤNG IC 4017.
Truy cập từ: <https://dientutuonglai.com/mach-ung-dung-ic-4017.html>
- Tìm hiểu IC CD4040.
Truy cập từ: <https://dientutuonglai.com/tim-hieu-cd4040.html>