**Negatif seviye** Pozitif seviye **Negatif kenar Pozitif kenar** tetikleme tetikleme tetikleme tetikleme CLK CLK D D D D CLK CLK Q Q Q

m-bit kaydedici Giriş Veri Yolu CLK D0 Q0 CLK CLK CLK 8-bit 8-bit D D D D7 Q7 CLK OE Q Q Q Giriş Çıkış kontrolü kontrolü 3-durumlu Çıkış veri yolu Qm-2 Qm-1 Q0

Hafıza, ortak giriş/çıkışlara, yazma/okuma kontrol sinyallerine sahip eşit uzunluktaki saklayıcıların bir tümdevre içinde sıralanmasıyla oluşur.

CS (Chip Select) : hafıza tümdevresinin aktif olması için kullanılan sinyal

WE (Write Enable) : hafıza tümdevresi üzerinde <u>yazma</u> işlemini aktif eden sinyal

OE (Output Enable) : hafıza tümdevresi üzerinde okuma işlemini aktif eden sinyal

**RWM** 

ROM'da WE yok, CS yerine CE (Chip Enable) var.

n 2 x m --> n-bit adres giriş hattına ve m-bit kelime uzunluğuna sahip hafıza n her biri m-bit olan 2 tane kelime

1K x 8 --> her biri 8-bit olan 1024 tane hücre

256 x 1b --> her biri 1 bit olan 256 tane hücreye sahip hafıza

256 x 8b --> her biri 8 bit olan 256 tane hücreye sahip hafıza (256B hafıza)