



سوال ۱.

- واحد پردازش مرکزی (CPU) – حافظه (Memory) – درگاه های ورودی / خروجی (I/O Ports)
- هنگام انتقال اطلاعات بین واحد های درونی میکروکنترلر (CPU و Memory و I/O Ports)، سیگنال های عملیاتی (Read و Write) (ارتباط با حافظه) و Chip Select (دیکدر تشخیص آدرس)) برای مشخص کردن اعمال مختلف نیاز دارند که وظیفه مهیا کردن آنها بر Control Bus است.
- حافظه یکی از واحد های اصلی میکروکنترلر هاست که وظیفه ذخیره اطلاعات را دارد. این اطلاعات شامل data و instruction است که این اطلاعات را از طریق گذرگاه داده در اختیار CPU می گذارد. حافظه به دو نوع کلی Serial Access و Random Access تقسیم می شود که هر کدام انواع مختلفی دارند.
- برای نوشتن اطلاعات ۳ مرحله وجود دارد که با جابجا کردن هر کدام از این مراحل با یکدیگر ممکن است عملیات نوشتن به صورت صحیح انجام نشود. به عنوان مثال جابجایی مرحله ۲ و ۳ باعث ثبت اطلاعات اشتباه و آوردن مرحله ۳ به ابتدا باعث ثبت اطلاعات اشتباه در مکان اشتباه خواهد شد.



شماره تکلیف: ۲

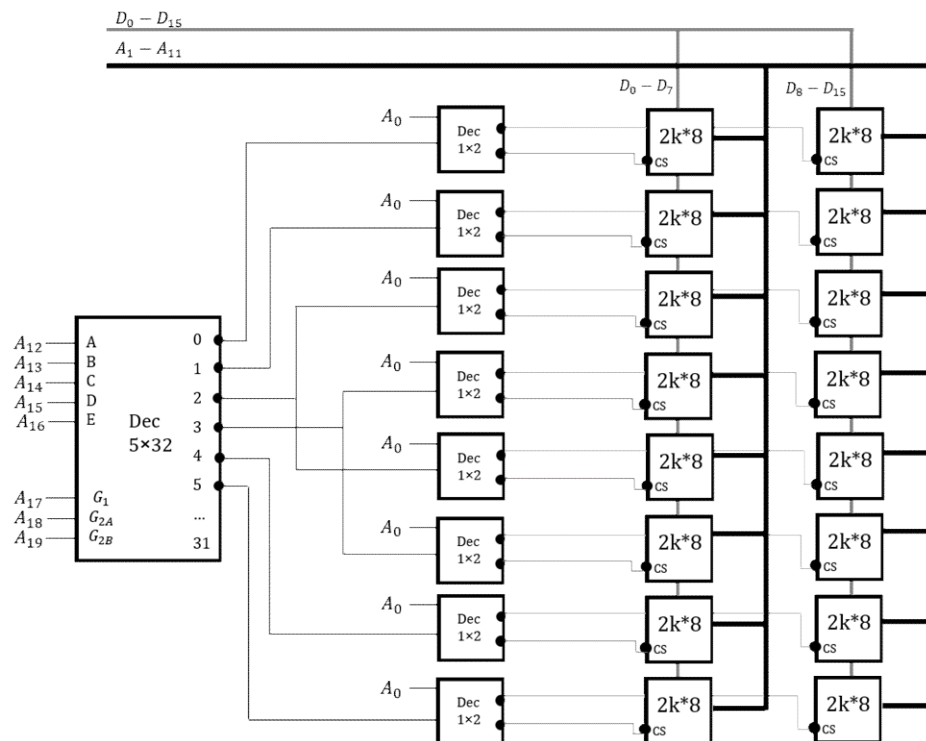
سوال ۲.

با توجه به ۱۶ بیتی بودن گذرگاه داده و ۸ بیتی بودن عرض هر تراشه، به $\frac{16b}{8b} = 2$ بانک نیاز داریم که ۱ بیت کم ارزش را اشغال می کند.

از آنجایی که فضای کل حافظه RAM دارای ۲ قسمت ۱۶ کیلوبایتی است که قسمتی از آنها باهم همپوشانی دارند، پس کل فضای در دسترس باید ۳۲ کیلوبایت باشد ولی فضای قابل استفاده باید ۲۴ کیلوبایت باشد. بنابراین به $\frac{32kB}{2 \times 2kB} = 8$ ردیف بانک داده نیاز داریم ولی قسمتی از آنها باهم همپوشانی منطقی دارند. (یعنی هنگام فعال شدن، ۲ ردیف از قسمت همپوشانی همزمان باهم فعال می شوند و در قسمت Chip Select دیکودر های انتخاب Row این مورد لحاظ می شود).

با توجه به اینکه تراشه ها $2KB \times 8 = 2^{11}$ هستند، پس به ۱۱ بیت برای آدرس دهی درون تراشه ای نیاز داریم. (بیت ها به تعداد گذرگاه آدرس یا ۲۰ تست). (Bank Decoder و In Chip) (XXXX XXXX XXXX XXXX XXXX)

از ۸ بیت باقی مانده، ۵ بیت برای تشخیص دیکورد ROW ها و ۳ بیت باقی مانده برای enable به کار می روند. (Bank Decoder و In Chip و Row Decoder و Enable) (XXXX XXXX XXXX XXXX XXXX)





شماره تکلیف: ۲

سوال ۳.

$$\text{اندازه کل} = \frac{2^{32} \times 32b}{8} = \frac{2^{32} \times 4B}{8} = \frac{2^{34}}{8} = 2^{31} = 2^1 \times 2^{30} = 2 \text{ GB} \quad (\text{الف})$$

(ب)

با توجه به اینکه تعداد segment ها ۸ تاست، پس برای آدرس دهی شماره chip ها از ۳ بیت با ارزش آدرس استفاده می کنیم. (Segment و In Chip) (XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX)

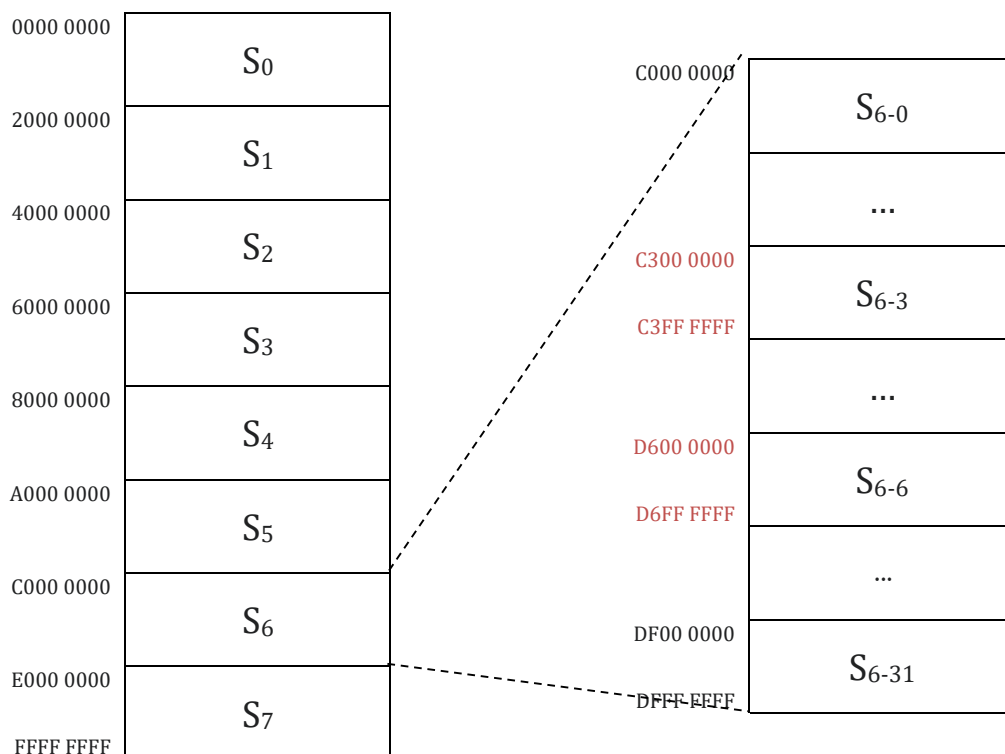
از ۲۹ بیت باقی برای آدرس دهی داخل تراشه استفاده می کنیم. (*)

$$2^{29} = (10\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000)_2 = (2000\ 0000)_{16}$$

برای آدرس دهی زیربخش ها، با توجه به اندازه هر زیربخش $\frac{2^{31}B}{2^{26}B} = 32$ زیربخش داریم که برای آدرس دهی آن ۵ بیت نیاز داریم. (Segment و Sub Segment و In Chip) (XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX)

از ۲۴ بیت باقی برای آدرس دهی داخل تراشه استفاده می کنیم. (*)

$$2^{24} = (1\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000)_2 = (100\ 0000)_{16}$$





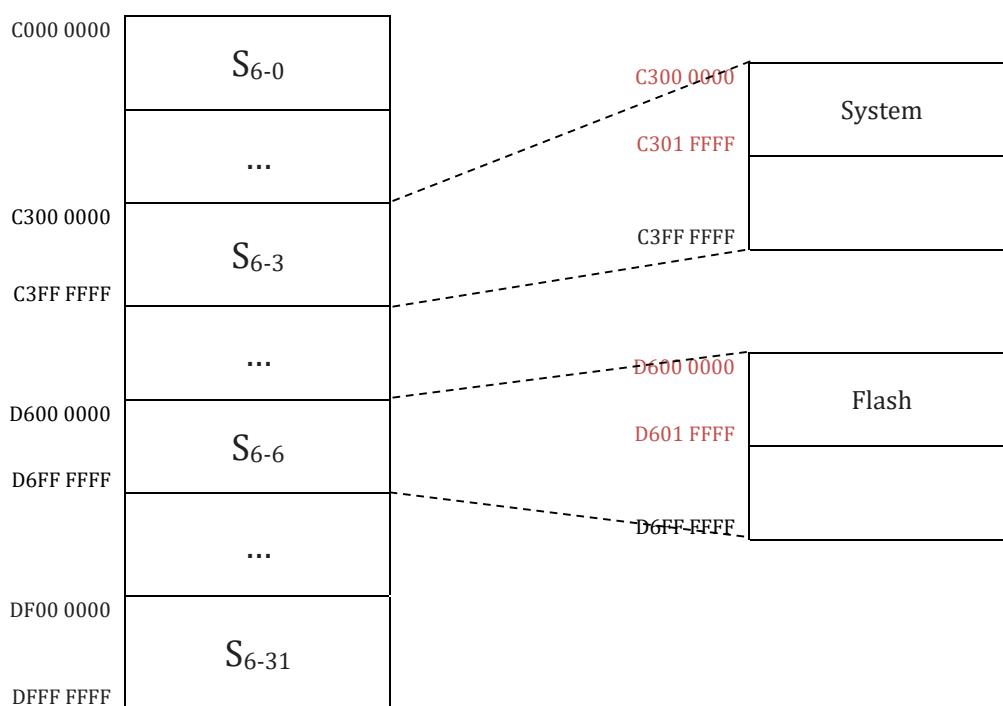
شماره تکلیف: ۲

(ج)

برای ۵۱۲ کیلو بایت فضای زیر بخش داریم: (*)

$$\frac{512 \text{ KB}}{32 \text{ b}} = \frac{2^9 \times 2^{10} B}{4B} = \frac{2^{19} B}{4B} = 2^{17} = (10 \ 0000 \ 0000 \ 0000 \ 0000)_2 = (2 \ 0000)_{16}$$

ابتدای زیر بخش System همان ابتدای زیر بخش S₆₋₃ و ابتدای زیر بخش Flash همان ابتدای زیر بخش S₆₋₆ است.



* برای رسیدن به آدرس شروع هر خانه ، این مقدار را با آدرس شروع خانه قبلی جمع می کنیم. برای رسیدن به آدرس انتهای هر خانه، این مقدار را با آدرس شروع خانه جمع و یکی از آن کم می کنیم. (از این قانون در بالا استفاده شده است.)