

طراحی و پیاده‌سازی ضرب‌کننده ماتریس توسط Verilog

احمد سلیمی^۱، کیمیا نوربخش^۱، ساعی سعادت^۱، علیرضا حسین‌پور^۱
^۱ دانشگاه صنعتی شریف، دانشکده مهندسی کامپیوتر

۲.۲. ضرب‌کننده ماتریس سطری در ستونی

۲.۳. ضرب‌کننده ماتریس موازی

۳. شبیه‌سازی و نتایج

۴. سنتز و نتایج

۵. نتیجه‌گیری

شکل ۱: image svg

چکیده—

کلمات کلیدی—

۱. مقدمه

۲. معماری سیستم

معماری این سیستم، از سه لایه اصلی تشکلی شده‌است. در ادامه، معماری و جزئیات هر یک از این لایه‌ها، توضیح داده شده است.

۲.۱. ضرب‌کننده ماتریس ترتیبی

در این ماژول مانند ضرب ماتریسی عادی، دو ماتریس $m \times m$ را در هم ضرب می‌کنیم. می‌دانیم که برای به دست آوردن درایه i, j حاصلضرب، باید سطر i ام ماتریس اول را در ستون j ام ماتریس دوم ضرب کنیم. برای این موضوع به ازای هر $1 \leq i \leq m, 1 \leq j \leq m$ داریم:

$$R_{ij} = \sum_{k=1}^m A_{ik} \times B_{kj}$$

که در آن، R ماتریس $m \times m$ حاصل ضرب است. در این ماژول برای محاسبه جمع و ضرب‌ها، از ماژول‌های جمع‌کننده و ضرب‌کننده اعشاری^۱ استفاده می‌کنیم. ماژول ضرب‌کننده ماتریس ترتیبی^۲ این فرایند را در قالب یک ماشین حالت انجام می‌دهد. برای محاسبه درایه i, j ام، یک accumulator برای نگه‌داری جواب نهایی در نظر می‌گیریم و سپس به ازای هر k ، ابتدا با استفاده از ماژول FP_multiplier حاصل $A_{ik} \times B_{kj}$ را محاسبه می‌کنیم و با استفاده از ماژول FP_Adder، به ازای k های مختلف جواب را آپدیت می‌کنیم.

^۱floatng point adder and multiplier

^۲sequential matrix multiplier