

EAGLE PCB

# 基板設計入門テキスト

for TechShop Tokyo



Kimio Kosaka




## 目次

1. 目標.....	3
2. 回路設計～基板製造発注までの工程.....	3
3. 作業準備.....	3
(1) EAGLE-CAD のインストール.....	3
(2) ワークショップ用フォルダのコピー .....	3
(3) TechShop_tky.lbr の使用.....	3
4. 回路図入力 .....	4
(1) プロジェクト(TinyComp)の作成.....	4
(2) 回路図入力準備.....	4
(3) 回路図入力.....	5
(4) 回路を構成する部品の呼び出し.....	6
(5) 移動 .....	7
(6) ミラー (左右反転).....	7
(7) コピー .....	7
(8) 削除 .....	7
(9) Undo (やり直し) , Redo (やり直しの取り消し) .....	7
(10) 配線.....	7
(11) 配線ラベル .....	8
(12) 値の入力 .....	8
(13) 部品名番号の修正.....	8
(14) E R C (Electrical Route Check) .....	8
5. レイアウト設計 .....	9
(1) レイアウト設計画面 .....	9
(2) 配線準備 デザインルールの設定 .....	9
(3) 基板外形枠の変更 .....	10
(4) 取付け穴 .....	11
(5) グリッドサイズを配線パターン用にする .....	11
(6) 部品の配置.....	11
(7) VIN, VCC, GND の配線 .....	12
(8) ベタ・グラウンド用ポリゴンを描く .....	13
(9) 自動配線(Auto Route)の実行.....	14
(10) 配線の修正 .....	14
(11) ベタ・グラウンド表示 .....	15
(12) ベタ・グラウンド貫通ビアの配置.....	15

(13) 部品定数の非表示, 部品番号の移動.....	16
(14) 基板に名前などを書く .....	16
(15) DRC (Design Rule Check) .....	16
6. ガーバーデータの出力と確認 .....	17
(1) CAM Processor 設定ファイルの読み込み .....	17
(2) ガーバー出力.....	17
(3) ガーバーデータの確認表示.....	18
7. 面付けとVカット.....	19
(1) 面付け準備.....	19
(2) 面付け操作.....	21
(3) 基板外形を描く .....	21
(4) V カットラインを描く .....	21
(5) ペタ・グラウンドの生成 .....	22
(6) 名前をつけて保存 .....	22
(7) 面付け基板のガーバー出力と確認.....	22
コマンドツールバー,チップ部品表記.....	23

2017.02.20 Ver. 1.03

## ライセンス

CC-BY-NC-SA 4.0		
	表示 BY	あなたは 適切なクレジットを表示し、ライセンスへのリンクを提供し、変更があったらその旨を示さなければなりません。あなたはこれらを合理的などのような方法で行っても構いませんが、許諾者があなたやあなたの利用行為を支持していると示唆するような方法は除きます。
	非営利 NC	あなたは営利目的でこの資料を利用してはなりません。
	継承 SA	もしあなたがこの資料をリミックスしたり、改変したり、加工した場合には、あなたはあなたの貢献部分を元の作品と同じライセンスの下に頒布しなければなりません。
<p>加的な制約は課せません — あなたは、このライセンスが他の者に許諾することを法的に制限するようないかなる法的規定も技術的手段 も適用してはなりません。</p>		
Copyright by Kimio kosaka (kimio.kosaka@gmail.com)		

## 1. 目標

このワークショップは、基板設計 CAD 「EAGLE」用いて自分独自の回路を設計・製作（基板製造発注）できるようになることを目標とします。

## 2. 回路設計～基板製造発注までの工程

- ① 回路設計
- ② 回路図入力
- ③ レイアウト設計
- ④ ガーバーデータ（製造データ）出力
- ⑤ 発注

このテキストでは②～④について解説します。

## 3. 作業準備

- (1) EAGLE-CAD のインストールと初期設定（本ワークショップではインストール作業はしません）

- ① <http://www.autodesk.com/products/eagle/overview>  
からダウンロードしてインストールします。（2017.02.20 現在 ver.8.0.1）
- ② EAGLE を起動しライセンスの設定と「eagle」フォルダ（作業フォルダ）の作成を行います。
- ③ EAGLE を終了します。

- (2) ワークショップ用フォルダのコピー

「マイドキュメント」フォルダ配下の「eagle」フォルダの中に「Local-work」フォルダをコピーします。Local-work フォルダには次の4つのファイルが収容されています。

- ① gerbv.exe  
ガーバービューワー
- ② ssci\_SeedGerber\_Generator\_2layer\_Eagle7\_2\_or\_later.cam  
2層用 CAM プロセッサ
- ③ ssci\_SeedStudio\_2layer\_DRU\_no\_angle.dru  
2層基板用デザインルール
- ④ TechShop\_tky.lbr  
ワークショップ用部品ライブラリ

- (3) TechShop\_tky.lbr の使用

- ① EAGLE を起動します。
- ② Projects → eagle → local-work とダブルクリックして進みます。図 1
- ③ TechShop\_tky.lbr を右クリックし、プルダウンメニューの Use をクリックします。図 1

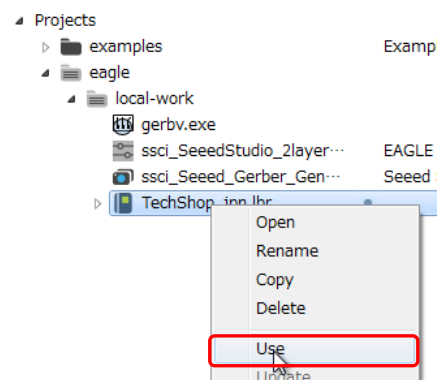


図 1

#### 4. 回路図入力

##### (1) プロジェクト(TinyComp)の作成

- ① EAGLE コントロール・パネルの Projects 配下の eagle フォルダにマウスポインタを置いて、右クリック→[New Project]と進みます。図 2
- ② New Project フォルダを TinyComp と名前変更します。図 3

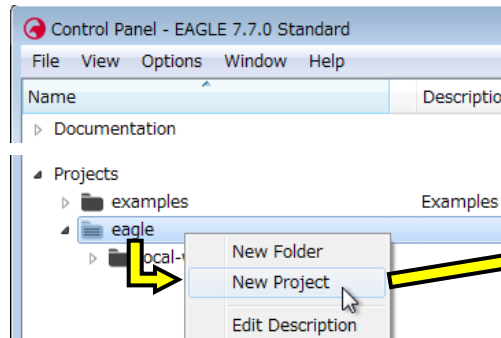


図 2

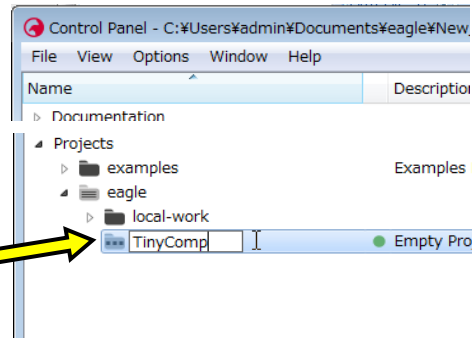


図 3

##### (2) 回路図入力準備

- ① TinyComp フォルダを右クリック→[New]→[Schematic]と進みます。図 4

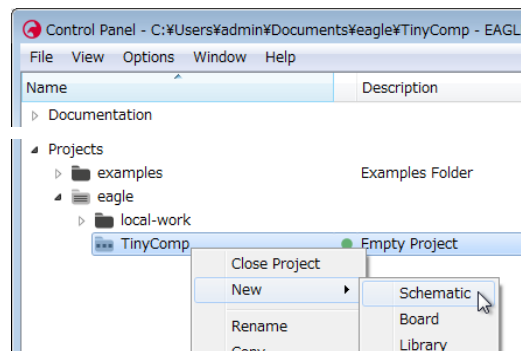


図 4

##### ② 操作環境の設定

schematic のメニューバーから[Options]→[User interface]と進みます。

User interface ダイアログが開くので

Layout 欄の Background を Black, Cursor を Large

Schematic 欄の Background を White, Cursor を Large

と選択して[OK]をクリックします。図 5

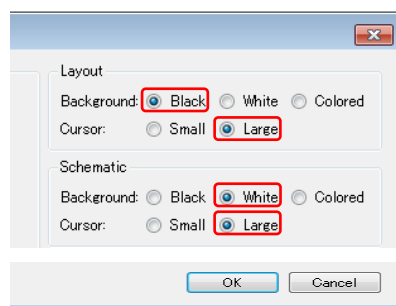



図 5

### ③ グリッド表示

ツールバーの  Grid ボタンをクリックします。→ Grid ダイアログが開きます。  
Display のラジオボタン→ On をクリック→[ OK ] をクリックします。  
Schematic ウィンドウにグリッド線が表示されます。図 6

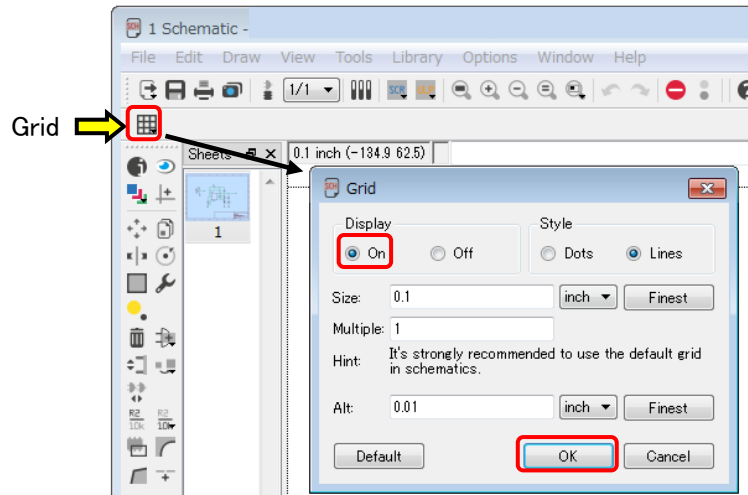


図 6

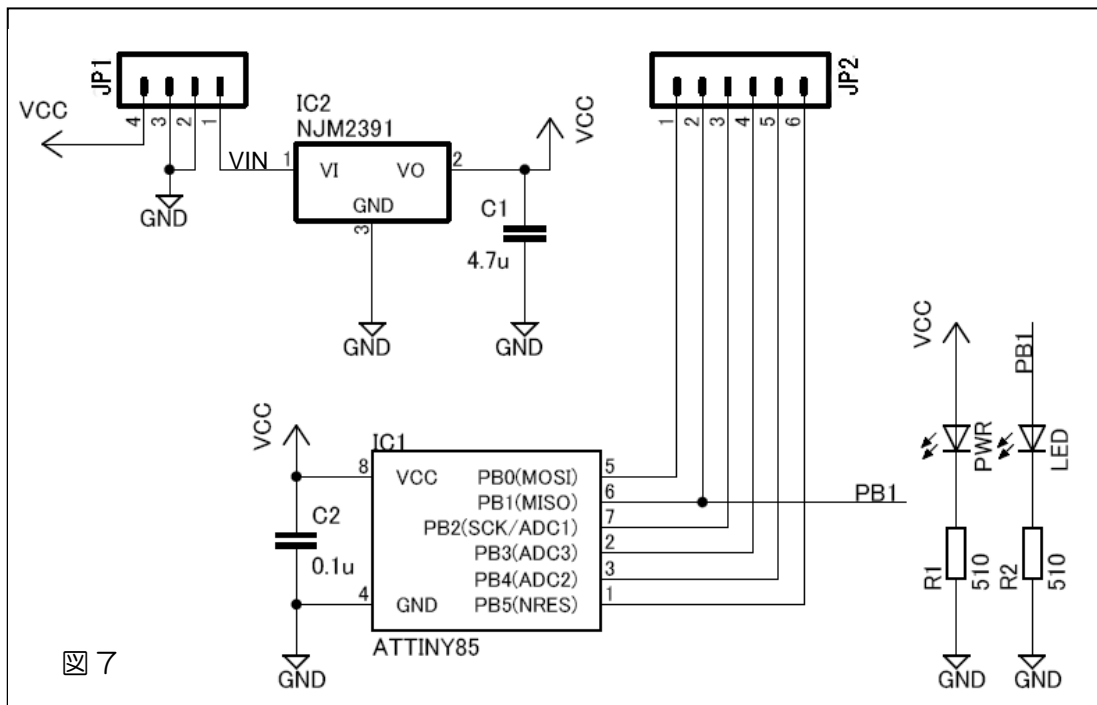
### ④ 回路図ファイルを保存

回路図をまだ入力していませんがファイルを保存します。

Schematic ウィンドウの [File]→[Save as...]→ファイル名 TinyComp. sch → [保存]と進みます。（拡張子 .sch の入力は省略できます）

### (3) 回路図入力

図 7 の「マイコン回路」を解説にしたがって入力して行きます。




番号	使用部品	部品形状		キーワード	(library) Name
IC1	ATTINY85		SOP 8 ピン	attiny*	(TechShop_tky) ATTINY85
IC2	NJM2391		T0252	7805*	(linear) 7805DT
R1~2	1/6w 抵抗器		EIA 0603	r-eu*	(resistor) R-EU_R0603
C1	セラミック コンデンサ		EIA 0805	c-eu*	(resistor) C-EUC0805
C2	セラミック コンデンサ		EIA 0603	c-eu*	(resistor) C-EUC0603
PWR, LED	発光ダイオード		EIA 0603	ledchip*	(led) LEDCHIP-LED0603
JP1	ヘッダーピン		1 列 4 ピン	ma04*	(TechShop_tky) MA04SIP
JP2	ヘッダーピン	-	1 列 6 ピン	ma06*	(TechShop_tky) MA06SIP
VCC	(電源)	-	-	vcc	(supply1) VCC
GND	(グラウンド)	-	-	gnd	(supply2) GND

表 1

#### (4) 回路を構成する部品の呼び出し

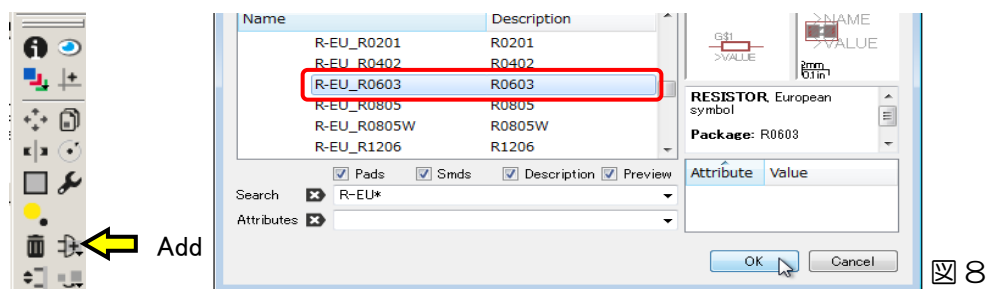
 Add コマンドでライブラリから部品を選び Schematic 画面に配置します。

##### ① 抵抗(R1, R2)

[Add] コマンドで ADD ダイアログを開きます。


##### ② Search テキスト入力ボックスにキーワード r-eu\* を入力して[Enter]キーを押します。図 8

##### ③ Name 欄の resistor ライブラリ配下の ▷R-EU の ▷をクリックすると、R-EU 一覧が表示されます。R-EU\_R0603 を選択して[OK]をクリックします。カーソルに部品が付着表示されるので、Schematic 画面の適当な位置でクリックして配置します。R1, R2 の 2 個を配置します。




- ④ 他の部品も同様にキーワード入力して検索し Schematic に配置して行きます。  
部品は後で移動させるので、ここでは回路に使う全部の部品をだいたいの位置に配置します。


(5) 移動

コマンドツールバーから  Move コマンドを選択して、マウス・カーソルを部品に合わせてクリックすると、部品がカーソルに吸着され移動することができます。移動ステップは Grid 単位です。Alt キーを押したまま移動すると Alt 単位となります。カーソルに部品が吸着している状態で右クリックすると、部品を 90° 回転させることができます。 ※ コマンドツールバーは裏表紙に一覧があります。


ミラー（左右反転）

 Mirror コマンドを選択して、マウス・カーソルを部品に合わせてクリックすると、部品が左右反転します。

(6) コピー

 Copy コマンドを選択して、マウス・カーソルを部品の上に置いてクリックすると、部品がコピーされマウス・カーソルに吸着します。


(7) 削除



 Delete コマンドを選択して、マウス・カーソルを部品の上に置いてクリックすると、その部品が削除されます。

(8) Undo（やり直し）、Redo（やり直しの取り消し）

ツールバーの  Undo ボタン、 Redo ボタンでコマンドのやり直し、やり直しの取り消しができます。

(9) 配線



 Net コマンドを選択して、始点→経由点→終点とクリックして配線します。配線を終了するときはツールバーの STOP ボタンをクリックするか ESC キーを押します。

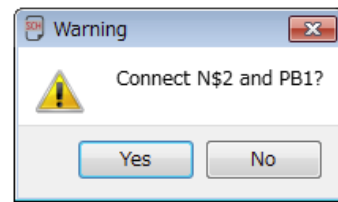
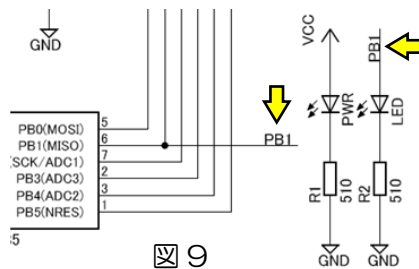
- ・配線の中ほどをクリックすると自動的に Junction マーク（・）が付きます。
- ・配線は  Move コマンドで移動できます。
- ・配線は  Delet コマンドで削除できます。

【演習】 5 ページの図 7 の回路を配線します。




## (10) 配線ラベル

- ①  Name コマンドを選択しラベルを付けたい配線をクリックします。
- ② Name ダイアログが開くので PB1 と入力して[OK]をクリックします。
- ③ 次に  Label コマンドを選択してラベルを付けた配線をクリックするとラベル PB1 が表示されるので適当なところに配置します。図 9
- ④ もう 1 ヶ所にも同様に配線ラベル「PB1」を付けます。
- ⑤ このとき, Name ダイアログの[OK]をクリックすると Warning ダイアログが表示されます。[Yes]をクリックして配線ラベル PB1 間の接続を許可します。図 10




## (11) 値の入力

抵抗やコンデンサの値を入力するときは、

- ①  Value コマンドを選択して、マウス・カーソルを部品の上に置いてクリックすると Value ダイアログが開きます。
- ② 値を入力して[OK]をクリックします。
- ③ IC2(三端子レギュレータ) は値として 7805DT が付けられています。NJM2391 と変更します。


## (12) 部品名番号の修正

部品名や番号は部品を呼び出し配置したとき自動的に付与されます。この名や番号を変更したいときは、

- ①  Name コマンドを選択して、マウス・カーソルを部品の上に置いてクリックすると Name ダイアログが開きます。
- ② 新しい部品名・番号を入力して[OK]をクリックします。
- ③ LED1, LED2 を PWR, LED と名前変更してください。

## (13) E R C (Electrical Rule Check)

ERC とは、部品情報と配線情報を自動的に「つき合わせて」配線が適切かどうか判定します。

 ERC コマンドを選択すると即座にチェックが実行され Error (エラー) や Warning (警告) があると ERC errors ダイアログが開きます。

ダイアログ内のエラーや警告メッセージをクリックすると、その Error・Warning がどの箇所か Schematic 画面に表示されます。図 11

警告があっても許容できるものであれば[ Approbe ]をクリックして承認します。

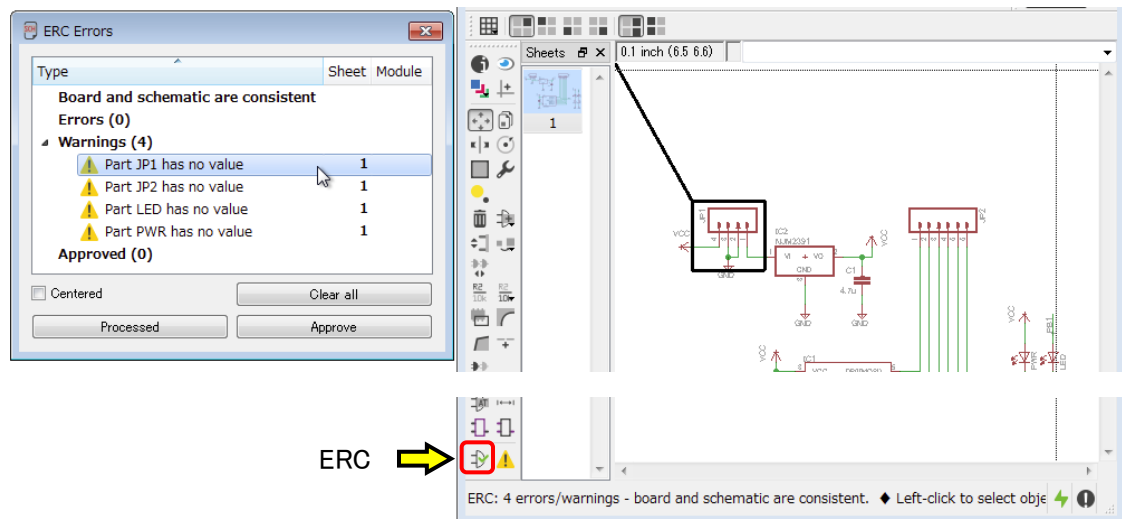


図 11

Errors かつ Warnings がゼロとなったら、回路図ファイルを保存した後、レイアウト設計（基板設計）工程に移ります。

## 5. レイアウト設計

レイアウト設計とはプリント基板（PCB：プリント配線板）上に部品を配置し配線パターンを描く工程です。コンピュータを利用したレイアウト設計では自動配線機能を活用します。

### (1) レイアウト設計画面

① レイアウト設計画面を開きます。

Schematic 画面のツールバーの Switch to board ボタンをクリックします。

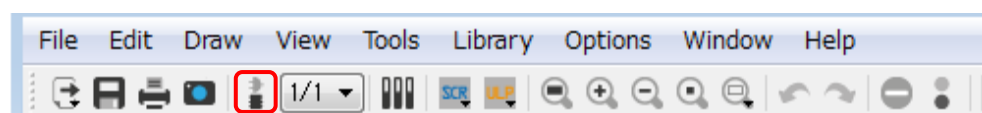


図 12

Switch to board

② brd ファイルを作るかどうか聞いてくるので[Yes]をクリックします。

### (2) 配線準備 デザインルールの設定。

基板製造を行う場合、製造装置の能力によって最小線幅や線間ピッチなどの製造条件が決定されます。レイアウト設計はこの製造条件——デザインルールに従って行う必要があります。今回の講座では「スイッチサイエンス PCB」の2層基板デザインルールを用います。このデザインルールは4ページ 3-(4)で Local-work フォルダの ssci\_SeedException\_2layer\_DRU\_no\_angle.dru に収容されていますので、次の操作でこれを読み込みます。

- ① レイアウトエディタの  DRC コマンドを選択します。図 13
- ② Design Rules ダイアログが開きます。図 14



図 13

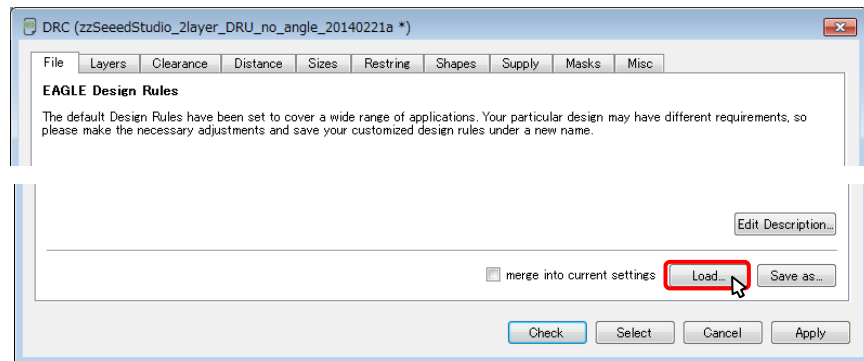


図 14

- ③ ダイアログの[Load]ボタンをクリックしファイル選択ダイアログからドキュメント ¥eagle¥Local-work 配下の  
ssci\_SeedStudio\_2layer\_DRU\_no\_angle.dru  
を選択し→[開く] と進みデザインルールを読み込みます。
- ④ このデザインルールでは最小パターン幅が 6mil(0.1524mm)とかなり細いので 8mil(0.2032mm)に変更します。図 15  
Design Rules ダイアログの[Size]タブをクリックし  
Minimum Width 6mil を 8mil に変更し [ Apply ]ボタンをクリックします。

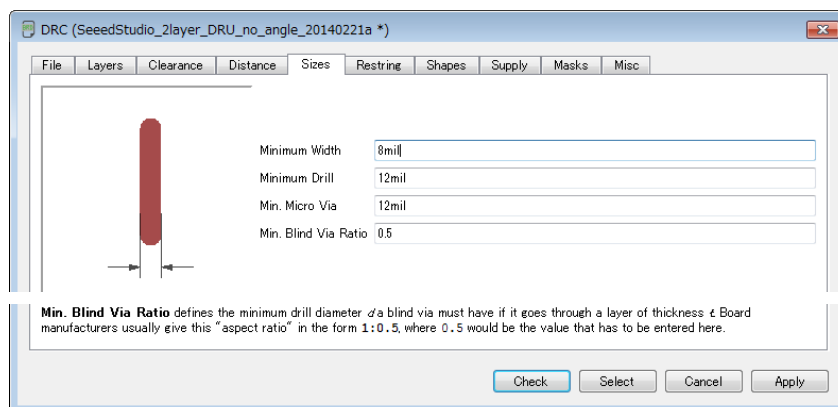



図 15

### (3) 基板外形枠の変更

- ① 基板外形を mm 単位で描くための設定をします。  
Grid ボタン  をクリックしてGridダイアログを表示させ、  
グリッド表示：ON，単位：mm，Size：1  
と設定して[OK]をクリックします。図 16
- ② 現在の基板外形枠を Delete コマンドで削除します

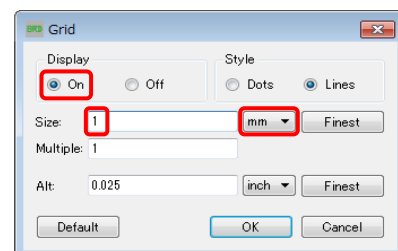


図 16



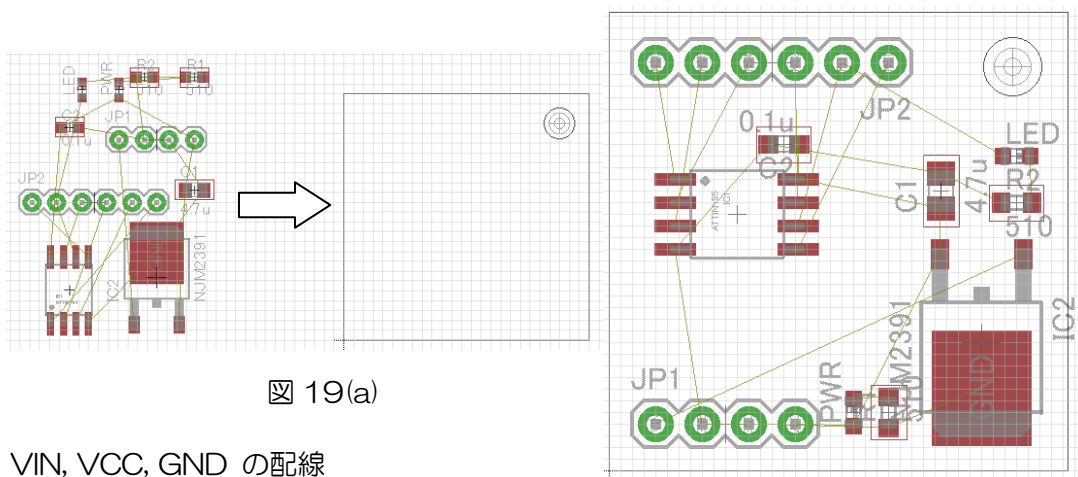


図 19(a)

図 19(b)

## (7) VIN, VCC, GND の配線

### ① VIN

Route コマンドを選択し、  
Top レイヤー、Width = 16 mil 他を図 20 のように設定します。



図 20

### ② 始点→④点とクリックして配線します。図 21

### ③ ④点をクリックした後、配線層を Bottom レイヤーに変更し終点まで配線します。 図 22

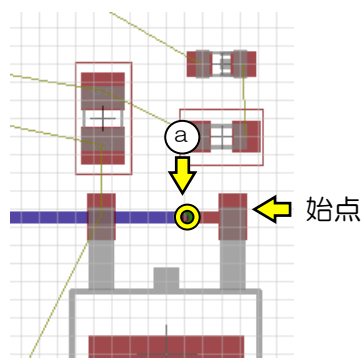


図 21

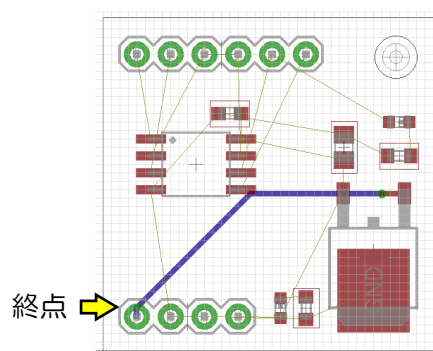


図 22

### ④ VCC (電源) パターンを配線

Top レイヤー、Width = 16 mil で配線します。 図 23

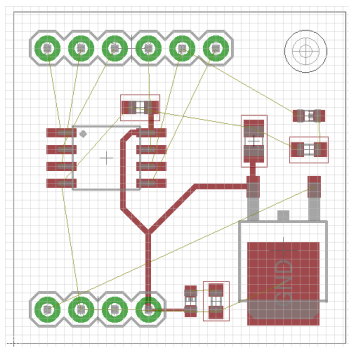


図 23

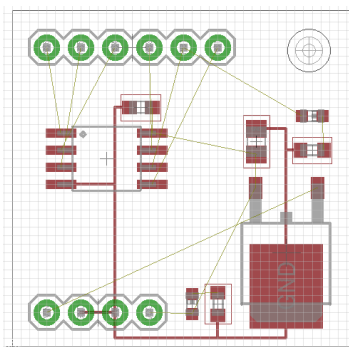


図 24


⑤ GND（グラウンド）パターンを配線

GND は最終的にはベタ・グラウンドにしますが、ベタ・グラウンドが回りこめるよう 8 mil 幅で GND のパターンを引いておきます。

Top レイヤー, Width = 8 mil と選択して VCC と同様に配線します。

このとき, 端子から斜めにパターンを引き出しません。図 24

⑥ 配線のやり直し

 Ripup コマンドを選択し, やり直したい配線をクリックします。配線がラッツネストにもどります。全ての配線をやり直す場合は, コマンド入力欄に `ripup;` [Enter] と入力します。`ripup ! VIN VCC;` [Enter] と入力すると, VIN, VCC 以外のパターンがラッツネストにもどります。

(8) ベタ・グラウンド用ポリゴンを描く。

Top と Bottom にベタ・グラウンドを生成します。

① グリッド Size を 0.5mm と変更します。



②  Polygon コマンドを選択し Width 0.2032mm(8mil) 他を図 25 のように設定します。



図 25

③ Top レイヤーを選択して, 基板外形線より 0.5mm 内側を囲みます。図 26

④  Name コマンドを選択してポリゴンの点線をクリックして GND と名前を付けます。図 27

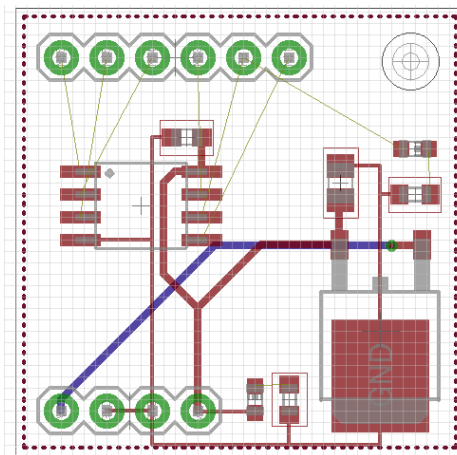


図 26

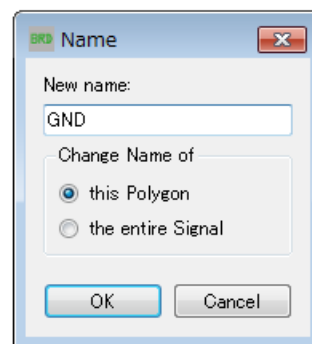



図 27

⑤ ①②と同様に Bottom レイヤーに外形線より 0.5mm 内側にポリゴンを描き GND と名前を付けます。このとき Top レイヤーを非表示にします。

⑥ Top レイヤー非表示を表示にもどします。

⑦ グリッドを配線用の 25mil にもどします。

(9) 自動配線(Auto Route)の実行

- ①  Autorouter コマンドをクリックすると Autorouter Main Setup が開きます。[Continue]ボタンをクリックします。図 28

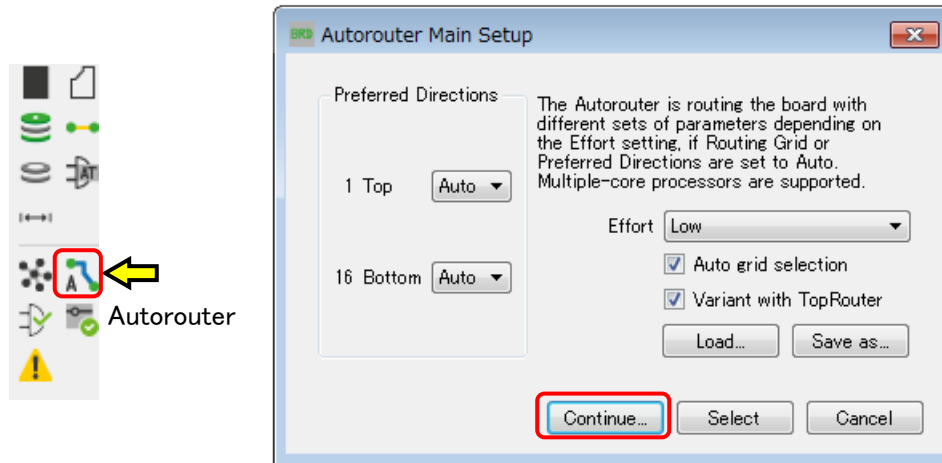


図 28

- ② Routing Variants Dialog に切り替わります。図 29  
[Start]ボタンをクリックします。
- ③ Autorouter が自動配線を終えたら、Routing Variants 欄の 1~5 をクリックして気に入った配線パターンを選び、[End Job]ボタンをクリックします。
- ④ かなり乱暴な配線がありますので手動で修正します。

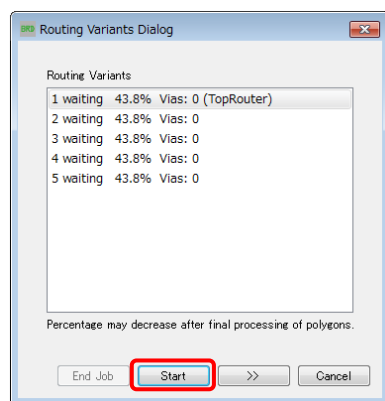


図 29

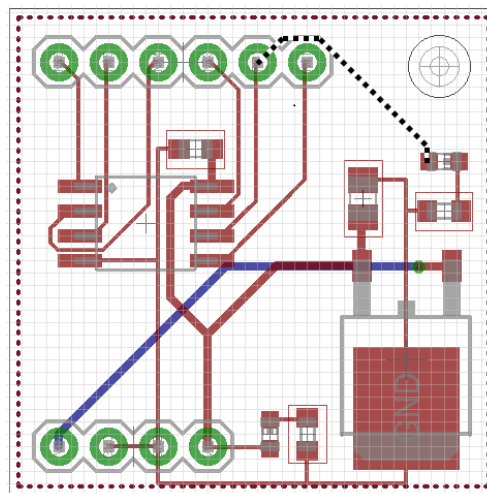



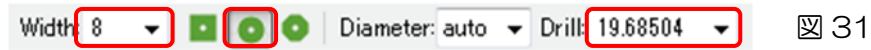
図 30

(10) 配線の修正

- ① コマンド入力欄に `ripup @;` と入力してベタ・グラウンド表示を止めます。
- ②  Ripup コマンドで図 30 の点線で示す配線をラッツネストにもどします。
- ③ 次の手順で図 32 の a 点から c 点までを手動配線します。



ア.  Route コマンドを選択し、Width~Drill を図 31 のように設定します。



- イ. 配線レイヤーを Top とし a 点から配線を開始し
- ウ. b 点でクリックします。図 32
- エ. 配線レイヤーを Bottom に切り替えます。
- オ. c 点まで配線します。

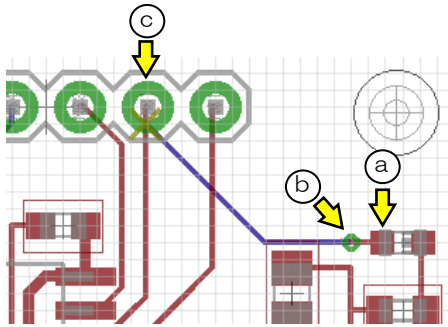


図 32

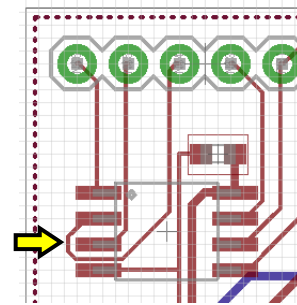



図 33

- ④ 図 33 のような配線があれば Bottom 側に配線をまわしましょう。

#### (11) ベタ・グラウンド表示

- ①  Ratsnest コマンドをクリックするとベタ・グラウンドが表示されます。図 34
- ② ベタ・グラウンドを点線にもどすには `ripup @;` とキー入力します
- ③ Bottom, Top のレイヤーを交互に非表示にしてベタ・グラウンドの回り込みの様子を確認します。

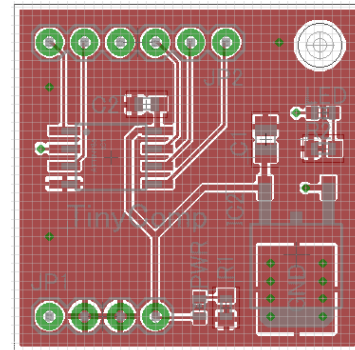


図 34

#### (12) ベタ・グラウンド貫通ビアの配置

Top と Bottom のベタ・グラウンドに電位差を生じると思わぬ誤動作の原因となりますので、適当な間隔で Top と Bottom のベタ・グラウンドを貫通ビアで結び等電位にできるようにします。


- ①  Via コマンドを選択し図 35 のようにビアの形状とドリルサイズを設定します。



図 35

- ② 基板の一ヶ所に貫通ビアを配置します。
- ③ Name コマンドを選択し配置した貫通ビアをクリックして GND と名前を付けます。
- ④ Copy コマンドで GND 貫通ビアをコピーして基板の各所に配置します。図 36



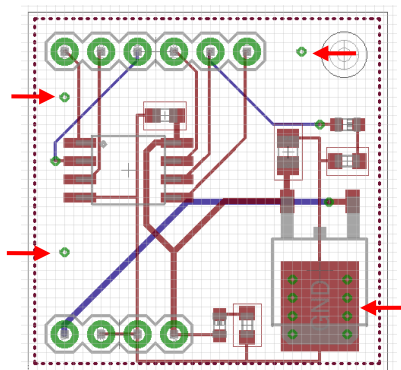


図 36

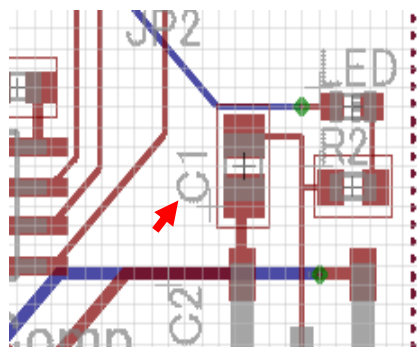




図 37

(13) 部品定数の非表示, 部品番号の移動 図 37

- ①  Smash コマンドを選択して, 対象の部品をクリックします。
- ② Delete コマンド選択して部品定数をクリックして削除(非表示)にします。
- ③ Move コマンドを選択して, IC1, R1 など部品名を回転・移動します。
- ④ 非表示にした定数や移動した部品番号を元の位置にもどすには, 部品にカーソルを合わせて右クリックしショートカット・メニューの unSmash を選択します。

(14) 基板に名前などを書く

基板に回路名称や作者の名前を記載します。

- ①  Text コマンド選択すると文字入力ダイアログが開きます。  
基板名称 (TinyComp) を入力して[OK]をクリックします。図 38
- ② レイヤーを「21:tPlace」(Top 側)にして基板名称を配置固定します。図 39
- ③ ①の操作で作者名を入力します。
- ④ レイヤーを「22:bPlace」(Bottom 側)にして配置します。このとき入力した文字は「裏文字」となります。

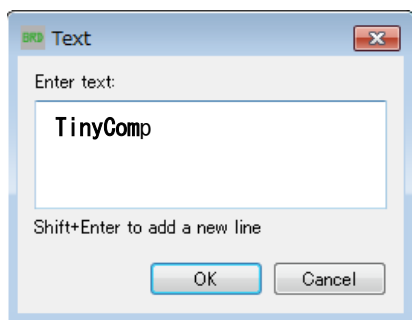


図 38

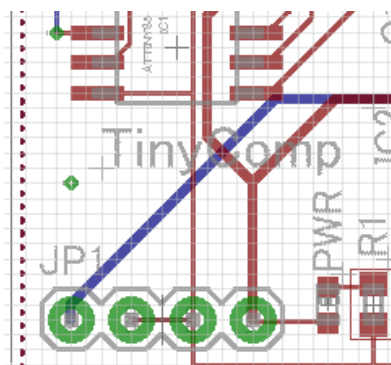



図 39

- ⑤ メニューバーから[Options]→[User interface]と進み,  
User interface ダイアログの Misc 欄「Always vector…」にチェックを入れ[OK]をクリックします。文字が基板製作で用いられるベクトル・フォントで表示されますので文字のサイズや位置を確認します。

#### (15) DRC (Design Rule Check)

 DRC コマンドを選択し、開いた DRC ダイアログの[Check]をクリックすると、DRC が実行されます。ルール違反があるとエラー表示されます。エラーがゼロ、かつ、許容できる警告であればルールに沿った設計がなされています。図 40

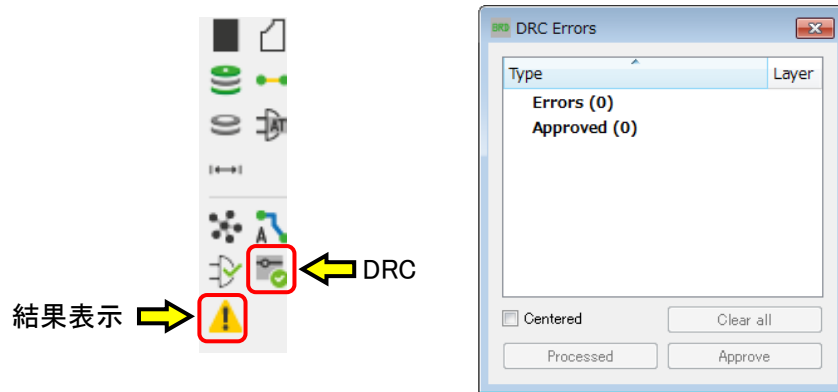



図 40

#### 6. ガーバーデータの出力と確認

基板製造は基板の配線情報やドリル穴情報などデータ = ガーバーデータを基板製造者に渡して製造を依頼します。このとき、基板製造者からデータ・フォーマットが指定されるので発注者は、それに合わせてガーバーデータを出力する必要があります。

EAGLE-CAD では「CAM Processor」を用いてガーバーデータを出力します。ここでは「スイッチサイエンス PCB」の2層基板用データ・フォーマットでガーバーデータを出力します。

##### (1) CAM Processor 設定ファイルの読み込み 図 41

- ① レイアウトエディタのツールバーの  CAM ボタンをクリックします。
- ② CAM Processor ウィンドウのメニューから[File]→[Open]→[Job]と進みます。
- ③ 3 ページの3 で用意した Local-work フォルダ配下の  
ssci\_Seed\_Gerber\_Generater\_2layer\_Eagle7\_2\_or\_later.cam  
を選択し [開く]をクリックします。

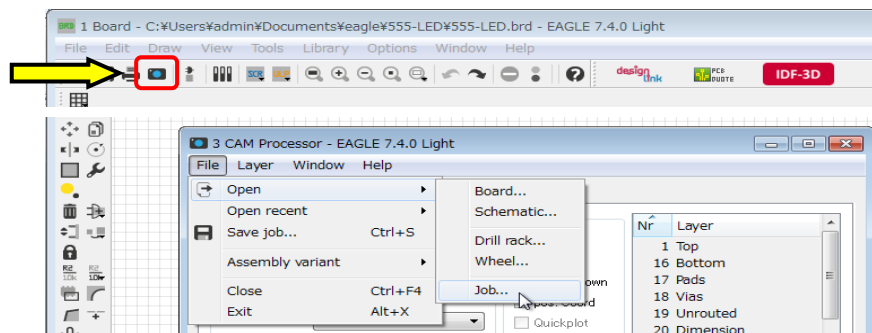


図 41

## (2) ガーバー出力

- ① [Process Job]ボタンをクリックするとガーバーデータが出力されます。図 42

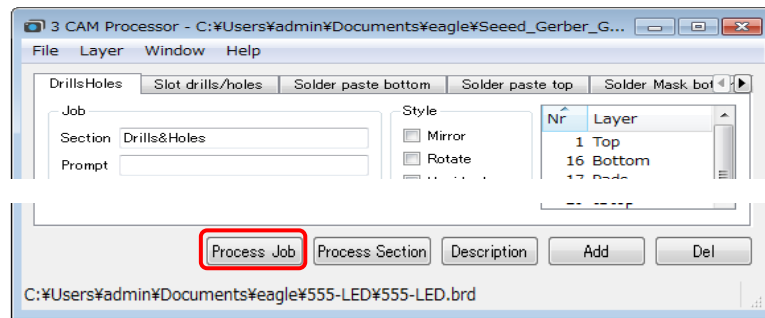



図 42

- ② Job が実行されると、プロジェクトフォルダ内に次のファイルが生成されます。


ファイル名	用 途
TinyComp. TXT	Drills Holes
TinyComp. GML	Slot drills/holes
TinyComp. GBP	Solder paste bottom
TinyComp. GTP	Solder paste top
TinyComp. GBS	Solder Mask bottom
TinyComp. GTS	Solder Mask top
TinyComp. GBO	Silk bottom
TinyComp. GTO	Silk top
TinyComp. GBL	Bottom layer
TinyComp. GTL	Top Layer

表 2

- ③ 閉じるボタンをクリックして CAM Processor を終了します。

## (3) ガーバーデータの確認表示

ガーバーデータが正しく出力されているか否かガーバーデータ表示ソフト gerbv を用いて確かめます。

- ① Local-work フォルダ配下の gerbv.exe を実行します。
- ② Gerbv が起動したら  ボタンをクリックします。図 43(a)
- ③ ファイル選択ウィンドウで、TinyComp フォルダ配下のガーバーデータ・ファイル（18 ペ

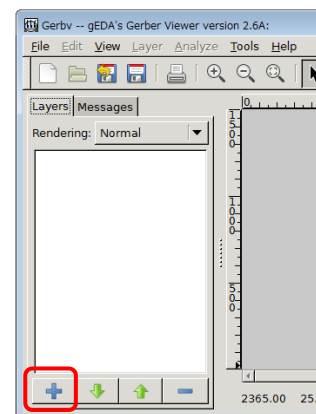


図 43(a)

ーシ表3) TinyComp.TXT~TinyComp.GTL を CTRL キーを押しながらクリックして選択します。図 43(b)

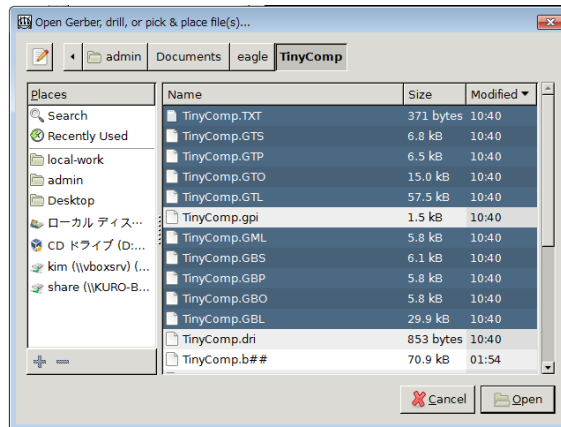


図 43(b)

④ [OPEN]をクリックすると、全ガーバーデータが表示されます。図 44

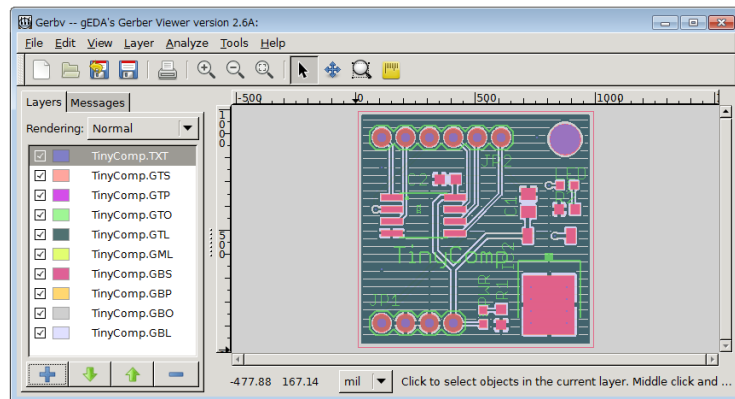


図 44

## 7. 面付けとVカット

基板製造では「ワークサイズ」が決まっています。ワークサイズ当たりの費用が製造単価となります。ワークサイズの中に小さい基板を並べて配置し製造すれば基板単価を安くすることができます。

ワークサイズの中に基板を複数配置することを「面付け」といいます。

面付けした基板を簡単に切り離すことができるように面付け基板の外形に沿ってV字の溝を入れることをVカットといいます。

### (1) 面付け準備

- ① TinyComp.brd を開きます。
- ② 基板外形線を削除します。
- ③ メニューバーの[Tools]→[Panelize...]と進みます。図 45
- ④ Eagle:Descriptions ダイアログの[Execute]をクリックします。図 46  
(この操作で、レイヤー21,22,25,26 の内容が、レイヤー121,122,125,126 にコピーされます)

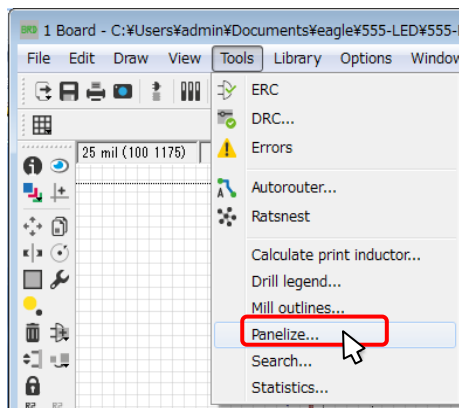


図 45

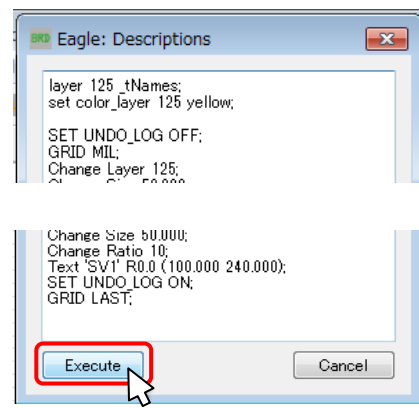




図 46

- ⑤  Display コマンドで[All]をクリックして、全てのレイヤーを表示します。
- ⑥ 全体をグループ化します。(Group コマンドを選択して全てを囲むか、コマンド入力欄に `group all` [Enter]と入力します)
- ⑦  Copy コマンドを選択します。
- ⑧ カーソルを座標(0,0)に合わせて右クリックし、Copy:Group を選びます。図 47  
「Can't backannotate this operation」とエラーが出ますが、[OK]をクリックして続行します。図 48

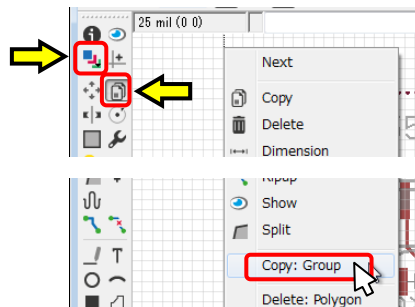


図 47

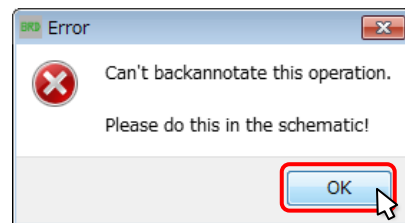


図 48

- ⑨ 面付け作業する新しいウィンドウを新しく開きます。
  - a) メニューバー[File]→[New]と進みます。
  - b) TinyComp.brd を保存するよう Warning 図 49 が表示されますが、**[No]**をクリックし次に進みます。  
※ TinyComp.brd のオリジナルの状態を保つため、保存してはなりません。
  - c) さらに、Warning 図 50 が表示されますが、[OK]をクリックして次に進みます。

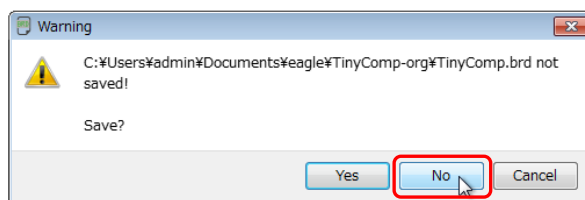


図 49

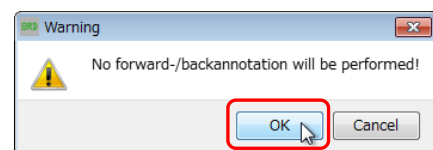



図 50

- ⑩ 10 ページの(2)の操作でデザインルールを読み込みます。

(2) 面付け操作

Group Copy したパターンを次の操作により4列×3行で面付けします。図 51

- ① 位置決めを容易にするためグリッド Size を 5mm に設定します。
- ②  Paste コマンドをクリックします。カーソルにパターン全体が付いてきます。
- ③ 1 つめは座標 (0, 0) でクリックし配置します。
- ④ 2 つめは座標 (0, 25) でクリックし配置します。
- ⑤ ペーストを繰り返して4列×3行に配置します。

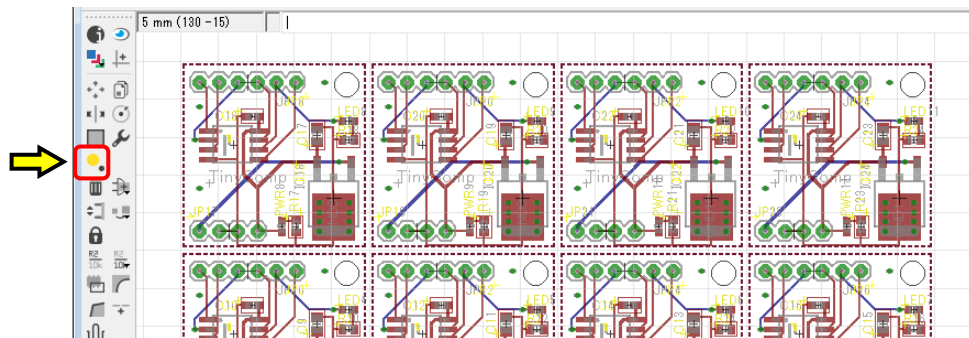


図 51

(3) 基板外形枠を描く

「20 : Dimension」レイヤーに Width 0 で4列×3行の外周を囲む基板外形枠線を描きます。(座標 (0, 0)-(0, 75)-(100, 75)-(100, 0)-(0, 0)を結ぶ線)

(4) V カットラインを描く

個別の基板を切り離すためのV カットラインを Width 0 で「46 : Milling」レイヤーに描きます。

Vカットラインの座標

- |                       |                        |
|-----------------------|------------------------|
| ①座標(-5, 25)-(105, 25) | ②座標(-5, 50)-(105, 50), |
| ③座標(25, -5)-(25, 80)  | ④座標(50, -5)-(50, 80),  |
| ⑤座標(75, -5)-(75, 80)  |                        |

各Vカットラインに「← V-CUT」の表示を付けます。図 52

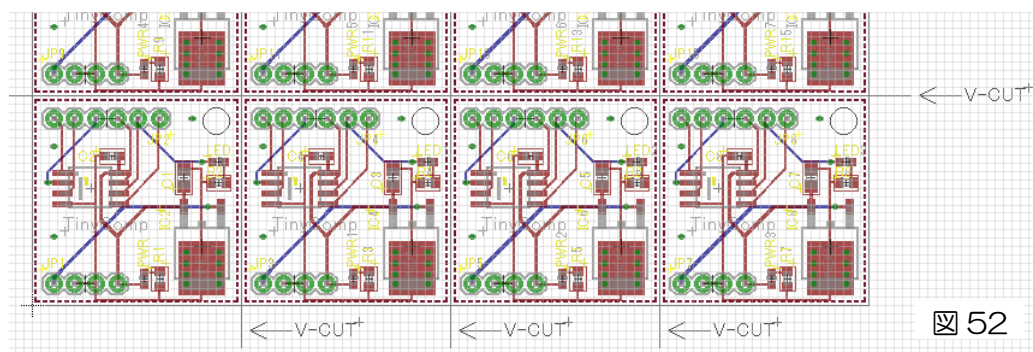



図 52

(5) ベタ・グラウンドの生成

 Ratsnest コマンドをクリックしてベタ・グラウンドを生成します。

(6) 名前をつけて保存

メニューバー[File]→[Save as...]と進み、新しいファイル TinyComp-PNL.brd として保存します。

(7) 面付け基板のガーバー出力と確認

- ① 17 ページ 6-(1)の操作で Cam processor を呼び出します。
- ② **重要** ダイアログの[Silk top]タブをクリックします。
- ③ **重要** 25 : tNames を解除します。
- ④ **重要** 125 : \_tNames を選択します。図 53
- ⑤ **重要** [Silk bottom]タブをクリックします。
- ⑥ **重要** 126 : \_bNames が存在すれば選択し、26 : bNames を解除します。

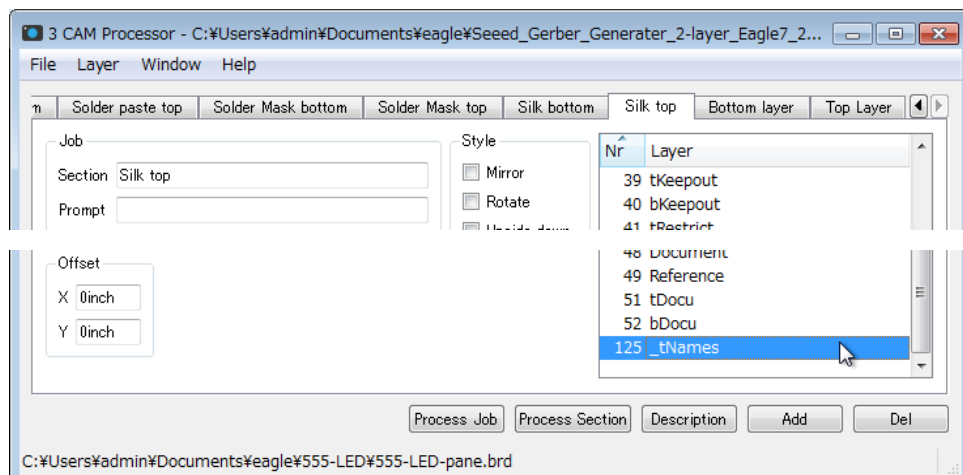


図 53

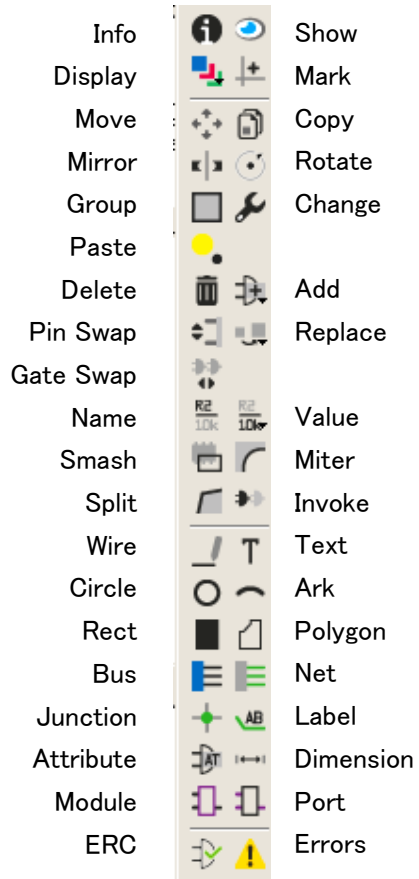
- ⑦ [Process Job]ボタンをクリックします。

TinyComp-PNL の各種ガーバーデータ・ファイルが出力されます。

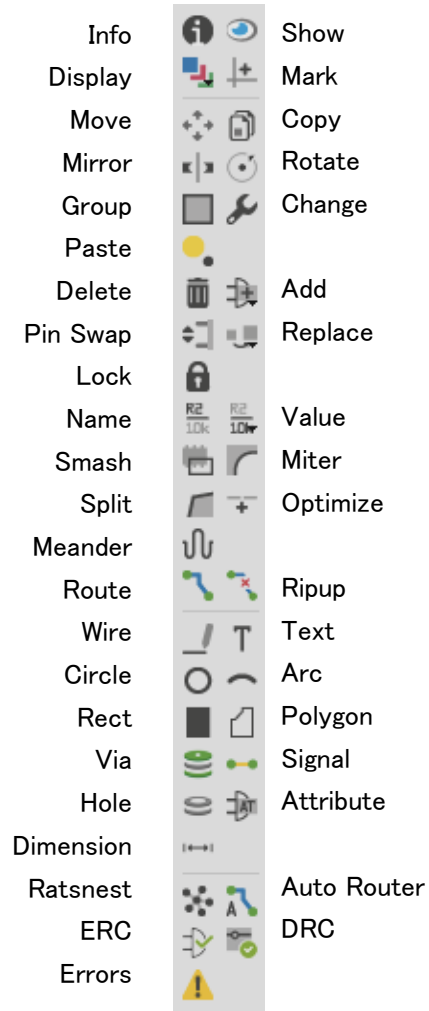
- ⑧ 出力したガーバーデータを Gerbv で確認します。(18 ページ参照)

## コマンドツールバー

### 回路図・エディタ



### レイアウト・エディタ



### チップ部品表記

長さ[mm]	幅[mm]	JIS 表記	EIA 表記
0.4	0.2	0402	01005
0.6	0.3	0603	0201
1.0	0.5	1005	0402
1.6	0.8	1608	0603
2.0	1.25	2012	0805
3.2	1.6	3216	1206
3.2	2.5	3225	1210
5.0	2.5	5025	2010
6.4	3.2	6432	2512