

# 带缓冲单元的多输入直流变换器电路拓扑

李艳<sup>1,2</sup> 阮新波<sup>1</sup> 杨东升<sup>1</sup> 刘福鑫<sup>1</sup>

(1. 南京航空航天大学航空电源重点实验室 南京 210016) 2. 燕山大学电气工程学院 秦皇岛 066004)

**摘要** 在采用两个甚至多个输入源的新能源联合供电系统中, 用单个多输入直流变换器 (MIC) 代替原有的多个单输入直流变换器, 可以简化电路结构、降低系统成本。MIC 可分为无缓冲单元和带缓冲单元两类。带缓冲单元的 MIC 是由脉冲电源单元、缓冲单元和输出滤波器构成。文中详细介绍带缓冲单元 MIC 电路拓扑的生成方法, 首先介绍缓冲单元的概念以及具体电路结构; 给出脉冲电源单元与缓冲单元的级联规则; 最后, 推导出一系列带缓冲单元的 MIC 电路拓扑。

**关键词:** 多输入 直流变换器 新能源供电系统  
**中图分类号:** TM463

## Multiple-Input DC/DC Converters With Buffer Cells

Li Yan<sup>1,2</sup> Ruan Xinbo<sup>1</sup> Yang Dongsheng<sup>1</sup> Liu Fuxin<sup>1</sup>

(1. Nanjing University of Aeronautics and Astronautics Nanjing 210016 China 2. Yanshan University Qinhuangdao 066004 China)

**Abstract** In the renewable power system with two or more sources, the application of multiple-input converter (MIC) instead of using several single-input converters can simplify the circuit and reduce the cost of the power system. MIC can be categorized into two lists, MIC without buffer cells and MIC with buffer cells. A MIC with buffer cells is composed of pulsating source cell, buffer cell and output filter. In this paper, a new method for synthesizing MICs with buffer cells is proposed. The buffer cells are introduced in detail. For generating the MICs with buffer cells, the connecting rules between different cells are presented. As a result, a series of MICs with buffer cells are generated.

**Keywords:** Multiple-input, DC/DC converter, renewable power system

新世纪优秀人才支持计划, 江苏省“六大人才高峰”项目计划 (07-E-022) 和国家自然科学基金青年科学基金 (50807024) 资助项目。

## 1 引言

在传统的新能源联合供电系统中, 每种能源形式通常需要一个 DC/DC 变换器, 将各种能源变成直流输出, 并联在公共的直流母线上, 结构较复杂, 且成本较高。为了简化电路结构, 降低系统成本, 可以用一个多输入直流变换器 (Multiple-Input

Converter, MIC) 代替多个单输入直流变换器。MIC 是将多个输入源和单个负载连接在一起的变换器, 它允许多个输入源向单个负载供电, 输入源的性质、幅值和特性可以相同, 也可以不同, 多输入源可以分别或同时向负载供电。

文献[1]介绍了无缓冲单元的 MIC 电路拓扑的生成方法, 提出了脉冲电源单元和输出滤波器单元的概念, 并给出了它们具体电路结构; 提出了生成 MIC 时单元之间的组合级联规则; 得到了一系列无缓冲单元的 MIC 电路拓扑。最后, 将生成的结构较复杂的隔离型 MIC 电路拓扑进一步简化, 并给出简

化原则。

由文献[1]可知：除了无缓冲单元类型的 MIC 之外，还存在带缓冲单元的 MIC，虽然结构相对较复杂，但是由于缓冲单元的加入，输出电压既可以高于也可以低于输入电压，并且，输出端的极性也可以变化。因此，此类电路拓扑的生成法也具有一定研究价值，本文将具体讨论。

带缓冲单元的单输入直流变换器由脉冲电源单元 (Pulsating Source Cell, PSC)、缓冲单元 (Buffer Cell, BC) 和输出滤波器三个基本单元组成，其电路结构如图 1 所示。

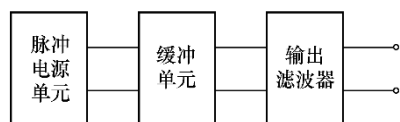


图 1 带缓冲单元的单输入直流变换器的结构

Fig.1 Topological structure of single-input DC/DC converter with BCs

为了推导带缓冲单元的 MIC 电路拓扑，本文首先给出缓冲单元的概念和其电路结构；给出带缓冲单元的 MIC 电路拓扑构成时各单元之间的组合级联规则；最后，推导出一系列带缓冲单元的 MIC 电路拓扑。

脉冲电源单元和输出滤波器已经在文献 [1]中详细介绍了，这里不再赘述。下面介绍缓冲单元的功能以及电路结构。

## 2 缓冲单元

缓冲单元是由缓冲器和一个无源开关网络组成。它存在两种工作状态：①从脉冲电源单元中吸收能量，存储至缓冲器中。②将缓冲器中的能量传输至输出滤波器。

缓冲器分为电压源型和电流源型两类。电压源型缓冲器由电容充当，在稳态工作时，可以看成是一个恒压源。电流源型缓冲器由电感充当，在稳态工作时，可以看成是一个恒流源 [1]。与 PSC 不同，缓冲单元是中间环节，不会产生或消耗能量，只起到传递脉冲功率的作用，因此开关网络由二极管组成，起到续流或阻断作用，使得缓冲器分别工作于存储和传输能量状态。

按照所用缓冲器的数量，BC 可分为两类：仅含有一个电感或电容的称为一级缓冲单元。既含有电感又含有电容的称为两级缓冲单元。一个变换器

最多包含两个缓冲器，并且不能是同种类型的，即两级 BC 只能是一个电压源型缓冲器和电流源型缓冲器组合 [2]。下面分别加以介绍。

### 2.1 一级缓冲单元

若以电容作为中间缓冲器，则构成电压源型的一级缓冲单元 (Voltage Buffer Cell, VBC)，图 2a 给出了 VBC 的电路结构，其中  $C_b$  是缓冲器， $VD_b$  是续流二极管 [2]。 $V_{Cb}$  是电容  $C_b$  上的平均电压，当 VBC 的输入电流为  $i_b$ ，方向如图所示，电容缓冲器充电，VBC 的输出电压为 0；当 VBC 的输入短路时，电容放电，VBC 的输出电压为  $V_{Cb}$ ，VBC 的输出电压是极性为上负下正的脉冲电压。

若以电感作为中间缓冲器，则构成电流源型的一级缓冲单元 (Current Buffer Cell, CBC)，图 2b 给出了 CBC 的电路结构，其中  $L_b$  是缓冲器， $VD_b$  是阻断二极管 [2]。 $I_{Lb}$  是电感  $L_b$  上的平均电流，当 CBC 有输入电压为  $v_b$ ，并且极性为上正下负时，电感缓冲器储能，CBC 的输出电流为 0；当 CBC 的输入开路时，电感释放能量，CBC 的输出电流为  $I_{Lb}$ ，CBC 的输出电流为脉冲电流，方向如图 2b 所示。

如果以两个电容作为电容缓冲器，并在它们中间加入变压器，可生成隔离型电容缓冲器，将其代替 VBC 中的电容缓冲器即可生成隔离的电压源型缓冲器单元 (Isolated Voltage Buffer Cell, IVBC)，电路结构如图 2c 所示。如果用耦合电感充当电感缓冲器，可生成隔离型电感缓冲器，可生成隔离的电流源型缓冲单元 (Isolated Current Buffer Cell, ICBC)，电路结构如图 2d 所示。

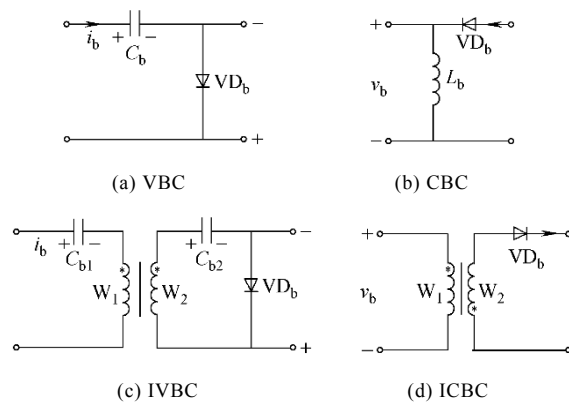


图 2 一级缓冲单元的电路图

Fig.2 Circuit configuration of one-stage BC

### 2.2 两级缓冲单元

两级缓冲单元有两种类型：将电容作为前级缓冲器，电感作为后级缓冲器，则构成电压-电流源

型缓冲单元 (Voltage-Current Buffer Cell, VCBC), 如图 3a 所示。将电感作为前级缓冲器, 电容作为后级缓冲器, 构成电流-电压型缓冲单元 (Current-Voltage Buffer Cell, CVBC), 如图 3b 所示。若将 VCBC 中的电容缓冲器或电感缓冲器分别由隔离型的代替, 便可生成隔离的电压-电流型缓冲单元

(Isolated Voltage-Current Buffer Cell, IVCBC), 电路结构如图 3c 和图 3d 所示, 分别为 IVCBC<sub>1</sub> 和 IVCBC<sub>2</sub>。类似地, 隔离的电流-电压型缓冲单元

(Isolated Current-Voltage Buffer Cell, ICVBC) 如图 3e 和图 3f 所示, 分别为 ICVBC<sub>1</sub> 和 ICVBC<sub>2</sub>。显然, IVCBC<sub>2</sub> 和 ICVBC<sub>2</sub> 结构较简单。

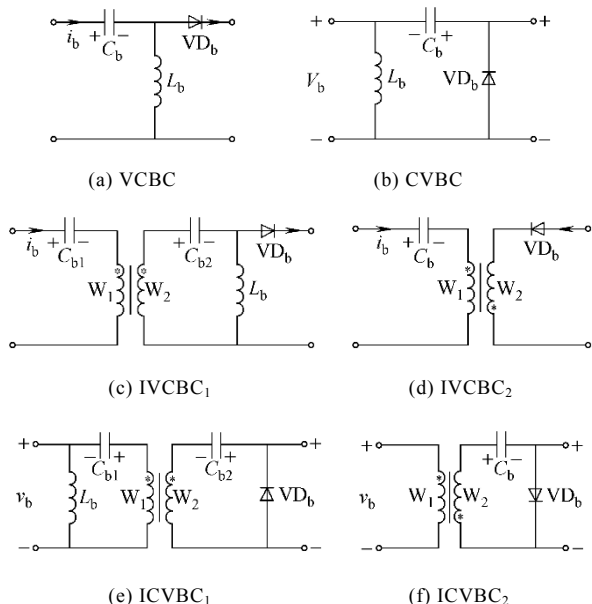


图 3 两级缓冲单元的电路图

Fig.3 Circuit configuration of the two-stage BC

### 3 脉冲电源单元和缓冲单元的级联

由文献[1]给出的级联规则可知, 脉冲电压源单元 (Pulsating Voltage Source Cell, PVSC) 必须与电流源型缓冲器级联, 其中与 CBC/ICBC 级联时输出为脉冲的电流, 可等效为脉冲电流源; 与 CVBC/ICVBC 级联时输出为脉冲的电压, 可等效为脉冲电压源, 如图 4a 所示。类似地, 脉冲电流源单元 (Pulsating Current Source Cell, PCSC) 必须与电压源型缓冲器级联, 其中与 VBC/IVBC 级联后可等效为脉冲电压源; 与 VCBC/IVCBC 级联后可等效为脉冲电流源, 如图 4b 所示。

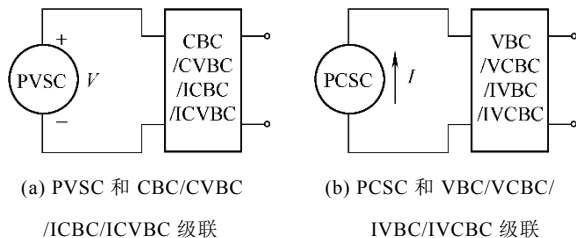


图 4 脉冲电源单元与缓冲单元级联的结构框图

Fig.4 Cascade conceptual diagram of PSC and BC

需要指出的是, 若将 PVSC 与电流源型缓冲器直接级联, PVSC 中续流二极管的导通将造成电流型缓冲器短路, 能量无法传送到后级。以 Buck 型 PVSC 和 CBC 级联为例, 当开关管  $Q_1$  开通,  $VD_1$  和  $VD_b$  截止,  $L_b$  储能; 当开关管  $Q_1$  关断,  $VD_1$  导通,  $L_b$  会被短接, 因此, 需要移除 PVSC 中的二极管  $VD_1$ , 以保证  $L_b$  中储存的能量通过  $VD_b$  传送到后级, 如图 5a 所示。若将 PCSC 与电压源型缓冲器直接级联, PCSC 中阻断二极管的截止将会切断电压型缓冲器的放电回路, 能量无法传送到后级。以 Boost 型 PCSC 和 VBC 级联为例, 当开关管  $Q_1$  关断,  $VD_1$  导通,  $C_b$  储能; 当开关管  $Q_1$  关断, 二极管  $VD_1$  截止,  $C_b$  无法放电, 因此, 需要移除 PCSC 中的二极管  $VD_1$ , 以保证  $C_b$  中储存的能量传送到后级, 如图 5b 所示。

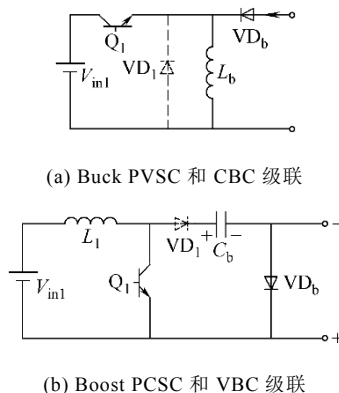


图 5 脉冲电源单元与缓冲单元级联的电路图

Fig.5 Cascade circuit configuration of PSC and BC

由于隔离型的 PVSC 中的二极管除了起续流作用之外, 还兼有整流功能, 隔离型的 PCSC 中的二极管除了起阻断作用之外, 还兼有整流功能。因此, 隔离型的 PSC 不能用来和缓冲单元级联生成带缓冲单元的 MIC 电路拓扑。

### 4 带缓冲单元的 MIC 电路拓扑

由前面的介绍可知, MIC 电路拓扑中包含多个

脉冲电源单元, 缓冲单元则不同, 所有输入源可以共用同一个缓冲单元, 也可以通过各自的缓冲单元向负载传送能量。因此, 将脉冲电源单元和缓冲单元进行组合的方式共有三种:

第 I 类: 将多个脉冲电源单元与各自的缓冲单元级联后再与文献 [1] 中介绍的基本脉冲电源单元组合, 如图 6a 所示。

第 II 类: 将多个脉冲电源单元与各自的缓冲单元级联后再互相组合, 如图 6b 所示。

第 III 类: 将多个脉冲电源单元组合后与同一个缓冲单元级联, 如图 6c 所示。

分别将图 6 给出的三种组合结构直接与合适的输出滤波器级联, 即可生成三类带缓冲单元的 MIC 电路拓扑。这里以双输入为例, 给出典型的带缓冲单元的双输入直流变换器 (Double-Input Converter, DIC) 的电路图。下面分别加以介绍。

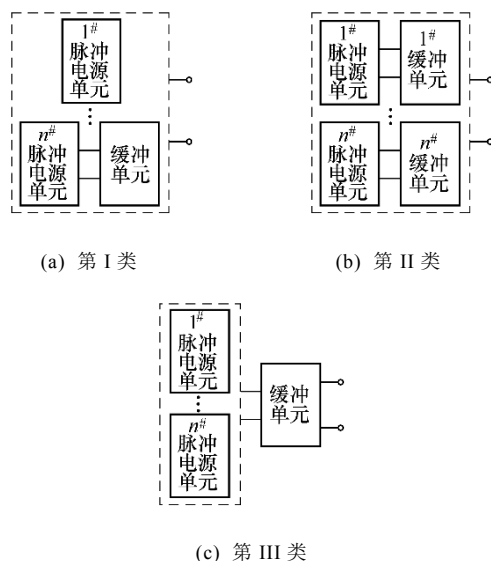


图 6 脉冲电源单元和缓冲单元组合的结构框图

Fig.6 Combination conceptual diagram of PSC and BC

#### 4.1 第 I 类带缓冲单元的 DIC 电路拓扑

此类电路拓扑是按照级联规则, 将基本的脉冲电源单元与缓冲单元级联生成了带缓冲单元的脉冲电源单元, 再按照组合规则, 与基本的脉冲电源单元组合, 最后按照级联规则与输出滤波器相连生成的。

图 7 给出了第 I 类典型电路拓扑的结构框图, 其中  $V_o$ 、 $I_o$  分别代表电压型和电流型的输出滤波器。图 7a 是将 PCSC 和 VBC 级联生成的脉冲电压源与 PVSC 串联组合后, 与电流型的输出滤波器级联生成的电路拓扑。基本的 PVSC 有五种, PSC 与 BC 级联后等效为脉冲电压源的有四种, 此类电路拓

扑共有二十种。图 7b 是将 PVSC 和 CBC 级联生成的脉冲电流源与 PCSC 并联组合后, 与电压型的输出滤波器级联生成的电路拓扑。基本的 PCSC 有四种, PSC 与 BC 级联等效为脉冲电流源的有四种, 此类电路拓扑共有十六种。图 7c 是将 PCSC 和 VBC 级联生成的脉冲电压源与 PVSC 并联组合后, 与电流型的输出滤波器级联生成的电路拓扑。基本的 PVSC 有五种, PSC 与 BC 级联的等效为脉冲电压源的有四种, 此类电路拓扑共有二十种。图 7d 是将 PVSC 和 CBC 级联生成的脉冲电流源与 PCSC 串联组合后, 与电压型的输出滤波器级联生成的电路拓扑。基本的 PCSC 有四种, PSC 与 BC 级联等效为脉冲电流源的有四种, 生成的此类电路拓扑共有十六种。

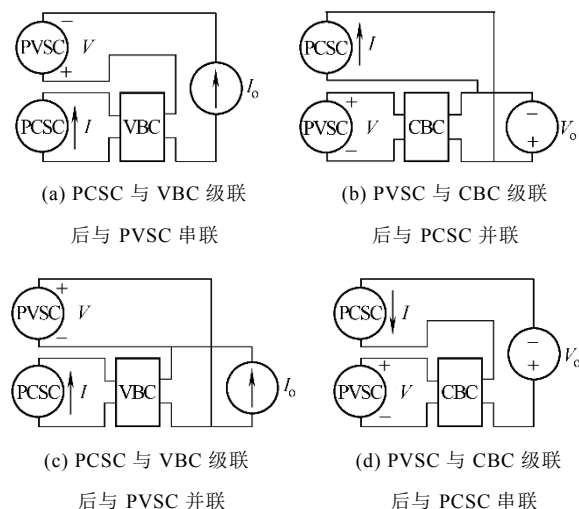
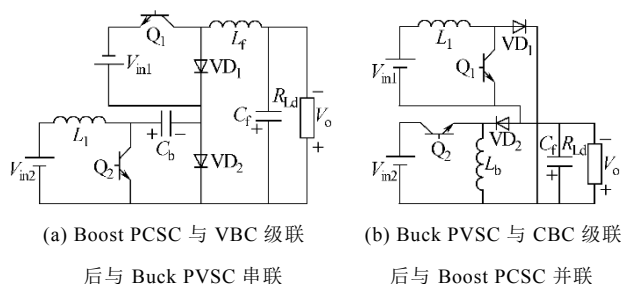


图 7 第 I 类典型的 DIC 的结构框图

Fig.7 Typical conceptual diagram of type I DICs

图 8 给出了采用 Buck PVSC、Boost PCSC 和一级缓冲单元生成的典型 DIC 的电路图。其中图 8a 和图 8b 所示的电路拓扑曾在文献 [3] 中提到。



(a) Boost PCSC 与 VBC 级联

后与 Buck PVSC 串联

(b) Buck PVSC 与 CBC 级联

后与 Boost PCSC 并联

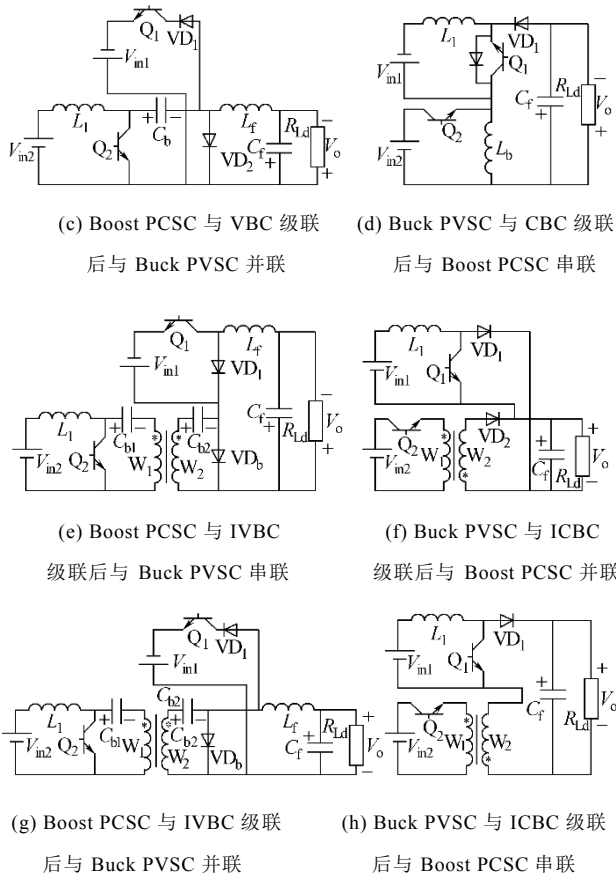


图 8 第 I 类典型的 DIC 的电路图

Fig.8 Typical circuit configuration of type I DICs

#### 4.2 第 II 类带缓冲单元的 DIC 电路拓扑

此类电路拓扑是按照级联规则，将脉冲电源单元与缓冲单元级联生成了带缓冲单元的脉冲电源单元，再按照组合规则，将带缓冲单元的脉冲电源单元互相组合，最后按照级联规则与输出滤波器相连生成的。

图 9 给出了第 II 类典型的 DIC 电路拓扑的结构框图。图 9a 是将两个 PVSC 和 CBC 级联生成的脉冲电流源并联组合后，再与电压型的输出滤波器级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电压源的有四种，此类电路拓扑共有十种。图 9b 是将两个 PCSC 和 VBC 级联生成的脉冲电压源串联组合后，再与电流型的输出滤波器级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电流源的有四种，此类电路拓扑共有十种。图 9c 是将两个 PVSC 和 CBC 级联生成的脉冲电流源串联组合后，再与电压型的输出滤波器级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电压源的有四种，此类电路拓扑共有十种。图 9d 是将两个 PCSC 和 VBC 级联生成的脉冲电压源并联组合后，再与电流

型的输出滤波

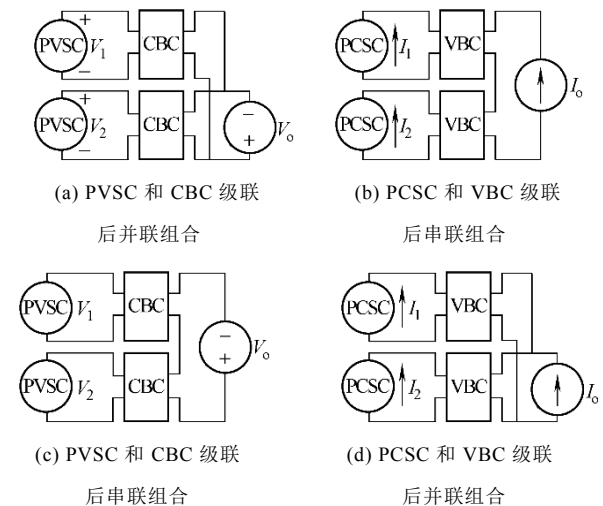
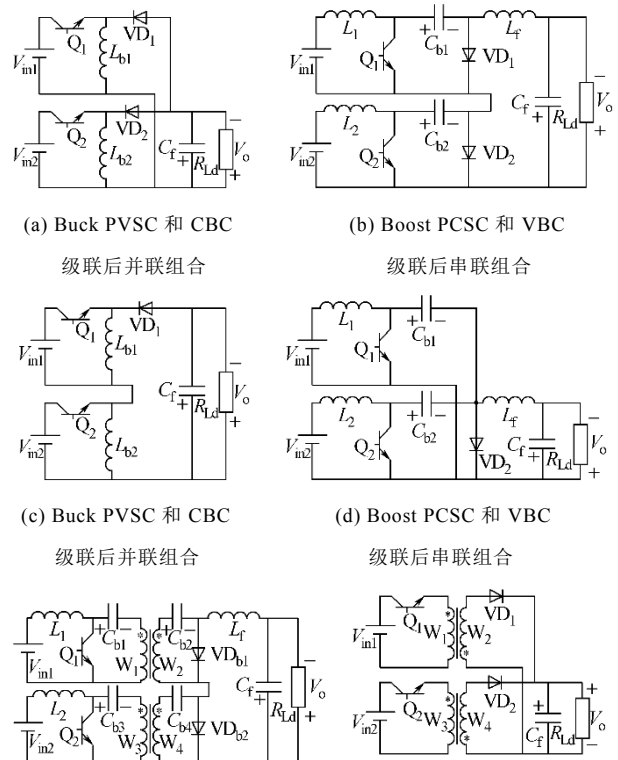


图 9 第 II 类典型的 DIC 的结构框图

Fig.9 Typical conceptual diagram of type II DICs

器级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电流源的有四种，此类电路拓扑共有十种。

以 Buck PVSC、Boost PCSC 和一级缓冲单元为例，生成的电路结构如图 10 所示。其中，图 10a 和图 10b 所示的电路拓扑，曾在文献 [3]中提到。图 10e 是将两个 Buck PVSC 和 ICBC 级联生成的脉冲电流源单元并联组合生成的电路拓扑。由于两个变压器的二次侧是并联连接的，变压器的二次侧可以共用，简化后的电路拓扑曾在文献 [4-5]中提到。



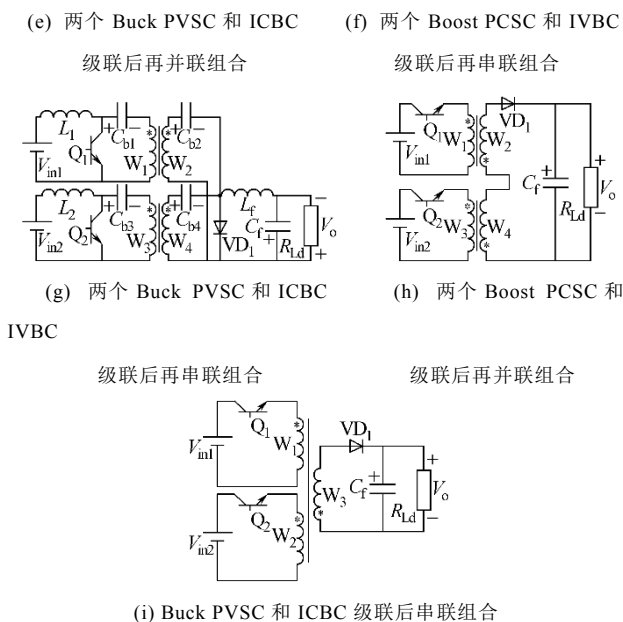


图 10 第 II 类典型的 DIC 的电路图

Fig.10 Typical circuit configuration of type II DICs

### 4.3 第 III 类带缓冲单元的 DIC 电路拓扑

此类电路拓扑是按照组合规则，将基本的脉冲电源单元互相组合，按照级联规则，与缓冲单元级联生成了带缓冲单元的脉冲电源单元，最后按照级联规则与输出滤波器相连生成的。

由前面的介绍可知，若按照组合规则一，将两个脉冲电源组合，再与缓冲单元级联时，脉冲电压源单元中的续流二极管或者脉冲电流源单元中的阻断二极管应该去掉。但是，若将所有的二极管全去掉，会造成输入功率不可控，若保留其中一个脉冲电源单元的二极管，又会造成去掉二极管的那一路脉冲电源单元不能独立工作，因此此类电路拓扑无法正常工作。

按照组合规则二，将两个脉冲电源组合后，再与缓冲单元级联时，脉冲电源单元的二极管需要全都去掉，由于此组合形式生成的电路拓扑本身是分时工作，因此二极管的去掉与否对工作没有影响。

需要特别指出的是，在第 3 节中已提到，去掉续流或阻断二极管的脉冲电源单元只能是非隔离型的脉冲电源单元。图 11 给出了第 III 类典型的 DIC 电路拓扑的结构框图。图 11a 是将两个 Buck PVSC 并联组合后，再与 CBC 级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电压源的有四种，生成的此类电路拓扑共有四种。图 11b 是将两个 Boost PCSC 串联组合后，再与 VBC 和电流型的输出滤波器级联生成的电路拓扑。PSC 与 BC 级联后等效为脉冲电流源的共有四种，生成的此类电路拓

扑共有四种。

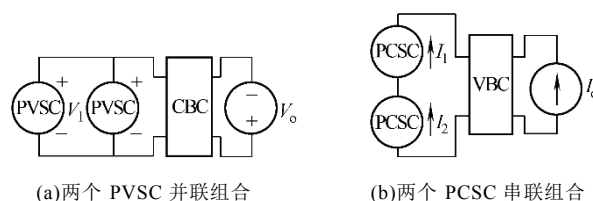


图 11 第 III 类典型的 DIC 的结构框图

Fig.11 Typical conceptual diagram of type III DICs

以 Buck PVSC、Boost PCSC 和一级缓冲单元为例，具体电路如图 12a 和图 12b 所示。其中图 12a 所示的电路拓扑，曾在文献 [6] 中提到。图 12c 是将两个 Buck PVSC 和 ICBC 级联生成的脉冲电流源单元并联组合生成的电路拓扑。由于两个变压器的二次侧是并联连接的，变压器的二次侧可以共用，简化后的电路拓扑曾在文献 [7] 中提到。

需要指出的是，以上是按照图 6 所示的组合方式，将脉冲电源单元与缓冲单元组合后，直接与输出滤波器相连，得到的带缓冲单元的电路拓扑。如果将脉冲电源单元与缓冲单元组合后，与缓冲单元级联，再与输出滤波器相连，生成带缓冲单元的 MIC 电路拓扑，电路结构将相当复杂，而且没有增加电路的功能，这里不予讨论。

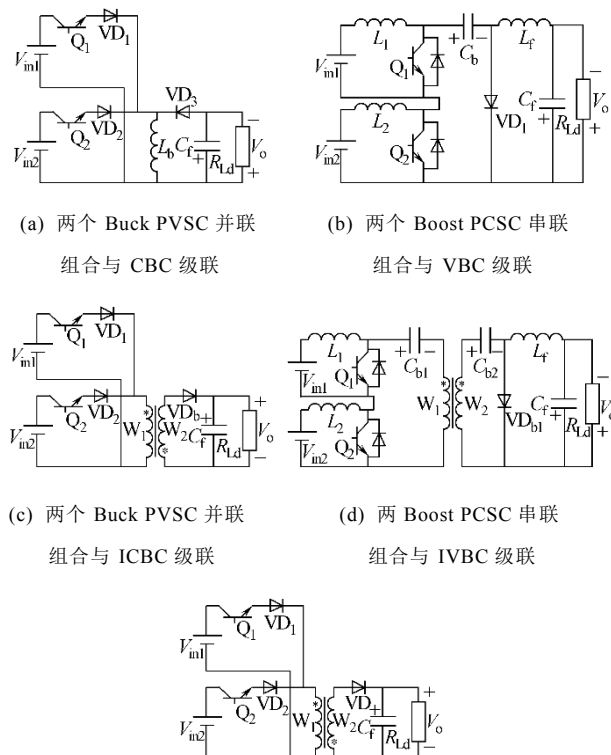


图 12 第 III 类典型的 DIC 的电路图

Fig.12 Typical circuit configuration of type III DICs

## 5 结 论

带缓冲单元的 MIC 电路拓扑是由脉冲电源单元、缓冲单元和输出滤波器三个基本单元构成, 脉冲电源单元和输出滤波器已经在文献 [1] 中介绍, 本文重点给出了缓冲单元的概念以及具体电路结构, 在此基础上, 提出了新的组合级联思想生成带缓冲单元的 MIC 电路拓扑, 即按照组合规则, 将脉冲电源单元进行组合, 按照级联规则, 将脉冲电源单元、缓冲单元和输出滤波器三种不同单元进行级联, 生成一系列的带缓冲单元的 MIC 电路拓扑。由于生成的隔离型 MIC 电路拓扑结构复杂, 可以按照文献 [1] 提出的简化规则, 对其进行简化。

### 参考文献

- [1] 李艳, 阮新波, 杨东升. 无缓冲单元的多输入直流变换器电路拓扑 [J]. 电工技术学报, 2009, 24(5): 73-79.  
Li Yan, Ruan Xinbo, Yang Dongsheng. Multiple-input DC/DC converters without buffer cells[J]. Transactions of China Electrotechnical Society, 2009, 24(5): 73-79.
- [2] Liu K H, Lee F C. Topological constraints on basic PWM converters[C]. IEEE PESC, 1988: 164-172.
- [3] Liu Y C, Chen Y M. A systematic approach to synthesizing multiple-input DC/DC converter[C]. IEEE PESC, 2007: 2625-2632.
- [4] Matsuo H, Lin W Z, Kurokawa F, et al. Characteristics of the multiple-input DC-DC converter[J]. IEEE Trans on Industrial Electronics, 2004, 51(3): 625-631.
- [5] Kobayashi K, Matsuo H, Sekine Y. Novel solar cell power supply system using the multiple-input DC-DC converter[J]. IEEE Trans on Industrial Electronics, 2006, 53(1): 281-286.
- [6] Dobbs B G, Chapman P L. A multiple-input DC-DC converter topology[J]. IEEE Power Electronics Letters, 2003, 1(1): 6-9.
- [7] Benavides N D, Chapman P L. Power budgeting of a multiple-input Buck-Boost converter[J]. IEEE Trans on Power Electronics, 2005, 20(6): 1303-1309.

---

作者简介: 李艳 女, 1977 年生, 博士研究生, 研究方向为中小功率高频软开关直-直变换器和新能源供电系统。阮新波 男, 1970 年生, 教授、博士生导师, 研究方向为功率电子变换技术、航空航天供电系统、新能源供电系统和电力电子系统集成。