

# A Design for Grid-Connected PV Simulator

ZENG Gojing, SONG Yue, DING Zhan, LIU Zhulian, CAI Yongjian

College of Electronics Engineering, Dongguan University of Technology, Dongguan, China

e-mail: zenggj1989@qq.com; eda815@163.com

**Abstract:** To design a grid-connected PV simulator, using IRF3205 FET and IR2110 to get a H full-bridge to fulfill DC-AC conversion,, SCM STC12C5A60S2 was used to control feedback circuit and generate PWM, STC12C5A60S2 was used to complete system control, frequency tracking and phase synchronization were achieved in the simulator in more efficient transmission, less distortion, the experiment device was stable and to meet the design requirements, experiments showed that the design method was effective.

**Keyword:** photovoltaic grid; DC-AC inverter; device to generate electric power; imitative

## 一种光伏并网发电模拟装置的设计

曾国敬, 宋 跃, 丁 梅, 刘主链, 蔡永俭

东莞理工学院电子工程学院, 东莞, 中国, 523808

e-mail: zenggj1989@qq.com; eda815@163.com

**摘 要:** 为设计一种光伏并网发电模拟装置, 采用 IR2110 和场效应管 IRF3205 组成的 H 全桥构成 DC-AC 转换, 单片机 STC12C5A60S2 完成 PWM 生成和反馈电路的控制, STC12C5A60S2 完成系统控制, 实现了频率跟踪和相位同步, 传输效率较高, 失真较小, 实验中装置工作稳定可靠, 满足了设计要求, 实验表明该设计方法是行之有效的。

**关键词:** 光伏并网; DC-AC 逆变; 发电装置; 模拟

### 1 引言

当今, 我国在生产太阳能硅板的技术已经有了很大的进展和突破, 光伏发电将有极为可观的应用前景, 但由于目前光伏并网发电的效率偏低、成本过高, 导致光伏并网发电得不到应用推广<sup>[1-2]</sup>。本文探讨一种模拟光伏并网的装置的设计。

### 2 系统设计※

#### 2.1 设计原理

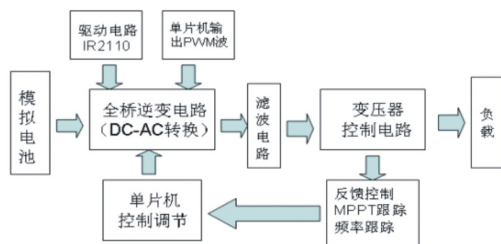


Figure 1. System architecture diagram

图 1. 系统结构框图

图 1 中使用全桥逆变电路把直流电变交流电, 通过低通滤波电路后经过变压器控制电路为负载供电, 为实时对供电系统进行监督, 使用反馈控制跟踪频率对变压器控制电路进行监控, 并把信息反馈给单片机, 单片机采集到信息后, 对信息进行分析后对全桥逆变

电路进行控制, 使系统能实时进行自我调节<sup>[3-5]</sup>。

设计的模拟装置如图 2, 用直流稳压电源  $U_S$  和电阻  $R_S$  模拟光伏电池,  $U_S=60V$ ,  $R_S=30\Omega\sim36\Omega$ ;  $u_{REF}$  为模拟电网电压的正弦参考信号, 其峰峰值为 2V, 频率  $f_{REF}$  为 45Hz~55Hz; T 为工频隔离变压器, 变比为  $n_2:n_1=2:1$ 、 $n_3:n_1=1:10$ , 将  $u_F$  作为输出电流的反馈信号; 负载电阻  $R_L=30\Omega\sim36\Omega$ 。

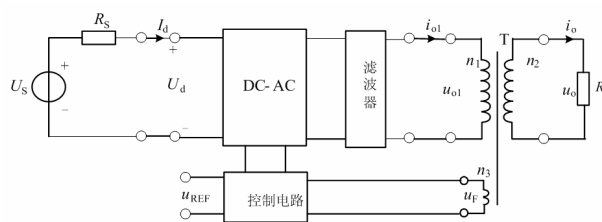


Figure 2. Simulator system design

图 2. 模拟装置系统设计

#### 2.2 硬件设计

##### 2.2.1 DC-AC 逆变电路

图 3 中由 4 个场效应管 (IRF3205) 组成的 H 全桥, 四个场效应管处于开关状态, 由于单片机输出的 PWM 波是峰-峰值为 5V, 无法直接驱动, 这里选择 IR2110 作为驱动芯片。该芯片具有独立的低端和高端输入通道; 悬浮电源采用自举电路, 其高端工作电压

可达 500V,  $dv/dt=\pm 50V/ns$ , 15V 下静态功耗仅 116mW; 输出的电源端(脚 3,即功率器件的栅极驱动电压)电压范围 10~20V; 逻辑电源电压范围(脚 9) 5~15V, 可方便地与 TTL, CMOS 电平相匹配, 而且逻辑电源地和功率地之间允许有  $\pm 5V$  的偏移量; 工作频率高, 可达 500kHz; 开通、关断延迟小, 分别为 120ns 和 94ns。

IR2110 需要加自举电容  $C_5$ , 由于 PM (PowerMOSFET 功率场效应管) 开通时, 需要在极短的时间内向门极提供足够的栅电荷。如果在器件开通后, 自举电容两端电压要比器件充分导通所需要的电压 (10V) 高; 再假设在自举电容充电路径上有 1.5V 的压降(包括 VD1 的正向压降); 最后假定有 1/2 的栅电压因泄漏电流引起电压降。综合上述条件, 此时对应的自举电容可用下式表示:

$$C_5 > 2Q_g / (V_{CC} - 10 - 1.5)$$

充分导通时所需要的栅电荷  $Q_g=146nC$  (由元件手册查得),  $V_{CC}=15V$ , 那么

$$C_5 = 2 \times 146 \times 10^{-9} / (15 - 10 - 1.5) = 0.083 \times 10^{-6} F$$

取  $C_5$  为 0.1 $\mu F$  50V 的独石电容。

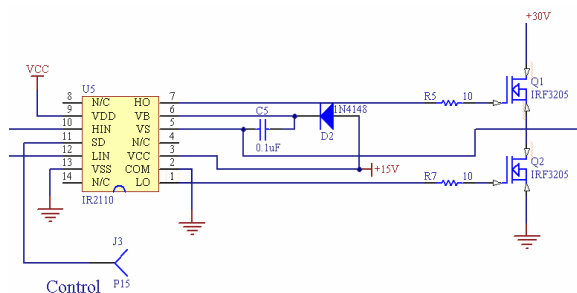


Figure 3. FET driver circuit  
图 3. 场效应管驱动电路

在单片机和 H 桥之间加上如图 4 所示的死区时间产生电路, 由  $R_4$ 、 $R_8$ 、 $C_9$ 、 $C_{10}$  和 CD4081BCN 组成的死区时间生成电路来产生死区时间, 防止 H 桥一臂的两个场效应管呈现共态导通的情况, 死区时间由  $R_4$ 、 $R_8$ 、 $C_9$ 、 $C_{10}$  的时间常数决定, 死区时间设定为 1 $\mu s$  左右。

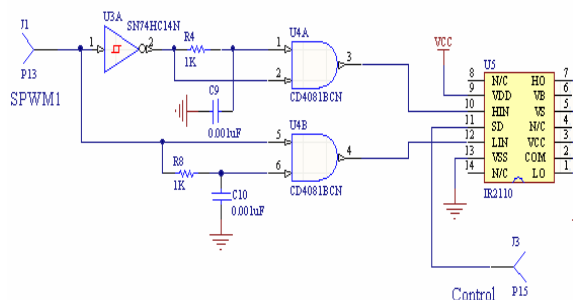


Figure 4. Dead-time generation circuit  
图 4. 死区时间产生电路

## 2.2.2 过零检测电路

为给频率和相位的动态跟踪提供基准信号, 用过零检测电路在交流信号每次过零的时候输出下降沿给作为主控芯片的单片机。

图 5 中将输入的交流信号先通过由两个运放  $U_3$ 、 $U_2$  组成的两级放大电路进行饱和放大, 使正弦交流信号变为方波; 再送进由电容  $C_1$  和电阻  $R_{14}$  组成的微分电路, 使方波变成一系列尖脉冲, 其中 5V 稳压管用来限制脉冲的幅度; 最后通过或非门电路 74LS02 进行反相, 使正脉冲上升沿变为下降沿。

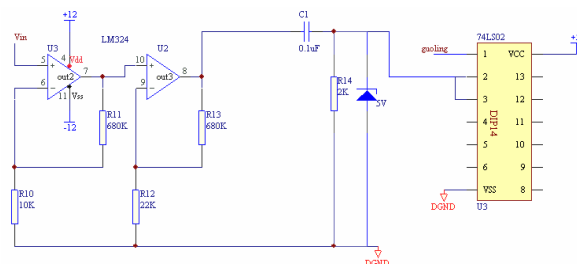


Figure 5. The circuit diagram of detect if thread the zero  
图 5. 过零检测电路

## 2.2.3 过流保护电路

将一个 0.5 $\Omega$  5W 的电流采样电阻串联在输出端, 将采样电阻两端的电压输入到电压比较器 LM311 中和基准电压进行对比, 输出信号通过光耦隔离后, 将过流信号输入到单片机中, 电路如图 6 所示。

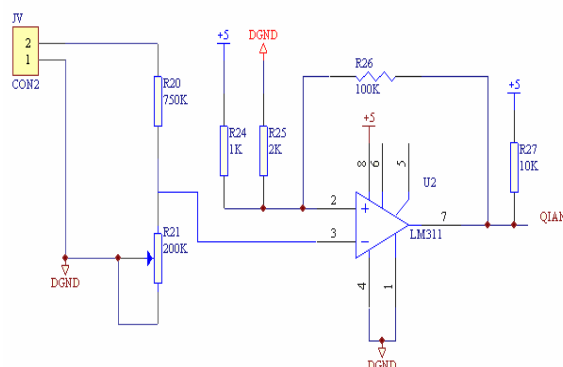


Figure 6. The circuit diagram of protect it from over electricity of safe  
图 6. 过流保护电路

## 2.2.4 欠压保护电路

欠压保护电路如图 7 所示, 将输入电压通过  $R_{20}$  和  $R_{21}$  对  $U_d$  进行分压, 然后与  $R_{24}$  和  $R_{25}$  分出的基准电压送进电压比较器 LM311 中进行比较, 当输入电压  $U_d$  低于 25V 时, 比较器输出高电平到 IR2110 的

SD 脚切断 H 全桥，保护模拟光伏电池。

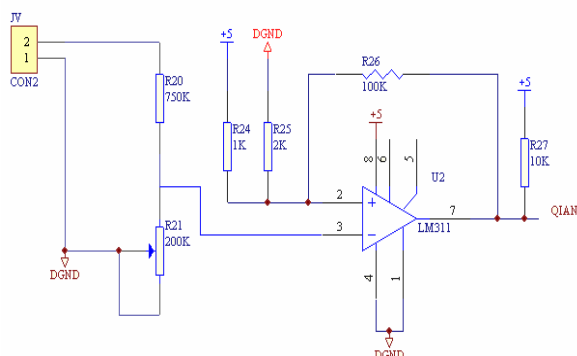


Figure 7. Undervoltage protection circuit

图 7. 欠压保护电路

### 3 软件设计

用单片机 STC12C5A60S2 作为主控芯片实现对反馈电路的控制。STC12C5A60S2 是 1 个时钟 / 机器周期 8051，与普通 8051 二进制代码完全兼容，编程容易，而且内置 8 路 10 位 AD 转换和 2 路 pwm 输出。PWM 部分的主要流程图如图 8。

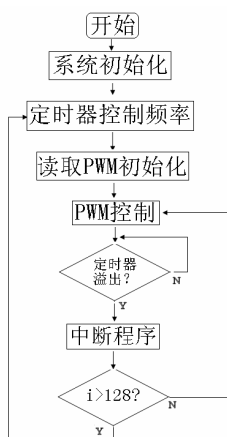


Figure 8. The flow chart of PWM

图 8. PWM 流程图

#### 3.1 最大功率点跟踪

RS 和 RL 在给定范围内变化时，使  $U_d = 1/2 U_s$ ，最大功率点跟踪的实现是通过检测  $U_d$ ，通过计算，将电压误差传到 PWM 的产生里，改变 PWM 的占空比来改变输出电流，最终使  $U_d$  稳定在  $1/2 U_s$

#### 3.2 频率和相位的动态跟踪

由单片机输出 PWM 波，通过过零检测电路的下降沿来判断是否有过零点。当出现一个高-低-高的脉冲时，单片机扫描判别，将它定为起始零点。当第二

次出现同样的一个高-低-高的脉冲时，可把它看作是第一个零点，此过程刚好经过一个周期，也是得到的正弦波的一个周期，由此算出得到的波形频率，由于用单片机判别 PWM 波的高-低-高脉冲，即认为是一个零点，即是 PWM 波与正弦波就刚好同相位。

### 4 仿真实验与测试结果

#### 4.1 过零检测仿真

图 8 为采用 Multisim10.0 版本软件对过零检测进行的仿真[6]，通道 1 信号为系统外入信号，其频率为 50Hz、峰-峰值为 2V 的正弦交流信号，通道 2 信号是过零检测输出信号，得到的输出信号幅度峰-峰值为 5V，由图可见，基本实现了对外入参考信号过零检测。

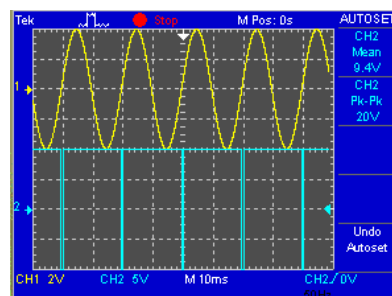


Figure 9. Zero-simulation diagram

图 9. 过零检测仿真图

#### 4.2 实验结果

对并网电压的频率进行了测试，在单片机 STC12C5A60S2 输出 PWM 频率为 6.173KHz 的情况下，从系统负载端测量的正弦波在 RIGOL-DS5022ME 示波器测量照相如图 10，测到输出信号频率为 48.3Hz，基本实现设计预期目标。

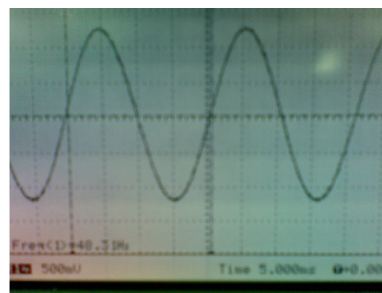


Figure 10. Grid voltage waveform

图 10. 并网电压波形

### 5 结论与讨论

实验表明这种基于 STC12C5A60S2 单片机控制的

光伏并网模拟发电装置, 可以实现频率跟踪和相位同步, 有较高的转换效率, 而且保持失真度较小, 同时具有过流保护和欠压保护等自动调节功能。存在的不足是输出幅度控制还不是很精确, 可以采用高精度的 PWM 来实现, 相位同步控制精度需要改进软件及算法来进一步提高。

## References (参考文献)

- [1] Wang Haining, Su Jianhui, Zhang Guorong *et al.* Unitive Control of PV Grid Connected Generation and Reactive Compensation [J]. Transactions of China Electrotechnical Society, 2005, 20(9): 114-118.  
汪海宁, 苏建徽, 张国荣等, 光伏并网发电及无功补偿的统一控制[J]. 电工技术学报, 2005, 20(9): 114-118.
- [2] Zargari N r, Joos G. Performance investigation of a current-controlled voltage-regulated PWM rectifier in rotating and stationary frames. IEEE Trans Industrial Electronics, 1995, 42(4): 396-401.
- [3] Wernekinck E, Kawamura A, Hof R. A high frequency AC/DC converter with unity power factor and minimum harmonic distortion. IEEE Trans. on Power Electron, 1991, 6(3): 364-370.
- [4] Bettian Bergauer Culver, Christian Jager. Estimation of the energy output of a photovoltaic power plant in the austrian alps. Solar Energy, 1998, 62(5): 319-324.
- [5] Li Bo, Yuan Hong. Electronic Design and Simulation [M]. Beijing: Mechanical Industry Press, 2004.  
李忠波, 袁宏. 电子设计与仿真技术[M]. 北京: 机械工业出版社, 2004.
- [6] Pan yong cai, Wang zi xu, Design of FIR Digital Filter Based on MATLAB[J]. Semiconductor Technology, 2001, 26(8): 52-54.  
潘永才, 王子旭等. 数字 FIR 滤波器的 Matlab 设计[J]. 半导体技术, 2001, 26(8): 52-54.