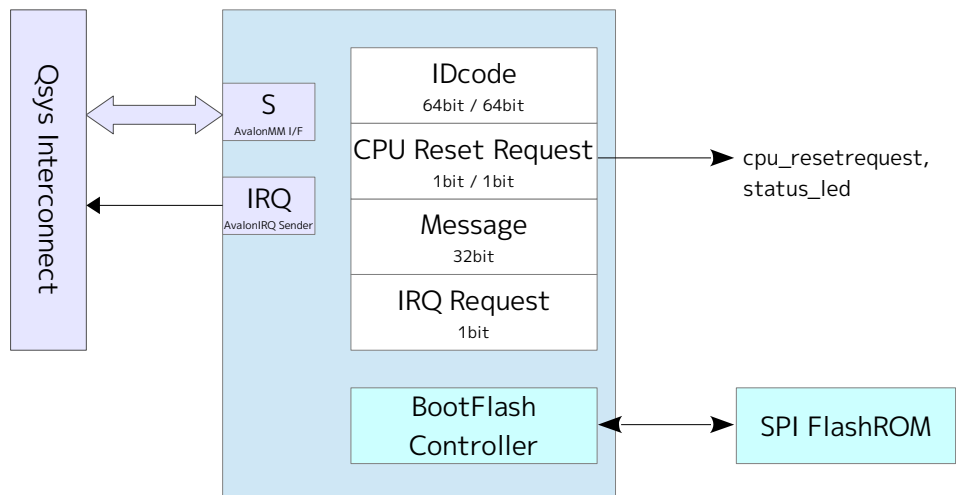


●全体ブロック図

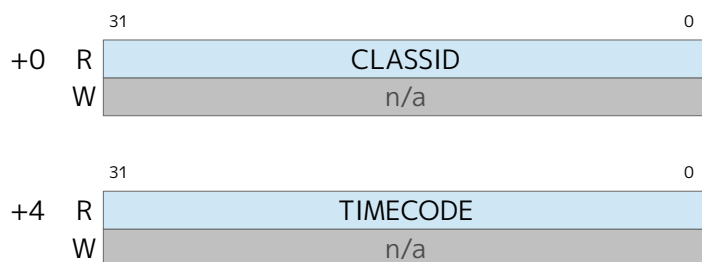


●レジスタマップ

	31	16	15	9	8	7	1	0
+0	CLASSID							
+4	TIMECODE							
+8	UID							
+C								
+10	KEY			UID VALID	UID ENA	n/a		LED RST
+14	n/a			IRQ ENA	n/a	RDY	SS	DATA
+18	MESSAGE							
+1C	n/a							SWI

SystemIDペリフェラルと同じ仕様
※ただしクラスが異なるのでIDEからは認識できない

・システムIDレジスタ



CLASSID - クラスIDレジスタ

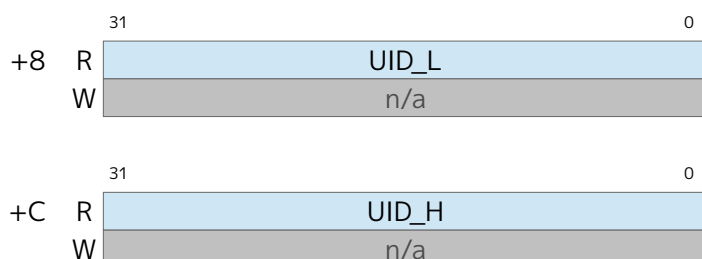
32ビット長の符号無し整数で、ペリフェラル生成時に任意の値が設定される。

上位12ビットは0x72A（PERIDOTコンフィグレーション識別子）、下位20ビットがクラスコードを示す。このレジスタが同一値のコンフィグレーションはソフトウェアバイナリ互換であることが求められる。書き込みは無効。

TIMECODE - 生成タイムコードレジスタ

32ビット長の符号無し整数で、ペリフェラル生成時のQsys GENERATION_IDが設定される。PERIDOTコンフィグレーションデータでは、リビジョン管理番号として使用する。書き込みは無効。

・UIDレジスタ



UID - チップユニークIDレジスタ

64ビット長の符号無し整数で、UID_Lには下位32bit、UID_Hには上位32bitが格納される。UIDのデータが有効な場合はリセットステータスレジスタのUIDVALIDビットがアサートされる。

UID取得をサポートしていないデバイスではUID_H/UID_Lともに0xfffffffffが返る。

書き込みは無効。

UID取得が可能なデバイスではリセットステータスレジスタのUIDENAビットの書き込みが有効になる。UIDENA='1'をセットして、'1'がリードバックできればUID取得が可能なデバイス。

・リセットステータスレジスタ

		31		16	15	14		1	0
+10	R	n/a				UID VALID	UID	n/a	
	W	KEY				n/a	ENA	LED	RST

KEY - 書き込みキーレジスタ

リセットレジスタへの書き込みを許可するキーレジスタ。このフィールドが予め決められた値と一致する場合の書き込みのみ、RSTレジスタへの書き込みが実行される。
デフォルト設定では0xdead。

UIDVALID - UIDデータ有効レジスタ

UIDレジスタの値が有効な場合にアサートされる。書き込みは無効。

UIDENA - UID読み出しイネーブルレジスタ

UIDの読み出し要求を行う。このレジスタはKEYレジスタフィールドによる保護は行われない。
UID取得をサポートしていないデバイスの場合、このレジスタは存在せず、常に'0'が読み出される。

'0': 読み出し停止 ※初期値

'1': 読み出し有効

UIDレジスタの値が有効な場合にアサートされる。書き込みは無効。
デバイスのUIDを取得する場合はこのレジスタに'1'をセット後、UIDVALIDがアサートされるまで待ち、その後でUID_L/HID_Hレジスタを読み出すこと。

LED - ステータスLEDレジスタ

LEDポートへの出力を行う。このレジスタはKEYレジスタフィールドによる保護は行われない。

'0': クリア ※初期値

'1': 点灯

RST - リセット要求レジスタ

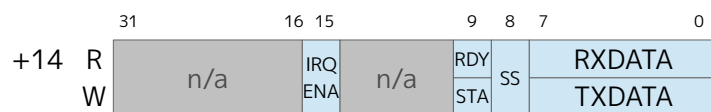
プロセッサに対してリセット要求を発行する。

'0': クリア ※初期値

'1': リセット要求

このレジスタによるリセットはプロセッサ固有のリセットを意図する。そのため、プロセッサはこのリセット要求を受け取った際にもバストラップアクションや命令パイプラインの動作を続行し、安全にリセットベクタへの再エントリを行わなくてはならない。
NiosIIの場合はcpu_resetrequestオプションを利用すること。

・Flashアクセスレジスタ



IRQENA - 割り込み有効レジスタ

SPI Flashのアクセスが完了したときに割り込みを発行する。

'0': 割り込み無効 ※初期値

'1': 割り込み有効

RDYが'1'の時に割り込みが発生するため、STAの書き込みと同時に有効にしなければならない。

RDY - ペリフェラルレディレジスタ

このレジスタが'0'の時はアクセス実行中またはペリフェラルリセット状態で、ペリフェラルへの書き込みがブロックされる。

STA - アクセススタートレジスタ

RDYが'1'の時にこのレジスタへ'1'を書き込むとSPI Flashへの通信を開始する。

SS - スレーブセレクトレジスタ

SPI Flashデバイスを選択するレジスタ。

'0': SPI SS_nをネゲート ※初期値

'1': SPI SS_nをアサート

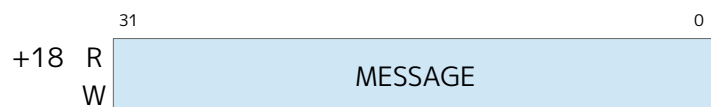
RXDATA - 受信データバイトレジスタ

受信したデータバイトを読み出すレジスタ。RDYが'1'の時に有効な値を返す。

TXDATA - 送信データバイトレジスタ

送信するデータバイトを書き込むレジスタ。STAに'1'を指示した時にこのフィールドの値を取り込む。

・メッセージレジスタ



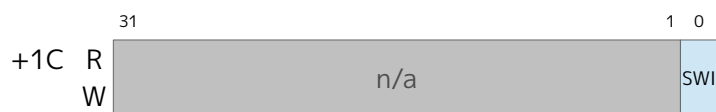
MESSAGE - メッセージレジスタ

32ビット長の符号無し整数で、自由に読み書きすることができる。PERIDOTとホストPC間でのハンドシェーク・メッセージで使用される。

32ビット幅での読み書きを行うことで、アトミックなアクセスを保証する。

通信フローについては別紙資料を参照。

・SWIレジスタ



SWI - ソフトウェア割り込みレジスタ

プロセッサに対してソフトウェアからの割り込みを発生する。

'0': クリア ※初期値

'1': IRQを発行