

あらまし 前回 NMOS を使用した折り返し型のギルバート乗算回路 (以下折り返し型と呼ぶ) の信号振幅が従来型に比べて広く取ることができること、小信号等価解析上では二つの入力積に比例した出力を得られることが分かった。前回はカレントミラーのサイズを揃えていたが、今回はより柔軟な設計・利得のためにサイズを揃えない場合の小信号等価解析を行い、乗算が可能であることを示した。その後ギルバート乗算回路の素子値を決め、バッファ回路設計し回路単体、および実際に測定する時に近い条件でシミュレーションを行い性能を評価した。

接点 B において KCL を用いると

$$g_{mB} \cdot (-v_{in}) + g_{dB}v_{BD} + g_{dMB}v_{BD} + g_{mMB}v_{BD} = 0$$

$$v_{BD} = \frac{g_{mB}}{g_{mMB} + g_{dMA} + g_{dMB}} v_{in}$$

$$\approx \frac{g_{mB}}{g_{mMB}} v_{in} \quad (1)$$

である。次に接点 A について KCL と、式 (1) を用いると

$$g_{mMA}v_{BD} + g_{dMA}v_{AS} = (g_{mA} - \Delta g_m)v_{AS}$$

$$+ g_{dA}(\Delta v - v_{AS})$$

$$+ (g_{mA} + \Delta g_m)v_{AS}$$

$$+ g_{dA}(-\Delta v - v_{AS})$$

$$v_{AS} = \frac{g_{mMA}}{2g_{mA} - 2g_{dA} - g_{dMA}} v_{AS}$$

$$\approx \frac{g_{mMA}}{g_{mMB}} \cdot \frac{g_{mB}}{g_{mA}} v_{in} \quad (2)$$

と表せる。さらに、接点 O について KCL と式 (2) を用いると

$$i_{outp} = i_{A1} + i_{A3} \quad (3)$$

であるが、差動半回路の性質により $i_{A3} = -i_{A2}$ となるので

$$i_{outp} = i_{A1} - i_{A2} \quad (4)$$

となる。ここで、出力電圧 Δv は KVL と、式 (4) より

$$-\Delta v = R_L i_{outp}$$

$$= R_L \cdot (-2\Delta g_m v_{AS} + 2\Delta v g_{dA})$$

$$\Delta v = \frac{2R_L \Delta g_m}{1 + 2R_L g_{dA}} v_{AS} \quad (5)$$

と計算できる。出力電圧を v_{out} とすると、式 (2)、(5)、と定数 K_A を用いて $\Delta g_m = 2K_A V_{CTRL}$ と表せることを用いると

$$v_{out} = \frac{4K_A R_L}{1 + 2R_L g_{dA}} \cdot \frac{g_{mMA}}{g_{mMB}} \cdot \frac{g_{mB}}{g_{mA}} \cdot V_{CTRL} \cdot v_{in} \quad (6)$$

と求められた。ここで、カレントミラーのサイズが等しいとすると $g_{mMA} = g_{mMB}$ となるので以前求めた利得と同様の結果になることが確かめられた。

3. 素子値の設計

3.1 乗算器の設計

今回、出力振幅を大きくするために NMOS にはトリプルウェルを用いて、バルクの電位を各 NMOS のソース電位に合わせることとした。図 4 に示す回路において $V_{ds} = 1.8 \text{ V}$ とし、 v_{in} を 0 V から 1.8 V まで掃引した時のドレイン電流を図 5 に示す。さらに、図 5 には $v_{in} = 0.8 \text{ V}$ から $v_{in} = 1 \text{ V}$ での最小二乗法による近似直線とその x 切片を示す。ただし、トランジスタはゲート長を $0.18 \mu\text{m}$ 、ゲート幅を $0.44 \mu\text{m}$ 、並列数を 16 とした。

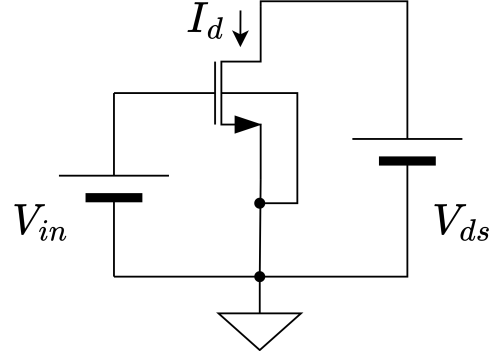


図 4 DC 解析を行った回路

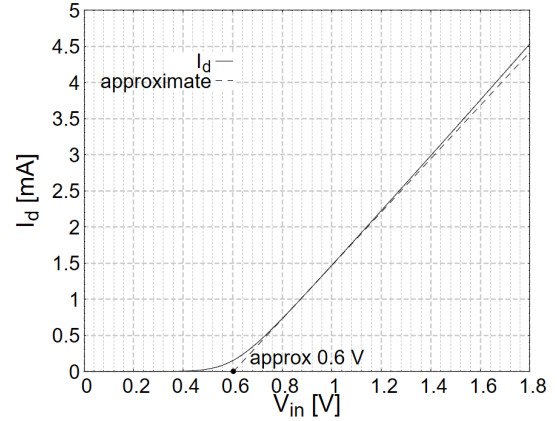


図 5 差動半回路の小信号等価回路

この結果から、このサイズのトランジスタのしきい値電圧はおおよそ 0.6 V と推定することができた。 M_B には後述する整合の影響を受け $\pm 0.1 \text{ V}$ の信号が入る。図 5 では 0.7 V 付近から線形に電流が増加していたので、ゲートソース間のバイアス電圧をこの付近に取れば入力信号に関しては飽和領域で使用できる。また、 M_A のドレイン電位は信号振幅拡大のためになるべく小さくすることが望ましく、そのためにはソースの電位もなるべく下げる必要がある。今回は M_A のドレインを 0.5 V 、ソースを 0.3 V と決めた。この時カレントミラー M_{MA} が飽和領域で動くためにはゲートがドレイン電位としきい値電圧の和より小さくならなければならない。そこで、今回は 0.7 V とした。これは M_B のドレイン電位にもなるので、この電位から M_B のゲート、ソース電位を決定した。後はこれらの電位を満たすようなトランジスタサイズを求めた。以上の考えのもと設計したトランジスタサイズを表 1 に、与える直流電圧と負荷抵抗を表 2 に示す。

表 1 設計したトランジスタサイズ
Process Rohm 0.18 μm

MOSFET	L[μm]	W[μm]	M
M _A	0.18	1.46	16
M _B	0.18	0.44	16
M _{MA}	0.18	1.72	16
M _{MB}	0.18	0.44	16
M _U	0.72	2.16	16
M _L	0.72	1.48	32

表 2 直流電圧と負荷抵抗

V _{lbias}	1.1 V
V _{rbias}	0.9 V
V _U	0.5 V
V _L	0.81 V
R	650 Ω

3.2 バッファ回路について

今回用いる整合用バッファ回路の回路図を図 6 に示す。整合

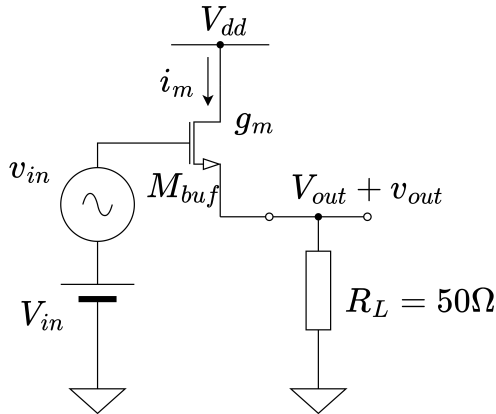


図 6 整合用バッファ回路

がとれている時、 $g_m = 20 \text{ mS}$ になるため出力振幅は入力振幅の半分になる。また、振幅を最大にするため $v_{in} = 1.8 - V_{in}$ とする。これを用いると、入力の電位が最も低くなる時の電流 i_m から

$$i_m = g_m(V_{out} - v_{out}) = g_m \{V_{in} - v_{in} - (V_{out} - v_{out} - V_{th})\}$$

$$V_{out} = \frac{1}{2} (V_{in} - V_{th})$$

と表現できる。これを用いると、M_{buf} が飽和領域で動作する条件は

$$V_{in} - v_{in} - (V_{out} - v_{out}) > V_{th}$$

$$V_{in} > 0.9 + \frac{1}{2} V_{th}$$

と計算できる。今回しきい値電圧を 0.6 V としていたので、入力電位は

$$V_{in} > 1.2 \quad (7)$$

と分かる。したがって、入力の最大値は 1.2 V を中心とする $\pm 0.6 \text{ V}$ であると分かった。このとき、

$$i_m = g_m V_{out} = 6 \text{ V}$$

であるので、このような電流、電圧で動作するサイズにすればよい。その素子値を表 3 に示す。

表 3 設計したトランジスタサイズ
MOSFET L[μm] W[μm] M

M _A	0.32	4	16
----------------	------	---	----

4. 回路ごとのシミュレーション

素子値が決ったので回路ごとのシミュレーション結果を示す。

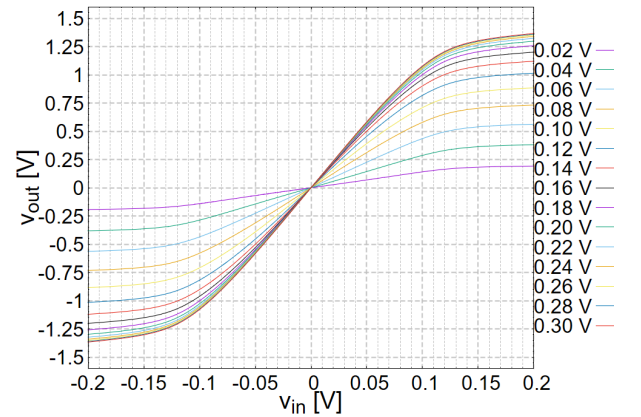


図 7 折り返し型の直流解析結果

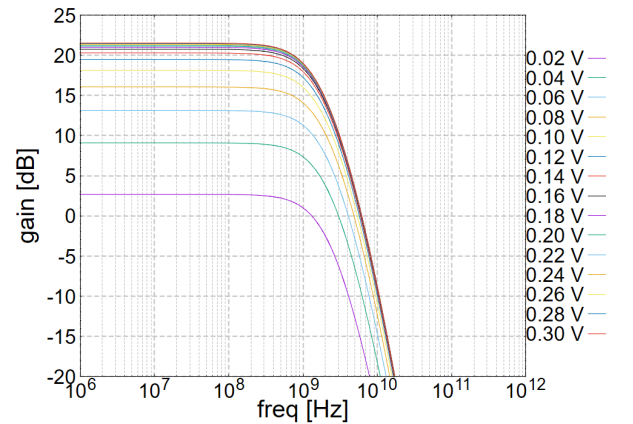


図 8 折り返し型の利得の周波数特性

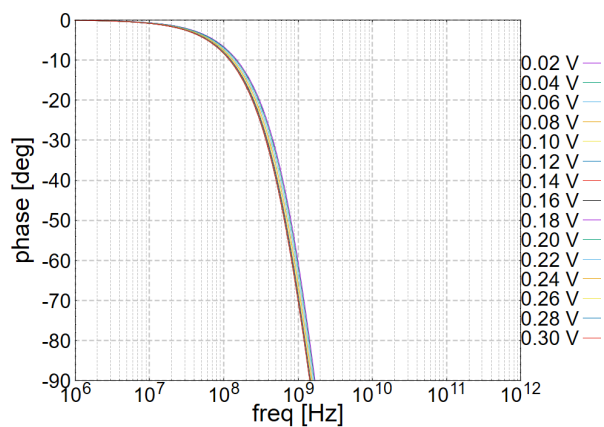


図 9 折り返し型の位相の周波数特性

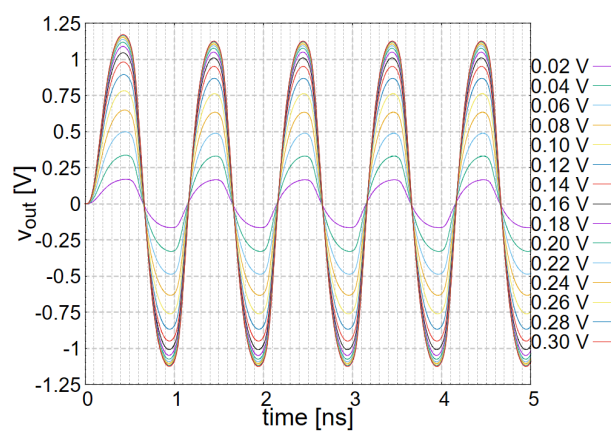


図 10 折り返し型の過渡解析結果

図 7 は折り返し型の直流解析結果である。