折り返し型ギルバート乗算回路の周波数特性劣化

小島 光

あらまし 以前から検討している折り返し型ギルバート乗算回路について、非線形な動作をする乗算回路について小信号等価回路に手を加え解析を行った。また PMOS の各端子間にキャパシタを付加し、各回路について小信号解析を行った。 キーワード ギルバート乗算回路、小信号解析、非線形回路

1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路 (図 1) ではサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。今週はこの寄生容量について、具体的にどの部分が最も周波数特性劣化の原因として大きいのかを検討した。

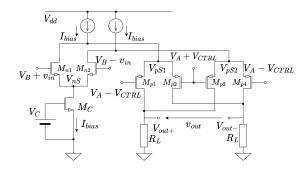


図 1 検討している折り返し型ギルバート乗算回路

2. 動作点の変動

図 1 では PMOSFET のゲートに直流で $\pm V_{CTRL}$ なる電圧を印加する。これはつまり、PMOSFET に流れるバイアス電流が V_{CTRL} により変動することを意味している。小信号解析では入力信号が小振幅であるとき、MOSFET のトランスコンダクタンス g_m が一定であるという近似を前提として小信号等価回路を作成する。しかし、トランスコンダクタンス g_m は実際には一定でなく、ドレイン電流 I_D と定数係数 K を用いて

$$g_m = 2\sqrt{KI_D} \tag{1}$$

と表される。即ち V_{CTRL} により PMOSFET に流れるドレイン電流が変化すると、それに伴いトランスコンダクタンスが変化することになる。このままでは小信号解析を行うことができないので、小信号解析の前に V_{CTRL} とトランスコンダクタンスの関係を明らかにする。

まずは片方の PMOS 差動対について考えるが、今回のような対応する接点の電圧と電流の符号が反転するような回路において、対応する半分のみの回路をを考えればもう半分については符号を入れ替えればよいので、片側の PMOS 差動対のみについて解析すれば事足りる。したがって、図1において左側の PMOS 差動対を取り出し、図2のような回路について考える。

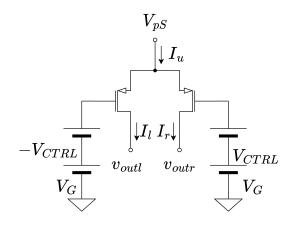


図 2 PMOS 差動対

一般に MOSFET のドレイン電流は 2 乗則に従い

$$I_D = K(V_{GS} - V_{th})^2 \tag{2}$$

である。では、図 2 において $V_{CTRL}=0$ のとき、ゲートソース間電圧は $V_{GS}=V_{pS}-V_{G}$ なので、トランスコンダクタンスは

$$g_{mp} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2$$
$$= 2K(V_{GS} - V_{th})$$
$$= 2K(V_{pS} - V_{G} - V_{th})$$
(3)

と計算できる。次に V_{CTRL} \neq 0 の時、 $V_{GS}=V_{pS}-(V_{G}-V_{CTRL})$ なので左右のトランスコンダクタンスをそれ ぞれ g_{mpl},g_{mpr} とすると

$$g_{mpl} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial} V_{GS} K (V_{GS} - V_{th})^2$$

$$= 2K (V_{GS} - V_{th})$$

$$= 2K (V_{pS} - V_G + V_{CTRL} - V_{th})$$

$$= g_{mp} + 2K V_{CTRL} \equiv g_{mp} + \Delta g_m \qquad (4)$$

$$g_{mpr} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial} V_{GS} K (V_{GS} - V_{th})^2$$

$$= 2K (V_{GS} - V_{th})$$

$$= 2K (V_{pS} - V_G - V_{CTRL} - V_{th})$$

$$= g_{mp} - 2K V_{CTRL} \equiv g_{mp} - \Delta g_m \qquad (5)$$

と表すことができた。従って V_{CTRL} が差動で印加されたと き、トランスコンダクタンスは V_{CTRL} に比例した変化分を持つ ことが示せた。

(6)

 $\Delta g_m = 2KV_{CTRL}$

3. 解析結果の考察

前回、各端子間に容量がついたときの出力の式を示したが、改 めてゲートソース間、ソースゲート間、ゲートドレイン間に寄生 容量がついた時の v_{in} を入力とする増幅率をを以下に示す。

$$A_{SG} = \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \Delta g_m$$

$$A_{SD} = \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \Delta g_m$$

$$A_{GD} = \frac{2R_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L\omega C_{GD})} \Delta g_m$$

であった。ここで、前述の式 (6) を代入すると

$$A_{SG} = \frac{4KR_{L}g_{mn}}{(1 + 2R_{L}g_{dp})(g_{mp} + j\omega C_{GS})} \cdot V_{CTRL}$$
(7)
$$A_{SD} = \frac{4KR_{L}g_{mn}}{(1 + 2R_{L}g_{dp})(g_{mp} + j\omega C_{SD})} \cdot V_{CTRL}$$
(8)
$$A_{GD} = \frac{4KR_{L}g_{mn}}{g_{mp}(1 + 2R_{L}g_{dp} + j2R_{L}\omega C_{GD})} \cdot V_{CTRL}$$
(9)

$$A_{SD} = \frac{4KR_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \cdot V_{CTRL} \qquad (8)$$

$$A_{GD} = \frac{4KR_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L \omega C_{GD})} \cdot V_{CTRL}$$
 (9)

したがって、各寄生容量がついた時の遮断周波数を f_{SG}, f_{SD}, f_{GD} とおくと

$$f_{SG} = \frac{g_{mp}}{2\pi C_{SG}} \tag{10}$$

$$f_{SD} = \frac{g_{mp}}{2\pi G_{pp}} \tag{11}$$

$$f_{SG} = \frac{g_{mp}}{2\pi C_{SG}}$$

$$f_{SD} = \frac{g_{mp}}{2\pi C_{SD}}$$

$$f_{GD} = \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}}$$

$$(10)$$

と計算できる。

3.1 ソース-ゲート/ドレイン間の寄生容量について

トランスコンダクタンスについては

$$g_m = \frac{2I_d}{V_{GS} - V_{th}}$$

という関係がある。また、式(10),(11)より g_{mp} が変動すると 遮断周波数も変動すると考えられるが、端子 v_{nS1}, v_{nS2} の電位 は PMOSFET のゲート端子を基準に定まるため電流を変化さ せるとソース電位も変化してしまう。従って gmp を直接制御す ることはできないので、バイアス電流を適切な範囲で振り、.op 解析で求めた g_{mp} と遮断周波数との関係を見ることとした。表 1 にシミュレーション時の条件を示す。また、表 2 と図 3 にト ランスコンダクタンスと遮断周波数の関係を示す。

表 1 折り返し型ギルバート乗算回路の素子値

MOSFET	$L[\mu m]$	$W[\mu m]$	multifinger	
M_p	0.72	4.27	10	
M_n	0.72	4.27	20	
M_C	0.72	11.6	40	
$V_{dd}[V]$	$V_A[V]$	$V_B[V]$	$V_C[V]$	
1.8	1.59	1.09	0.65	
$V_{CTRL}[mV]$		$R_L[\Omega]$		
200		300		

$I_{bias}[{ m mA}]$	From[mA]	To[mA]	Step $Size[mA]$
	9	11	1

表 2 トランスコンダクタンスと遮断周波数の関係

0.000			
$g_{mp}[mS]$	$f_{cutoff}[\mathrm{GHz}]$	$g\prime_{mn}$	$f\prime_{cutoff}$
1.222	4.932	1.000	1.000
1.384	2.649	1.133	0.537
1.594	2.265	1.304	0.459
1.847	0.912	1.511	0.185
1.868	2.000	1.529	0.406
2.216	1.762	1.813	0.357
2.309	1.213	1.890	0.246
2.547	1.578	2.084	0.320
2.566	1.416	2.100	0.287
	1.222 1.384 1.594 1.847 1.868 2.216 2.309 2.547	1.222 4.932 1.384 2.649 1.594 2.265 1.847 0.912 1.868 2.000 2.216 1.762 2.309 1.213 2.547 1.578	1.222 4.932 1.000 1.384 2.649 1.133 1.594 2.265 1.304 1.847 0.912 1.511 1.868 2.000 1.529 2.216 1.762 1.813 2.309 1.213 1.890 2.547 1.578 2.084

3.2 ゲートドレイン間の寄生容量について

式(12)より、

$$f_{GD}(R_L) \equiv \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}}$$

と置くと負荷抵抗がn 倍になった時の遮断周波数は $f_{GD}(nR_L)$ と表せる。したがって、負荷抵抗が n 倍になった時、遮断周波 数は元の遮断周波数に比べ $\frac{f_{GD}(nR_L)}{f_{GD}(R_L)}$ 倍されることが分かる。

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} = \frac{1 + 2nR_L g_{dp}}{n(1 + 2R_L g_{dp})}$$

表??の条件下で行った.ac 解析結果を図4に示す。

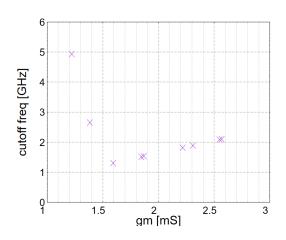


図 3 トランスコンダクタンスと遮断周波数の関係

表 3 折り返し型ギルバート乗算回路の素子値

MOSFET	$L[\mu m]$	$\mathrm{W}[\mu\mathrm{m}]$	$\operatorname{multifinger}$	
$ m M_{p}$	0.72	4.27	10	
M_n	0.72	4.27	20	
$ m M_{ m C}$	0.72	11.6	40	
$V_{dd}[V]$	$V_A[V]$	$V_B[V]$	$V_C[V]$	
1.8	1.59	1.09	0.65	

$I_{bias}[mA]$		$V_{CTRL}[\mathrm{mV}]$		
	4		200	
	R_L	$\text{From}[\Omega]$	$\text{To}[\Omega]$	Step Size $[\Omega]$

$$R_L$$
From $[\Omega]$ To $[\Omega]$ Step Size $[\Omega]$ 3030030

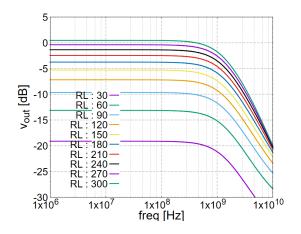


図 4 負荷抵抗を変化させたときの.ac 解析結果

して負荷抵抗は $2\,3\,$ 桁なので $R_L \ll g_{dp}$ とすると

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} \approx \frac{1}{n}$$

と近似できる。これはシミュレーションの結果と一致しないので、ゲートドレイン間の寄生容量は周波数特性劣化の原因ではないと考えられる。

表??のとき、.op 解析結果では $g_{dp}=54.88[\mu S]$ であった。対