

折り返し型ギルバート乗算回路の周波数特性劣化

小島 光

あらまし 以前から検討している折り返し型ギルバート乗算回路について、非線形な動作をする乗算回路について小信号等価回路に手を加え解析を行った。また PMOS の各端子間にキャパシタを付加し、各回路について小信号解析を行った。

キーワード ギルバート乗算回路, 小信号解析, 非線形回路

1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路 (図 (1)) ではサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。今週はこの寄生容量について、具体的にどの部分が最も周波数特性劣化の原因として大きいのかを検討した。

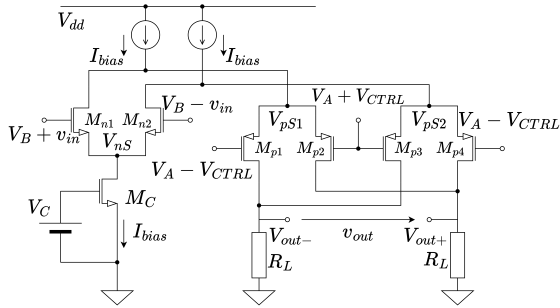


図 1 検討している折り返し型ギルバート乗算回路

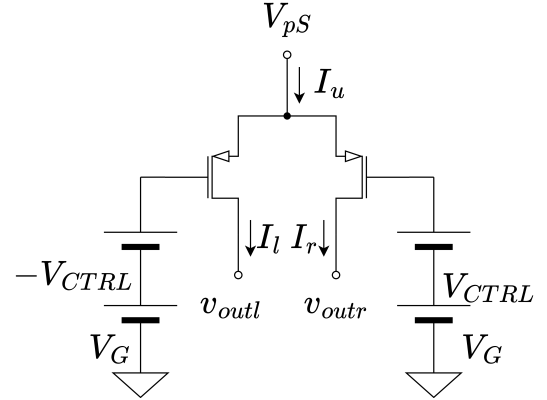


図 2 PMOS 差動対

一般に MOSFET のドレイン電流は 2 乗則に従い

$$I_D = K(V_{GS} - V_{th})^2 \quad (2)$$

である。では、図 (2) において $V_{CTRL} = 0$ のとき、ゲートソース間電圧は $V_{GS} = V_{pS} - V_G$ なので、トランスコンダクタンスは

$$\begin{aligned} g_{mp} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2 \\ &= 2K(V_{GS} - V_{th}) \\ &= 2K(V_{pS} - V_G - V_{th}) \end{aligned} \quad (3)$$

と計算できる。次に $V_{CTRL} \neq 0$ の時、 $V_{GS} = V_{pS} - (V_G - V_{CTRL})$ なので左右のトランスコンダクタンスをそれぞれ g_{mpl}, g_{mpr} とすると

2. 動作点の変動

図 (1) では PMOSFET のゲートに直流で $\pm V_{CTRL}$ なる電圧を印加する。これはつまり、PMOSFET に流れるバイアス電流が V_{CTRL} により変動することを意味している。小信号解析では入力信号が小振幅であるとき、MOSFET のトランスコンダクタンス g_m が一定であるという近似を前提として小信号等価回路を作成する。しかし、トランスコンダクタンス g_m は実際には一定でなく、ドレイン電流 I_D と定数係数 K を用いて

$$g_m = 2\sqrt{KI_D} \quad (1)$$

と表される。即ち V_{CTRL} により PMOSFET に流れるドレイン電流が変化すると、それに伴いトランスコンダクタンスが変化することになる。このままでは小信号解析を行うことができないので、まずは V_{CTRL} とトランスコンダクタンスの関係を明らかにする。

まずは片方の PMOS 差動対について考えるが、今回のような対応する接点の電圧と電流の符号が反転するような回路において、対応する半分ののみを考えればもう半分については符号を入れ替えればよいので、片側の PMOS 差動対のみについて解析すれば事足りる。したがって、図 (1) において左側の PMOS 差動対を取り出し、図 (2) のような回路について考える。

$$\begin{aligned}
g_{mpl} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial} V_{GS} K (V_{GS} - V_{th})^2 \\
&= 2K (V_{GS} - V_{th}) \\
&= 2K (V_{pS} - V_G + V_{CTRL} - V_{th}) \\
&= g_{mp} + 2KV_{CTRL} \equiv g_{mp} + \Delta g_m \quad (4)
\end{aligned}$$

$$\begin{aligned}
g_{mpr} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial} V_{GS} K (V_{GS} - V_{th})^2 \\
&= 2K (V_{GS} - V_{th}) \\
&= 2K (V_{pS} - V_G - V_{CTRL} - V_{th}) \\
&= g_{mp} - 2KV_{CTRL} \equiv g_{mp} - \Delta g_m \quad (5)
\end{aligned}$$

$$\Delta g_m = 2KV_{CTRL} \quad (6)$$

と表すことができた。従って V_{CTRL} が差動で印加されたとき、トランスコンダクタンスは V_{CTRL} に比例して変化することが分かった。

3. 回路全体の小信号解析

前章で PMOSFET のトランスコンダクタンスを V_{CTRL} を用いて表すことができた。これにより PMOSFET のトランスコンダクタンスを V_{CTRL} を Δg_m を用いて回路全体について的小信号等価回路を作ることができる。前述のとおり半回路で考えればよく、この小信号等価回路を図 (3) に示す。

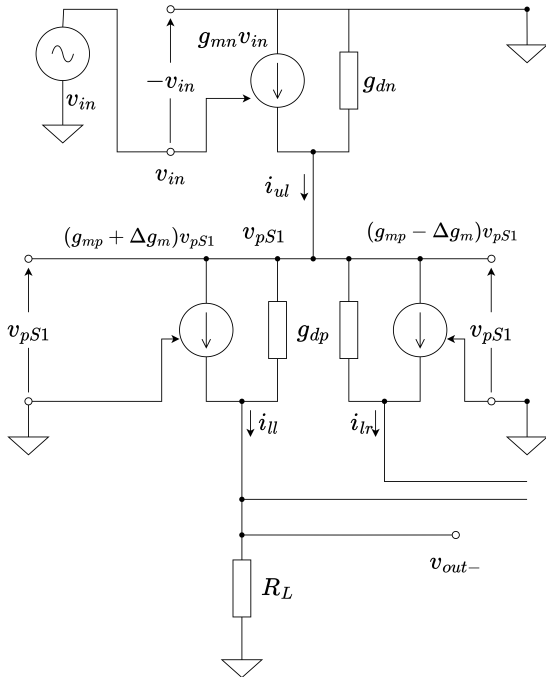


図 3 半回路の小信号等価回路

このとき、各部の電流は

$$i_{ul} = g_{mn}v_{in} - g_{dn}v_{pS1} \quad (7)$$

$$i_{ll} = (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) \quad (8)$$

$$i_{lr} = (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out+}) \quad (9)$$

と表すことができる。また、KCL, 式 (7), 式 (8), 式 (9) より

$$i_{ul} = i_{ll} + i_{lr}$$

$$g_{mn}v_{in} - g_{dn}v_{pS1} = 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1}$$

$$v_{pS1} = \frac{g_{mn}}{2g_{mp}} v_{in} \quad (10)$$

と分かった。ここで差動回路なので $v_{out-} = -v_{out+}$, $i_{ll} = -i_{rr}$, $i_{lr} = -i_{rl}$ であることを用いると左側の負荷抵抗 R_L を流れる電流 i_{out-} は下向きに

$$i_{out-} = i_{ll} + i_{rl}$$

$$= i_{ll} - i_{lr}$$

$$= 2\Delta g_m v_{pS1} - 2g_{dp}v_{out-} \quad (11)$$

差動回路なので左側の負荷抵抗を流れる電流 i_{out+} は

$$i_{out+} = -i_{out-}$$

$$= -2\Delta g_m v_{pS1} + 2g_{dp}v_{out-}$$

$$= -2\Delta g_m v_{pS1} - 2g_{dp}v_{out+} \quad (12)$$

と表すことができる。 $v_{out} \equiv v_{out+} - v_{out-}$ とすと

$$v_{out} = R_L i_{out+} - R_L i_{out-}$$

$$\frac{v_{out}}{R_L} = i_{out+} - i_{out-}$$

$$= -4g_{mp}v_{pS1} - 2g_{dp}v_{out}$$

$$v_{out} = \frac{-4R_L}{1 + 2R_L g_{dp}} \Delta g_m v_{pS1}$$

$$\approx \frac{-4R_L g_{mn}}{1 + 2R_L g_{dp}} v_{in} \Delta g_m \quad (13)$$

ここで Δg_m は V_{CTRL} に比例するので、出力電圧は式 (6) より

$$v_{out} = \frac{-8K R_L g_{mn}}{1 + 2R_L g_{dp}} \cdot v_{in} \cdot V_{CTRL} \quad (14)$$

と求めることができた。

4. 寄生容量を含めた出力電圧

次に各端子間に寄生容量が付いた場合の出力について検討する。

4.1 ゲートソース間容量

ゲートソース間に寄生容量が付いた場合の小信号半回路を図4に示す。

このとき各部の電流は

$$\begin{aligned} i_{ul} &= g_{mn}v_{in} - g_{dn}v_{pS1} \\ i_{ll} &= (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) \\ i_{lr} &= (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} + v_{out-}) \\ i_{cll} &= i_{clr} = i_c = j\omega C_{GS} \cdot v_{pS1} \end{aligned}$$

ここで KCL より

$$\begin{aligned} i_{ul} &= i_{ll} + i_{lr} + 2i_{cl} \\ g_{mn}v_{in} - g_{dn}v_{pS1} &= 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1} + j2\omega C_{GS} \cdot v_{pS1} \\ v_{pS1} &= \frac{g_{mn}}{2g_{mn} + g_{dn} + 2g_{dp} + j2\omega C_{GS}} \cdot v_{in} \\ &\approx \frac{g_{mn}}{2g_{mp} + j2\omega C_{GS}} \end{aligned} \quad (15)$$

このとき、負荷抵抗に流れる電流は寄生容量がついていないときと同様なので

$$\begin{aligned} v_{out} &= \frac{-4R_L}{1 + 2R_L g_{dp}} \Delta g_m v_{pS1} \\ &= \frac{-4R_L}{1 + 2R_L g_{dp}} \Delta g_m \cdot \frac{g_{mn}}{2g_{mp} + j2\omega C_{GS}} \\ &\approx \frac{-4K R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \cdot v_{in} \cdot V_{CTRL} \end{aligned} \quad (16)$$

と計算出来た。

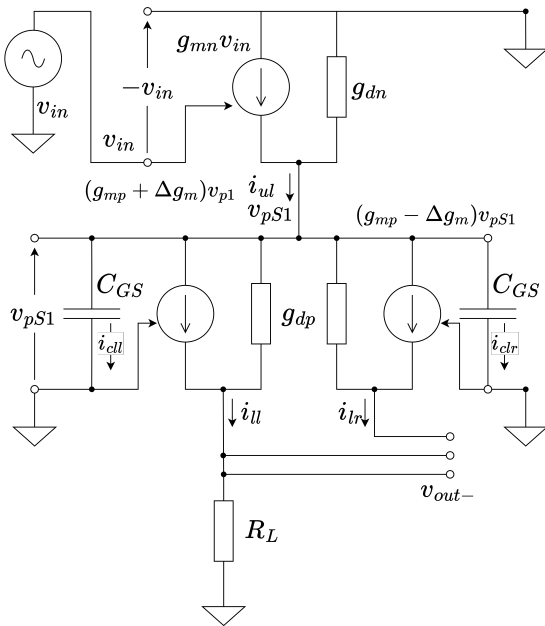


図4 ゲートソース間の寄生容量

4.2 ドレインソース間容量

ドレインソース間に寄生容量が付いた場合の小信号半回路を図5に示す。

このとき、各部の電流は

$$\begin{aligned} i_{ul} &= g_{mn}v_{in} - g_{dn}v_{pS1} \\ i_{ll} &= (g_{mp} + \Delta g_m)v_{pS1} + (g_{dp} + j\omega C_{DS})(v_{pS1} - v_{out-}) \\ i_{lr} &= (g_{mp} - \Delta g_m)v_{pS1} + (g_{dp} + j\omega C_{DS})(v_{pS1} + v_{out-}) \end{aligned}$$

と表せるので、KCL より

$$\begin{aligned} i_{ul} &= i_{ll} + i_{lr} \\ g_{mn}v_{in} - g_{dn}v_{pS1} &= 2g_{mp}v_{pS1} + 2(g_{dp} + j\omega C_{DS})v_{pS1} \\ v_{pS1} &= \frac{g_{mn}}{2g_{mp} + g_{dn} + 2g_{dp} + j2\omega C_{DS}} \cdot v_{in} \\ &\approx \frac{g_{mn}}{2(g_{mp} + j\omega C_{DS})} \cdot v_{in} \end{aligned} \quad (17)$$

ドレインソース間に寄生容量が付いた場合も、ゲートソース間に寄生容量が付いた場合と同様の電流が負荷抵抗に流れるので

$$\begin{aligned} v_{out} &= \frac{-4R_L}{1 + 2R_L g_{dp}} \Delta g_m v_{pS1} \\ &\approx \frac{-4K R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \cdot v_{in} \cdot V_{CTRL} \end{aligned} \quad (18)$$

と計算出来た。

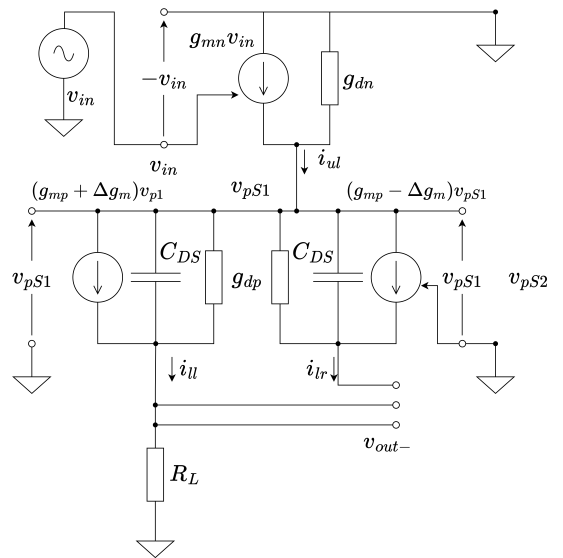


図5 ドレインソース間の寄生容量

4.3 ゲートドレイン間容量

ゲートドレイン間に寄生容量が付いた場合の小信号半回路を図 6 に示す。

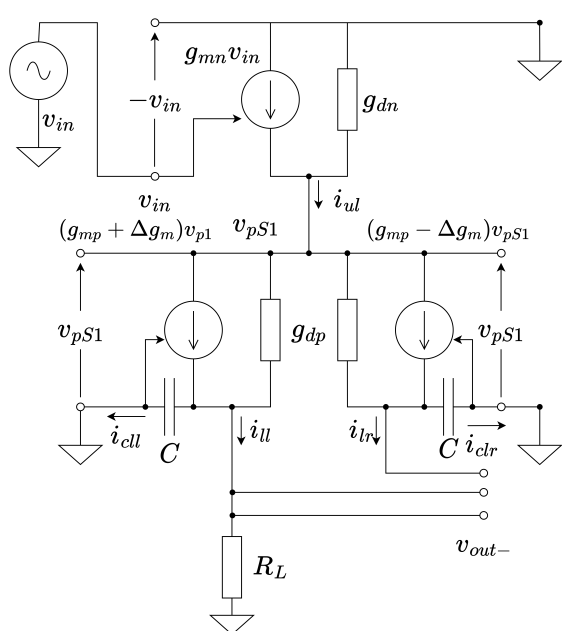


図 6 ゲートドレイン間の寄生容量