

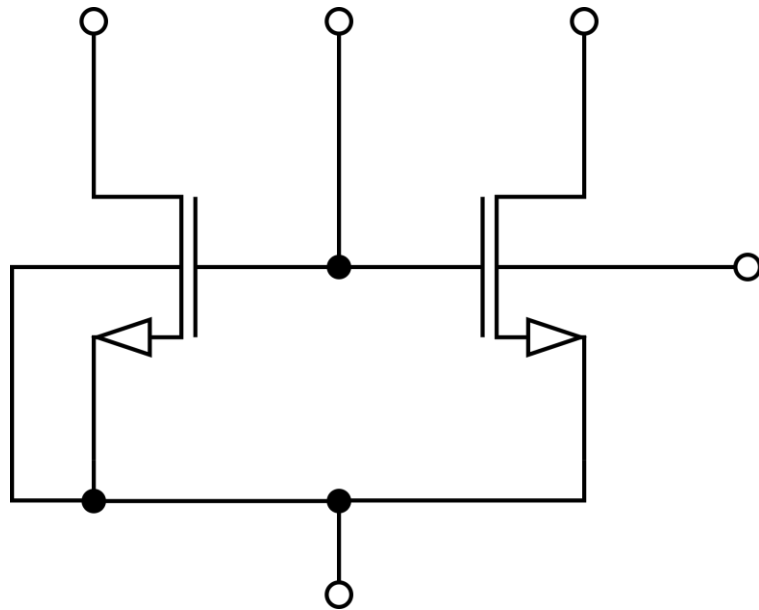
試作回路

B4 小島 光

目次

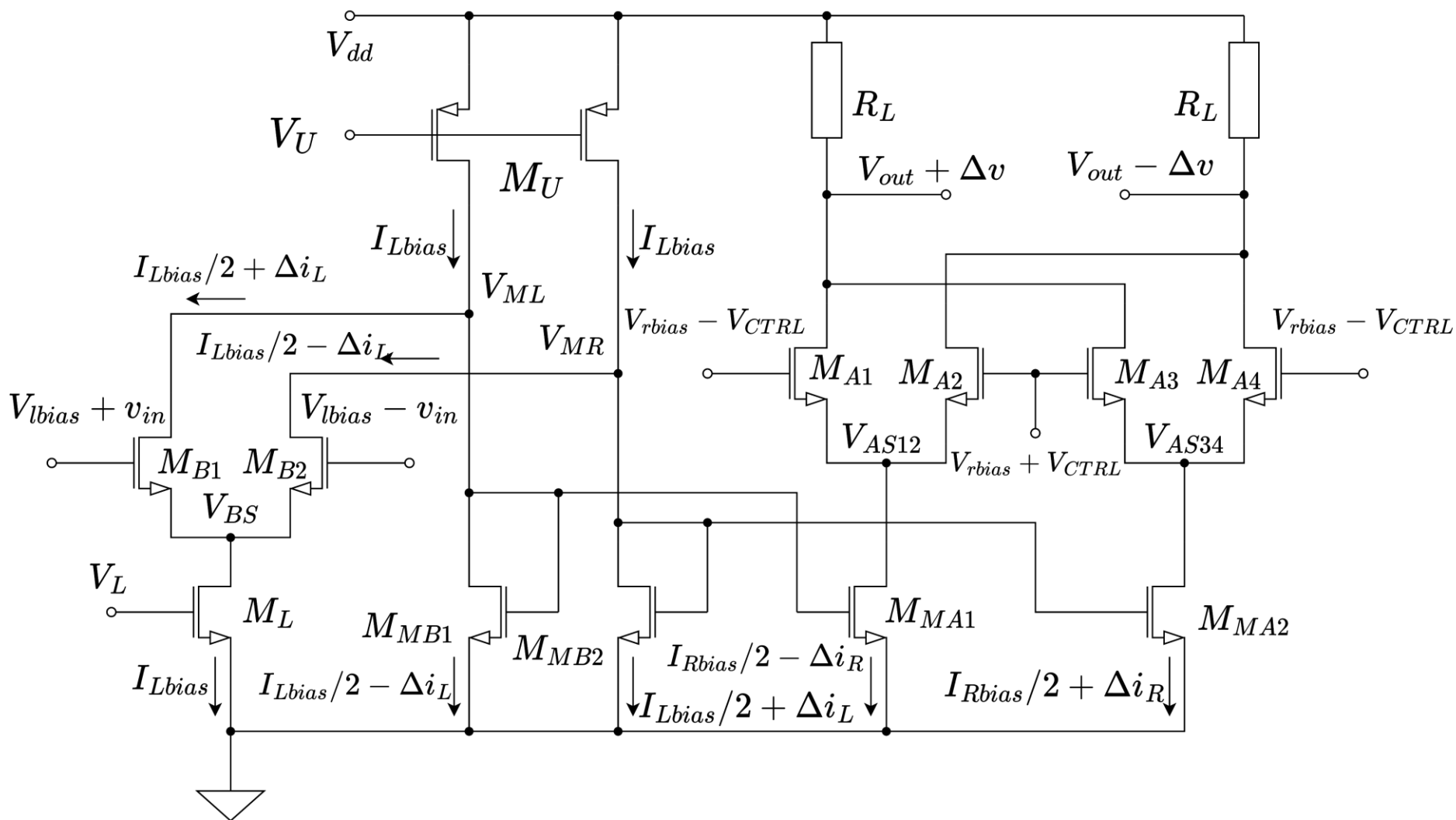
- Deep N Well を使用したNMOS
- ギルバート乗算回路
- バッファ回路
- まとめ

Deep N Well を使用したNMOS



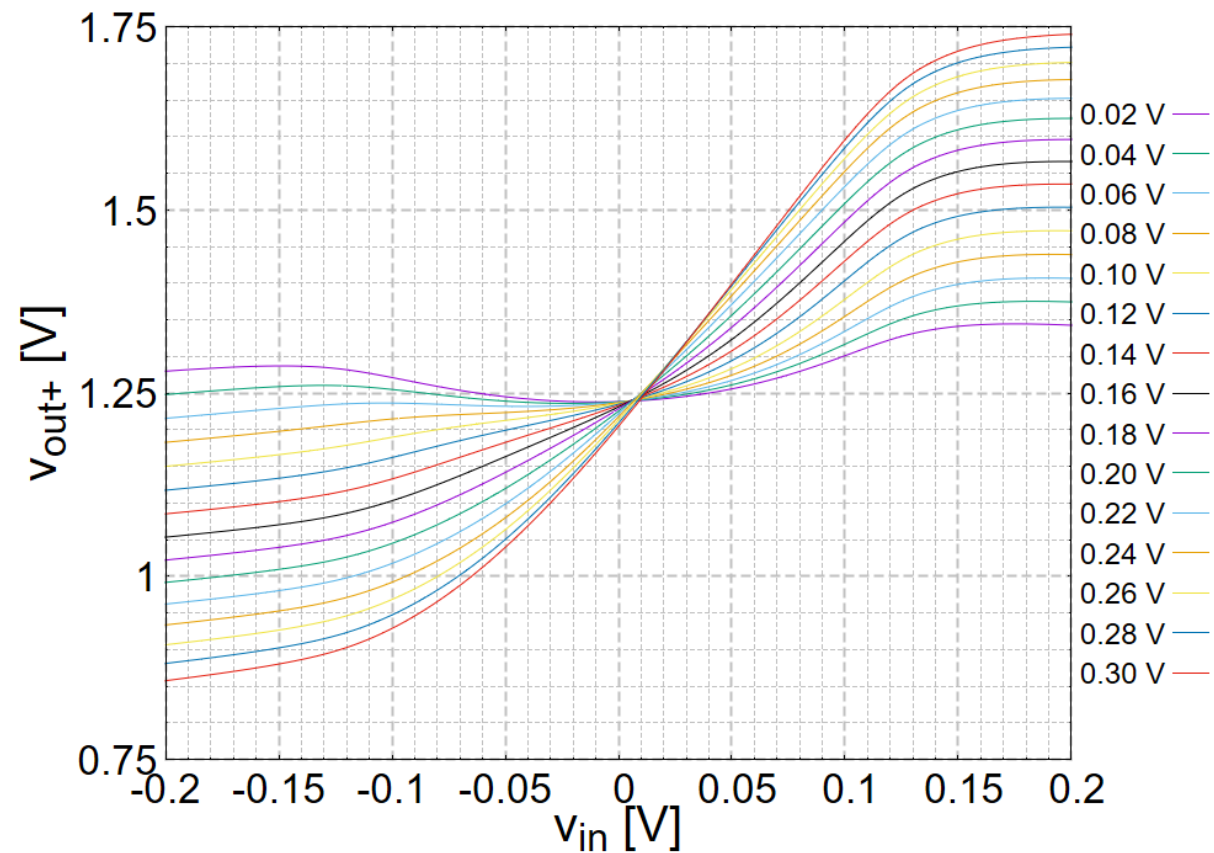
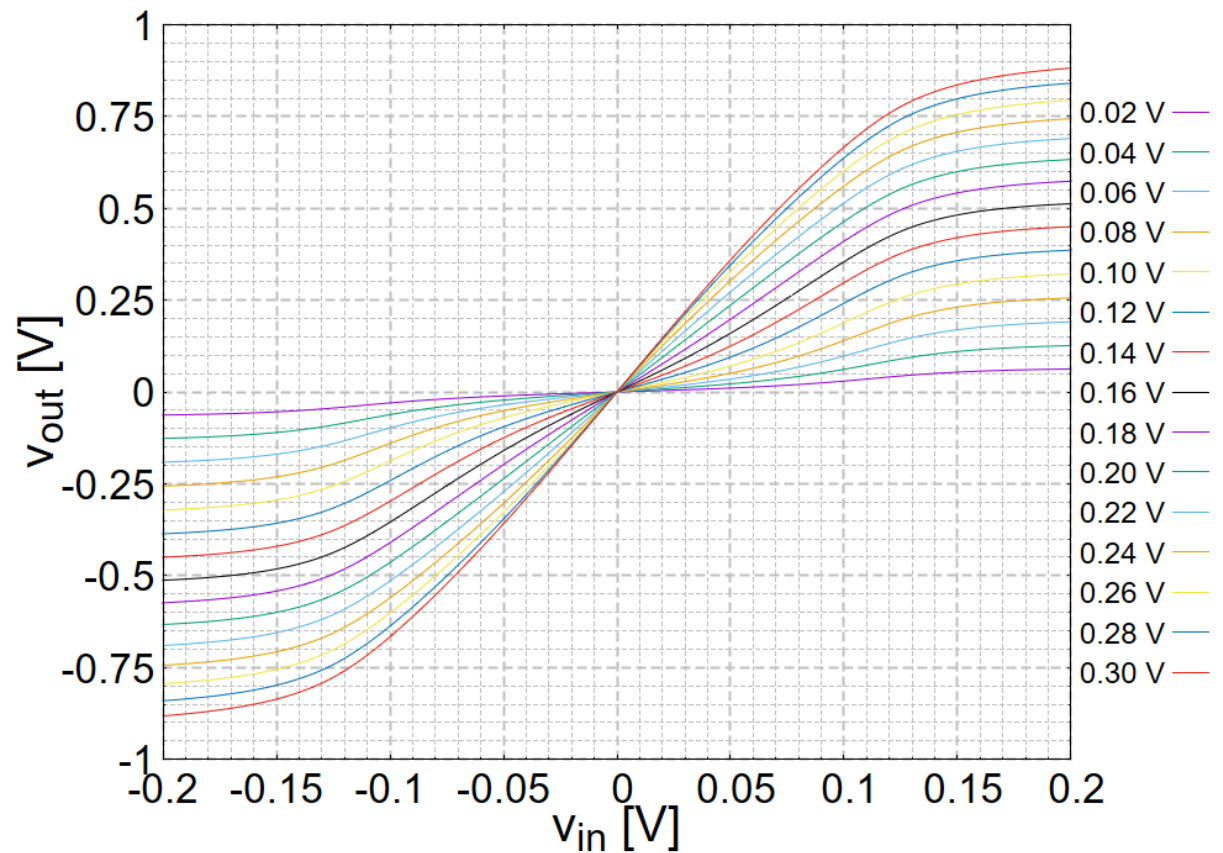
- Deep N Well が適切に作れているかの確認用。
- サイズは
 $(L, W, M) = (0.18\mu\text{m}, 0.44\mu\text{m}, 16)$
で考えている。

ギルバート乗算回路 回路構成



M_A	L	0.18	μm
	W	0.44	μm
	M	16	
M_{MA}	L	0.18	μm
	W	0.78	μm
	M	32	
M_B	L	0.18	μm
	W	0.44	μm
	M	16	
M_{MB}	L	0.18	μm
	W	0.44	μm
	M	16	
M_U	L	0.72	μm
	W	2.16	μm
	M	16	
M_L	L	0.18	μm
	W	0.44	μm
	M	32	
R_L		510	Ω

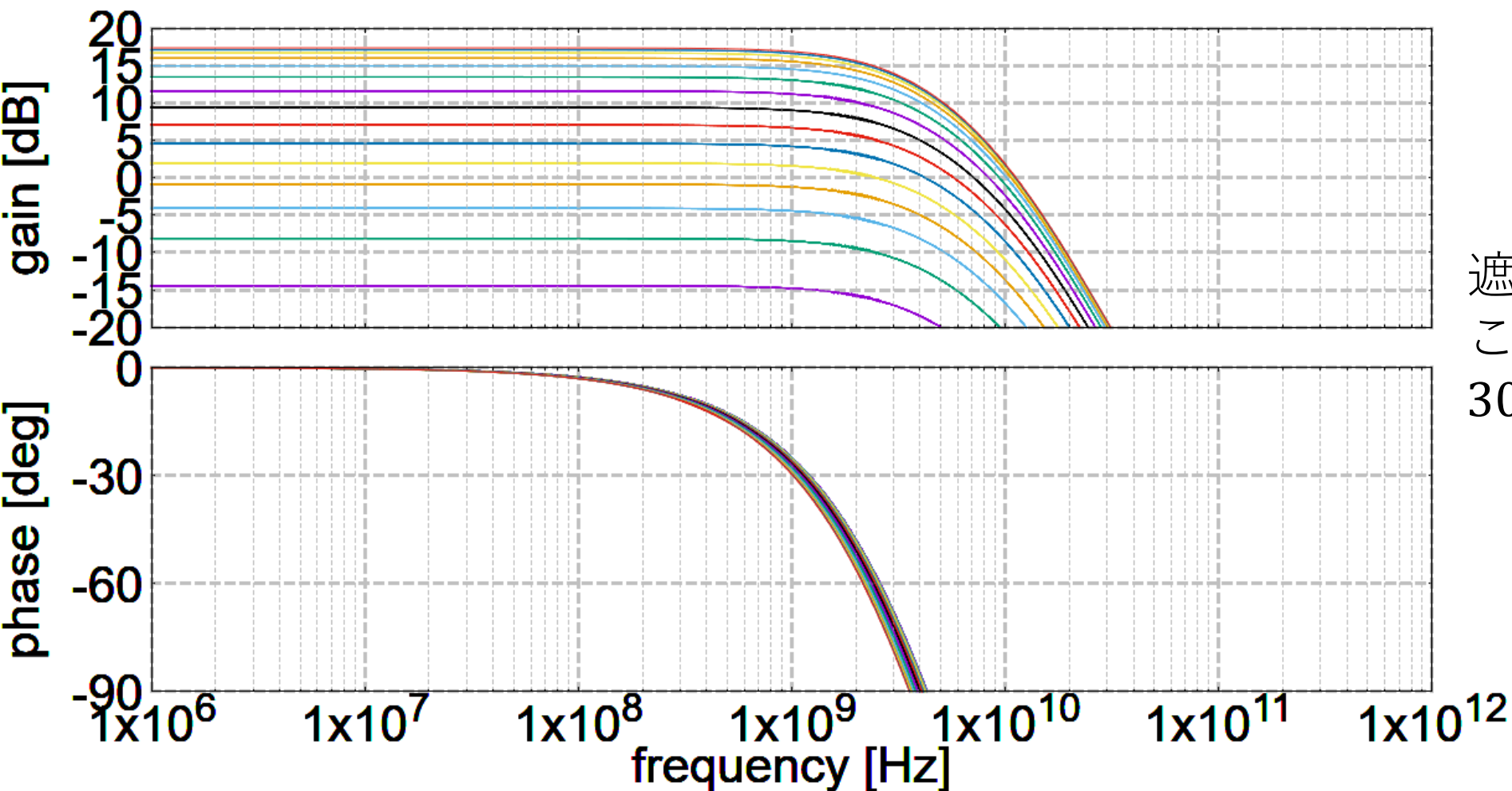
ギルバート乗算回路 シミュレーション波形



$v_{in} = \pm 0.1$ V 周辺で積和演算ができているように見える。
各出力は1.25 Vを中心とする約 ± 0.4 Vの信号。

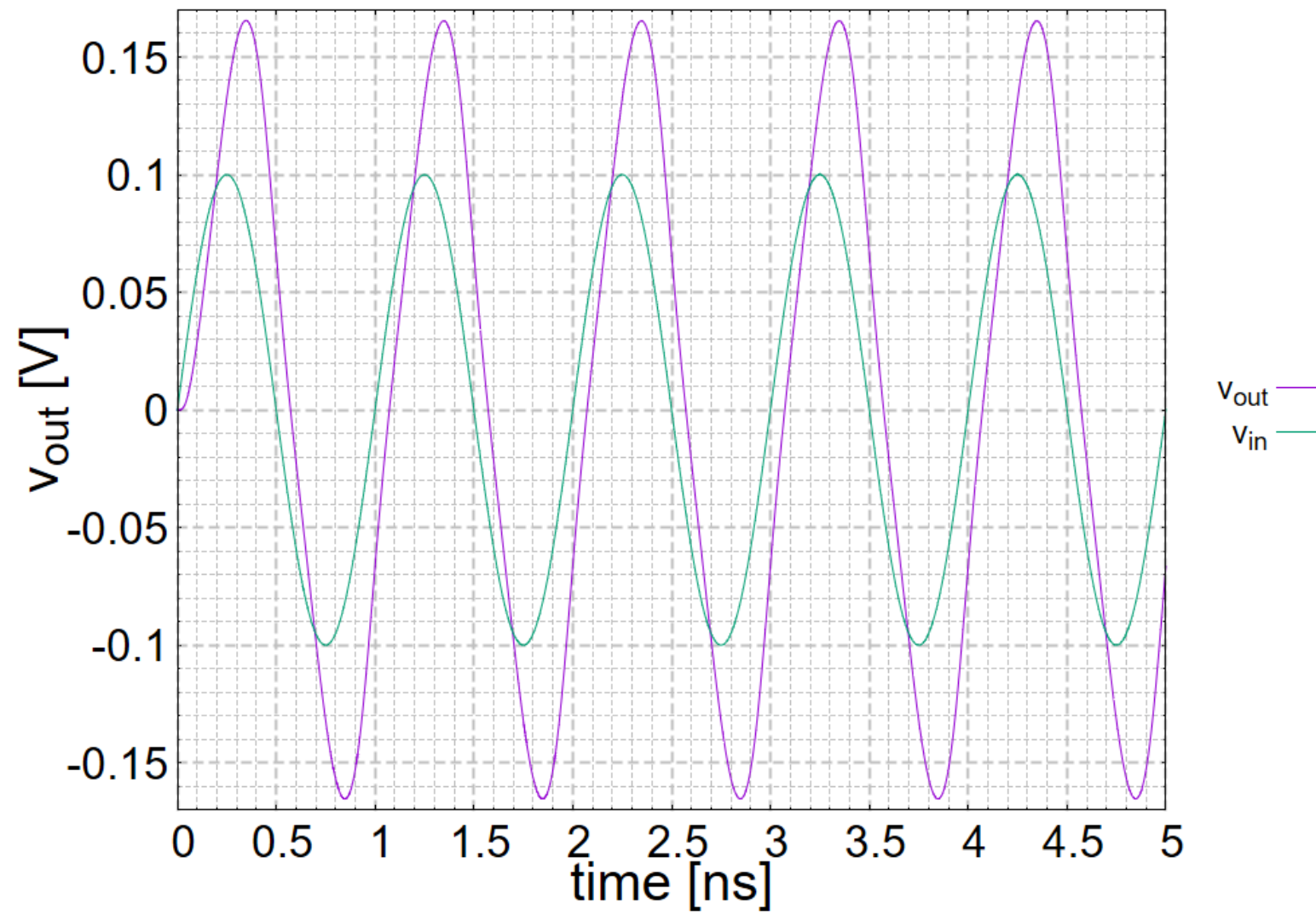
ギルバート乗算回路 シミュレーション波形

ゲインは下から、位相は上から0.02 V刻みで
0.02 Vから0.3 Vでのac解析結果。



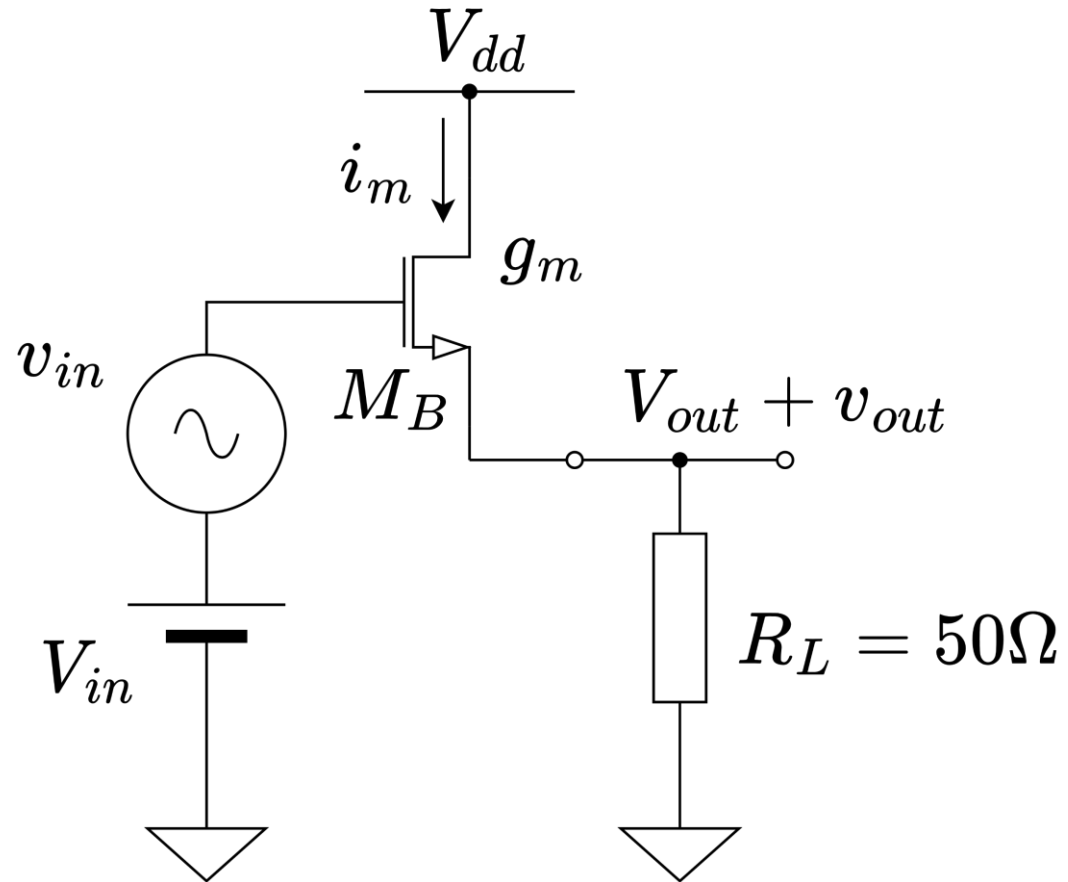
遮断周波数は約3 GHz
この時の位相遅れは
30 degに満たない程度

ギルバート乗算回路 シミュレーション波形



1 GHz / V_{pp} : 0.1 Vの正弦波を
入力した際、 $V_{CTRL} = 0.2$ Vの
ときの出力波形。
位相遅れはあるが出力は問題
ない？

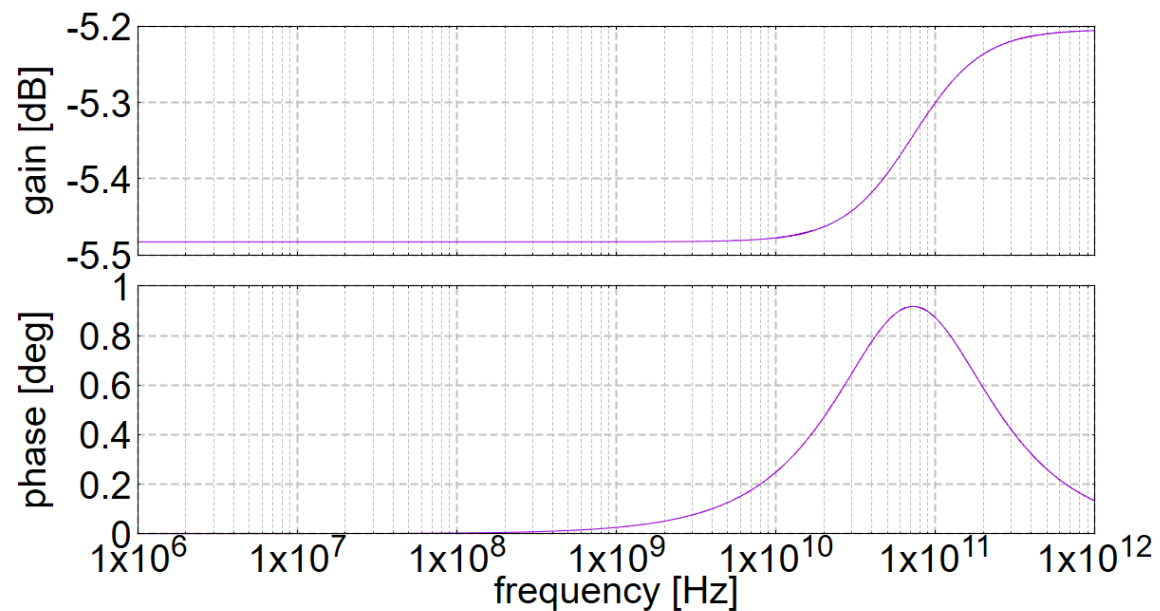
バッファ回路 回路構成



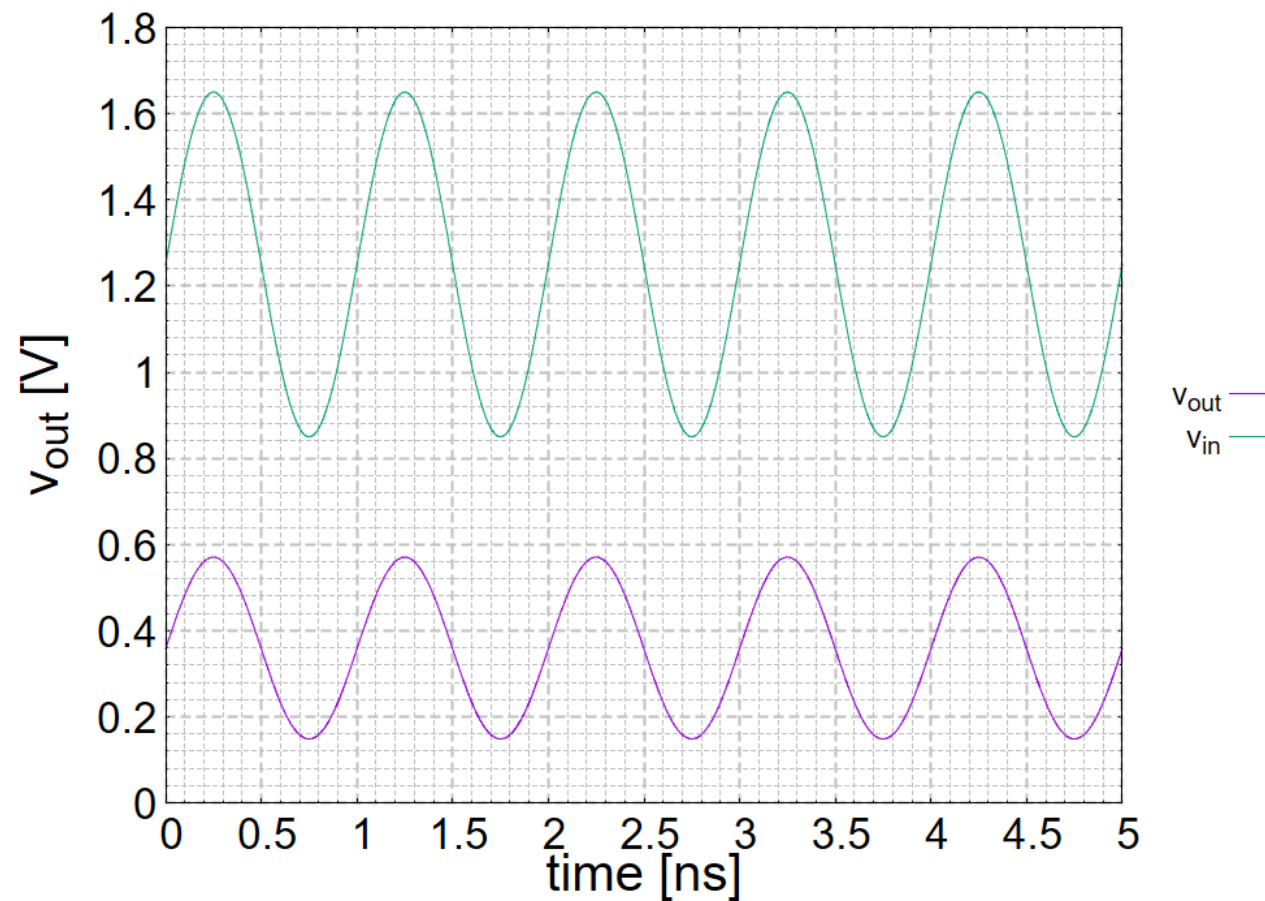
なるべく電流を抑えるため
下側の引っ張り電流源は使
わない構成。

M _{buf}	L	0.32	μm
	W	1.88	μm
	M	32	V

バッファ回路 シミュレーション波形



バッファはゲイン、位相ともに問題ない。



まとめ

- 各回路の設計はおそらく問題なくできた。
- 配線やパッドを含めたシミュレーションはこれから。
- 端子が多いのでバランについてもできたらいい。