

折り返し型ギルバート乗算回路の周波数特性劣化に対する寄生容量の影響

小島 光

あらまし ギルバート乗算回路を並列に接続して使用する際には信号振幅が圧迫され S/N 比が劣化するなどの問題が考えられる。そこで出力範囲が広がる折り返し型ギルバート乗算回路を提案する。現状課題となっている周波数特性劣化の原因を探る。

キーワード ギルバート乗算回路, 小信号解析, 周波数特性

1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路 (図 1) では従来型の対応個所に比べサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。折り返し型ギルバート乗算回路では現状周波数特性の面で従来型に劣り、要求された動作速度を満たせていないため周波数特性を改善する必要がある。今回はこの原因と考えられる寄生容量について検討した。

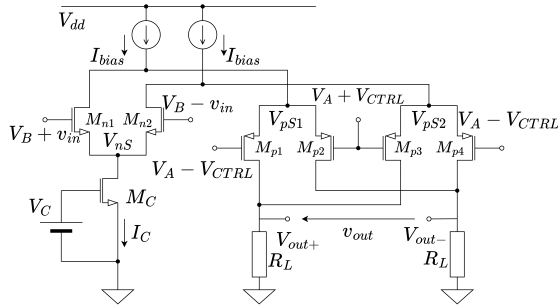


図 1 検討している折り返し型ギルバート乗算回路

2. 動作点の変動

図 1 では PMOSFET のゲートに直流で $\pm V_{CTRL}$ なる電圧を印加する。これはつまり、PMOSFET に流れるバイアス電流が V_{CTRL} により変動することを意味している。小信号解析では入力信号が小振幅であるとき、MOSFET のトランスコンダクタンス g_m が一定であるという近似を前提として小信号等価回路を作成する。しかし、トランスコンダクタンス g_m は実際には一定でなく、ドレイン電流 I_D と定数係数 K を用いて

$$g_m = 2\sqrt{KI_D} \quad (1)$$

と表される。即ち V_{CTRL} により PMOSFET に流れるドレイン電流が変化すると、それに伴いトランスコンダクタンスが変化することになる。このままでは小信号解析を行うことができないので、小信号解析の前に V_{CTRL} とトランスコンダクタンスの関係を明らかにする。

まずは片方の PMOS 差動対について考えるが、今回のような対応する接点の電圧と電流の符号が反転するような回路において、対応する半分のみの回路をを考えればもう半分については符

号を入れ替えればよいので、片側の PMOS 差動対のみについて解析すれば事足りる。したがって、図 1 において左側の PMOS 差動対を取り出し、図 2 のような回路について考える。

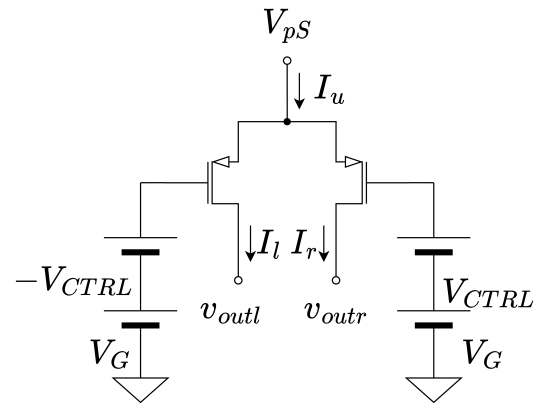


図 2 PMOS 差動対

一般に MOSFET のドレイン電流は 2 乗則に従い

$$I_D = K(V_{GS} - V_{th})^2 \quad (2)$$

である。図 2 において $V_{CTRL} = 0$ のとき、ゲートソース間電圧は $V_{GS} = V_{pS} - V_G$ なので、トランスコンダクタンスは

$$\begin{aligned} g_{mp} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2 \\ &= 2K(V_{GS} - V_{th}) \\ &= 2K(V_{pS} - V_G - V_{th}) \end{aligned} \quad (3)$$

と計算できる。次に $V_{CTRL} \neq 0$ の時、 $V_{GS} = V_{pS} - (V_G - V_{CTRL})$ なので左右のトランスコンダクタンスをそれぞれ g_{mpl}, g_{mpr} とすると

$$\begin{aligned}
g_{mpl} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2 \\
&= 2K(V_{GS} - V_{th}) \\
&= 2K(V_{pS} - V_G + V_{CTRL} - V_{th}) \\
&= g_{mp} + 2KV_{CTRL} \equiv g_{mp} + \Delta g_m \quad (4)
\end{aligned}$$

$$\begin{aligned}
g_{mpr} &= \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2 \\
&= 2K(V_{GS} - V_{th}) \\
&= 2K(V_{pS} - V_G - V_{CTRL} - V_{th}) \\
&= g_{mp} - 2KV_{CTRL} \equiv g_{mp} - \Delta g_m \quad (5)
\end{aligned}$$

$$\Delta g_m = 2KV_{CTRL} \quad (6)$$

と表すことができた。従って V_{CTRL} が差動で印加されたとき、トランスコンダクタンスは V_{CTRL} に比例した変化分を持つことが示せた。

3. 解析結果の検討

前回、各端子間に容量がついたときの出力の式を示したが、改めてゲートソース間、ソースゲート間、ゲートドレイン間に寄生容量がついた時の v_{in} を入力とする増幅率を以下に示す。

$$\begin{aligned}
A_{SG} &= \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \Delta g_m \\
A_{SD} &= \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \Delta g_m \\
A_{GD} &= \frac{2R_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L \omega C_{GD})} \Delta g_m
\end{aligned}$$

ここで、前述の (6) 式を代入すると

$$A_{SG} = \frac{4KR_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \cdot V_{CTRL} \quad (7)$$

$$A_{SD} = \frac{4KR_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \cdot V_{CTRL} \quad (8)$$

$$A_{GD} = \frac{4KR_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L \omega C_{GD})} \cdot V_{CTRL} \quad (9)$$

したがって、各寄生容量がついた時の遮断周波数を f_{SG}, f_{SD}, f_{GD} とおくと

$$f_{SG} = \frac{g_{mp}}{2\pi C_{SG}} \quad (10)$$

$$f_{SD} = \frac{g_{mp}}{2\pi C_{SD}} \quad (11)$$

$$f_{GD} = \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}} \quad (12)$$

と計算できる。

3.1 ソース-ゲート/ドレイン間の寄生容量について

トランスコンダクタンスについては

$$g_m = \frac{2I_d}{V_{GS} - V_{th}}$$

という関係がある。また、(10),(11) 式より g_{mp} が変動すると遮断周波数も変動すると考えられるが、端子 v_{pS1}, v_{pS2} の電位は PMOSFET のゲート端子を基準に定まるため電流を変化させるとソース電位も変化してしまう。従って g_{mp} を直接制御することはできないので、バイアス電流を適切な範囲で振り、.op 解析で求めた g_{mp} と、遮断周波数との関係を見ることとした。表 1 に Rohm 0.18 μ mprocess でのシミュレーション時の条件を示す。また、表 2 と図 3 にトランスコンダクタンスと遮断周波数の関係を示す。ただし、遮断周波数 f_{cutoff} は低域のゲインから 3dB 小さくなった周波数とし、 I の付いたものはトランスコンダクタンスが最も小さかった $I_d = 11[\text{mA}]$ の時の値で割ったものである。

表 1 折り返し型ギルバート乗算回路の素子値

MOSFET	L[μ m]	W[μ m]	multifinger
M_p	0.72	4.27	10
M_n	0.72	4.27	20
M_C	0.72	11.6	40

$V_{dd}[\text{V}]$	$V_A[\text{V}]$	$V_B[\text{V}]$	$V_C[\text{V}]$
1.8	1.59	1.09	0.65

$V_{CTRL}[\text{mV}]$	$I_C[\text{mA}]$	$R_L[\Omega]$
200	4	300

	From[mA]	To[mA]	Step Size[mA]
I_{bias}	3	11	1

表 2 トランスコンダクタンスと遮断周波数の関係

$I_d[\text{mA}]$	$g_{mp}[\text{mS}]$	$f_{cutoff}[\text{GHz}]$	g'_{mn}	f'_{cutoff}
3	1.847	0.912	1.000	1.000
4	2.309	1.213	1.250	1.330
5	2.566	1.416	1.389	1.552
6	2.547	1.578	1.379	1.730
7	2.216	1.762	1.200	1.932
8	1.868	2.000	1.011	2.193
9	1.594	2.265	0.863	2.483
10	1.384	2.649	0.749	2.904
11	1.222	4.932	0.662	5.408

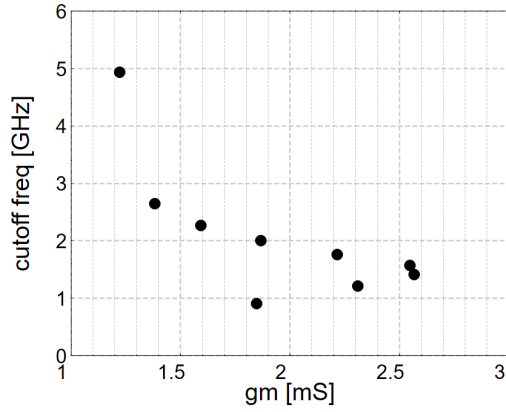


図3 トランスコンダクタンスと遮断周波数の関係

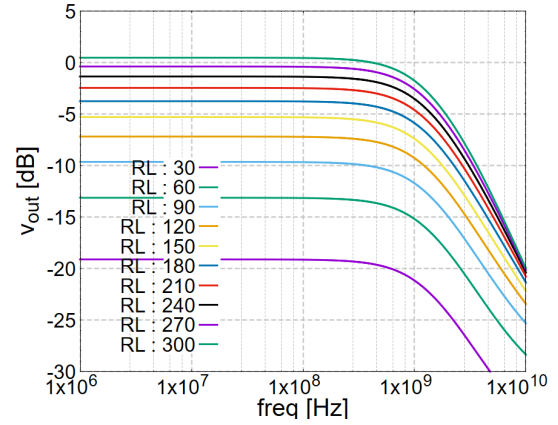


図4 負荷抵抗を変化させたときの.ac 解析結果

(10),(11) 式では遮断周波数とトランスコンダクタンスは比例関係にあるが、図3では比例関係が見て取れなかった。

3.2 ゲートドレイン間の寄生容量について

(12) 式より、

$$f_{GD}(R_L) \equiv \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}}$$

と置くと負荷抵抗が n 倍になった時の遮断周波数は $f_{GD}(nR_L)$ と表せる。したがって、負荷抵抗が n 倍になった時、遮断周波数は元の遮断周波数に比べ $\frac{f_{GD}(nR_L)}{f_{GD}(R_L)}$ 倍されることが分かる。

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} = \frac{1 + 2nR_L g_{dp}}{n(1 + 2R_L g_{dp})} \quad (13)$$

表3の条件下で行った.ac 解析結果を図4に示す。また、図5に、負荷抵抗 R_L と遮断周波数の関係を示す。ただし、この遮断周波数もソース-ゲート/ドレイン間と同様に計算した。

表3 折り返し型ギルバート乗算回路の素子値			
MOSFET	L[μm]	W[μm]	multifinger
M _p	0.72	4.27	10
M _n	0.72	4.27	20
M _C	0.72	11.6	40
V _{dd} [V]	V _A [V]	V _B [V]	V _C [V]
1.8	1.59	1.09	0.65
I _{bias} [mA]	I _C [mA]	V _{CTRL} [mV]	
4	4	200	
	From[Ω]	To[Ω]	Step Size[Ω]
R _L	30	300	30

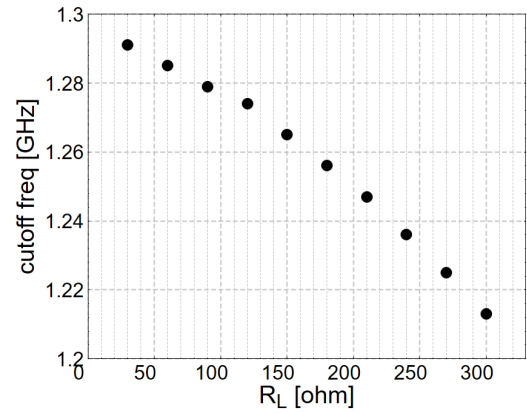


図5 負荷抵抗 R_L と遮断周波数の関係

表3のとき、.op 解析結果では $g_{dp} = 54.88[\mu S]$ であった。対して負荷抵抗は2~3桁なので $R_L \gg g_{dp}$ とすると

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} \approx \frac{1}{n}$$

と近似できる。これは図5とは一致しなかった。

4. おわりに

寄生容量に関する検討ではどちらも周波数特性劣化の原因であるという結果は得られなかった。しかし、MOSFET における寄生容量は電圧により大きさが変動することや、別の結線方法で寄生容量が付くことなども考えられる。したがって、今回の検討では単純な端子間の寄生容量が主たる原因ではないとい考えられたが、バックゲートに対する容量なども考えられる。他の原因を検討するとともにこれらのより複雑なモデルによる寄生容量に関しても検討する余地があると考えられる。

5. 付録

5.1 基本となる小信号等価解析の計算

図6に基本となる小信号等価回路の半回路を示す。

各部に流れる電流は

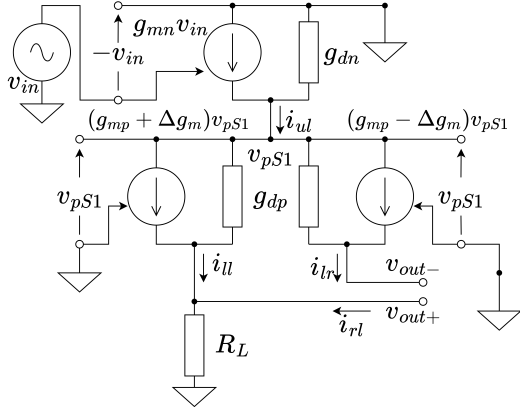


図 6 基本となる小信号半回路

$$\begin{aligned} i_{ul} &= g_{mn}v_{in} - g_{dn}v_{pS1} \\ i_{ll} &= (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out+}) \\ i_{lr} &= (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) \end{aligned}$$

従って、KCL より

$$\begin{aligned} i_{ul} &= i_{ll} + i_{lr} \\ g_{mn}v_{in} - g_{dn}v_{pS1} &= 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1} \\ v_{pS1} &= \frac{g_{mn}}{2g_{mp} + g_{dn} + 2g_{dp}}v_{in} \approx \frac{g_{mn}}{2g_{mp}}v_{in} \end{aligned} \quad (14)$$

$$(15)$$

図 6 は差動回路であり、 $v_{out+} = -v_{out-}$, $i_{ll} = -i_{rr}$, $i_{lr} = -i_{rl}$ を利用すると

$$\begin{aligned} i_{out+} &= i_{ll} + i_{rl} = i_{ll} - i_{lr} \\ &= 2\Delta g_mv_{pS1} - 2g_{dp}v_{out+} \end{aligned} \quad (16)$$

$$\therefore i_{out-} = -2\Delta g_mv_{pS1} + 2g_{dp}v_{out-} \quad (17)$$

ここで、 $v_{out} = v_{out+} - v_{out-}$ であるので

$$\begin{aligned} v_{out} &= R_L(i_{out+} - i_{out-}) \\ &= R_L(4\Delta g_mv_{pS1} - 2g_{dp}v_{out}) \\ v_{out} &= \frac{4R_L}{1 + 2R_Lg_{dp}}\Delta g_mv_{pS1} \\ &\approx \frac{2R_Lg_{mn}}{g_{mp}(1 + 2R_Lg_{dp})}v_{in} \end{aligned}$$

5.2 ゲートソース間に寄生容量がついた場合

ゲートソース間に寄生容量がついた時の小信号等価半回路を図 7 に示す。

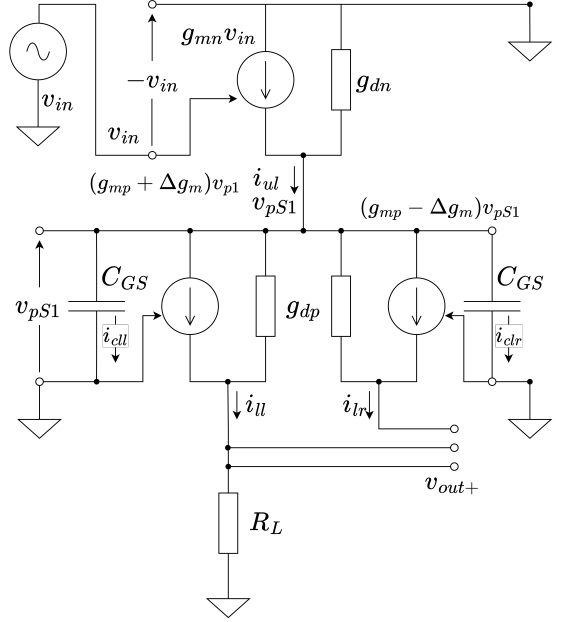


図 7 ゲートソース間に寄生容量がついた時の小信号等価半回路

各部に流れる電流は

$$\begin{aligned} i_{ul} &= g_{mn}v_{in} - g_{dn}v_{pS1} \\ i_{ll} &= (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out+}) \\ i_{lr} &= (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) \\ i_{cll} &= i_{clr} \equiv i_{cl} = j\omega C_{GS} \cdot v_{pS1} \end{aligned}$$

KCL より

$$\begin{aligned} i_{ul} &= i_{ll} + i_{lr} + 2i_{cl} \\ g_{mn}v_{in} - g_{dn}v_{pS1} &= 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1} + j2\omega C_{GS}v_{pS1} \\ v_{pS1} &= \frac{g_{mn}}{2g_{mp} + g_{dn} + 2g_{dp} + j2\omega C_{GS}}v_{in} \\ &\approx \frac{g_{mn}}{2g_{mp} + j2\omega C_{GS}}v_{in} \end{aligned}$$

i_{out+}, i_{out-} は (16), (17) 式と同様なので、

$$\begin{aligned} v_{out} &= \frac{4R_L}{1 + 2R_Lg_{dp}}\Delta g_mv_{pS1} \\ &\approx \frac{2R_Lg_{mn}}{(1 + 2R_Lg_{dp})(g_{mp} + j\omega C_{GS})}\Delta g_mv_{in} \end{aligned}$$

従って、ゲートソース間に寄生容量がついた場合の利得は

$$A_{GS} = \frac{2R_Lg_{mn}}{(1 + 2R_Lg_{dp})(g_{mp} + j\omega C_{GS})}\Delta g_m \quad (7)$$

と計算できた。

5.3 ドレインソース間に寄生容量がついた場合

ドレインソース間に寄生容量がついた時の小信号等価半回路を図8に示す。

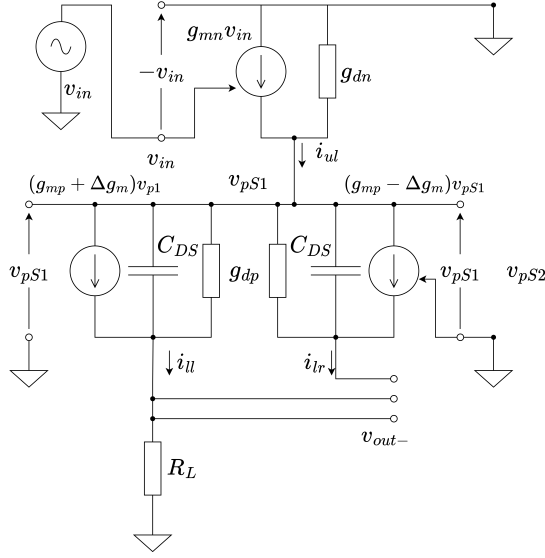


図8 ドレインソース間に寄生容量がついた時の小信号等価半回路

各部に流れる電流は

$$i_{ul} = g_{mn}v_{in} - g_{dn}v_{pS1}$$

$$i_{ll} = (g_{mp} + \Delta g_m)v_{pS1} + (g_{dp} + j\omega C_{DS})(v_{pS1} - v_{out+})$$

$$i_{lr} = (g_{mp} - \Delta g_m)v_{pS1} + (g_{dp} + j\omega C_{DS})(v_{pS1} - v_{out-})$$

KCL より

$$i_{ul} = i_{ll} + i_{lr}$$

$$g_{mn}v_{in} - g_{dn}v_{pS1} = 2g_{mp}v_{pS1} + 2(g_{dp} + j\omega C_{DS})v_{pS1}$$

$$v_{pS1} = \frac{g_{mn}}{2g_{mp} + g_{dn} + 2g_{dp} + j2\omega C_{DS}}v_{in}$$

$$\approx \frac{g_{mn}}{2g_{mp} + j2\omega C_{DS}}$$

これは (7) 式と同様なので、利得も同様に計算できる。従って

$$A_{SD} = \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{DS})} \Delta g_m \quad (8)$$

と計算できた。

5.4 ゲートドレイン間に寄生容量がついた場合

ゲートドレイン間に寄生容量がついた場合の小信号等価半回路を図9に示す。

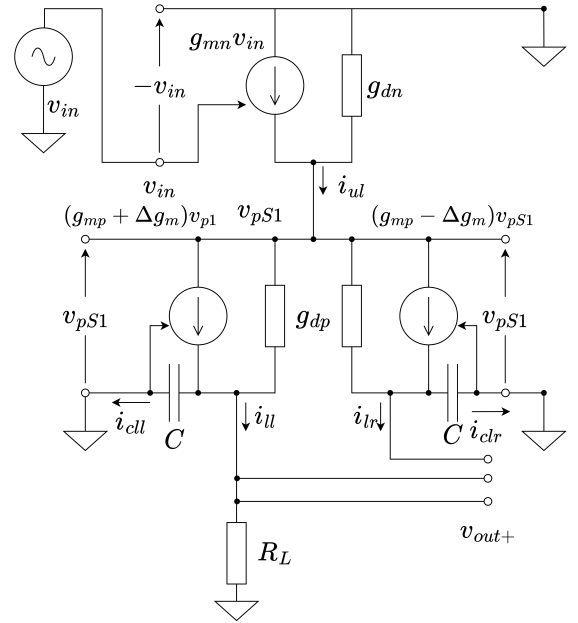


図9 ゲートドレイン間に寄生容量がついた時の小信号等価半回路

各部に流れる電流は

$$i_{ul} = g_{mn}v_{in} - g_{dn}v_{pS1}$$

$$i_{ll} = (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out+}) - i_{cll}$$

$$i_{lr} = (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) - i_{clr}$$

$$i_{cll} = j\omega C_{GD}v_{out+}$$

$$i_{clr} = j\omega C_{GD}v_{out-} = -j\omega C_{GD}v_{out+} = i_{cll}$$

KCL より

$$i_{ul} = i_{ll} + i_{lr} + i_{cll} + i_{clr}$$

$$g_{mn}v_{in} - g_{dn}v_{pS1} = 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1}$$

$$v_{pS1} = \frac{g_{mn}}{2g_{mp} + g_{dn} + 2g_{dp}}v_{in} \approx \frac{g_{mn}}{2g_{mp}}v_{in}$$

$$i_{out+} = (i_{ll} - i_{cll}) - (i_{lr} - i_{clr})$$

$$= 2\Delta g_m v_{pS1} - 2g_{dp}v_{out+} - j2\omega C_{GD}v_{out+}$$

$$\therefore i_{out-} = -2\Delta g_m v_{pS1} - 2g_{dp}v_{out-} - j2\omega C_{GD}v_{out-}$$

$v_{out} = v_{out+} - v_{out-}$ なので

$$\begin{aligned}
v_{out} &= R_L(i_{out+} - i_{out-}) \\
&= 2R_L \{2\Delta g_m v_{pS1} - (g_{dp} + j\omega C_{GD})v_{out}\} \\
v_{out} &= \frac{4R_L}{1 + 2R_L(g_{dp} + j\omega C_{GD})} \Delta g_m v_{pS1} \\
&\approx \frac{2R_L g_{mn}}{g_{mp} \{1 + 2R_L(g_{dp} + j\omega C_{GD})\}} \Delta g_m v_{in}
\end{aligned}$$

したがって、ゲートドレイン間の利得は

$$A_{GD} = \frac{2R_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L \omega C_{GD})} \Delta g_m \quad (9)$$

と計算できた。