# 折り返し型ギルバート乗算回路の周波数特性劣化に対する寄生容量の影響

小島 光

**あらまし** ギルバート乗算回路を並列に接続して使用する際には信号振幅が圧迫され S/N 比が劣化するなどの問題が考えられる。そこで出力範囲が広がる折り返し型ギルバート乗算回路を提案する。現状課題となっている周波数特性劣化の原因を探る。

キーワード ギルバート乗算回路, 小信号解析, 周波数特性

#### 1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路 (図 1) ではサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。折り返し型ギルバート乗算回路では現状周波数特性の面で従来型に劣り、要求された動作速度を満たせていないため周波数特性を改善する必要がある。今回はこの原因と考えられる寄生容量ついて検討した。

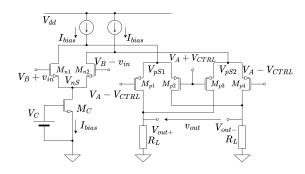


図 1 検討している折り返し型ギルバート乗算回路

#### 2. 動作点の変動

図 1 では PMOSFET のゲートに直流で  $\pm V_{CTRL}$  なる電圧を印加する。これはつまり、PMOSFET に流れるバイアス電流が  $V_{CTRL}$  により変動することを意味している。小信号解析では入力信号が小振幅であるとき、MOSFET のトランスコンダクタンス  $g_m$  が一定であるという近似を前提として小信号等価回路を作成する。しかし、トランスコンダクタンス  $g_m$  は実際には一定でなく、ドレイン電流  $I_D$  と定数係数 K を用いて

$$q_m = 2\sqrt{KI_D} \tag{1}$$

と表される。即ち  $V_{CTRL}$  により PMOSFET に流れるドレイン電流が変化すると、それに伴いトランスコンダクタンスが変化することになる。このままでは小信号解析を行うことができないので、小信号解析の前に  $V_{CTRL}$  とトランスコンダクタンスの関係を明らかにする。

まずは片方の PMOS 差動対について考えるが、今回のような 対応する接点の電圧と電流の符号が反転するような回路におい て、対応する半分のみの回路をを考えればもう半分については符 号を入れ替えればよいので、片側の PMOS 差動対のみについて解析すれば事足りる。したがって、図 1 において左側の PMOS 差動対を取り出し、図 2 のような回路について考える。

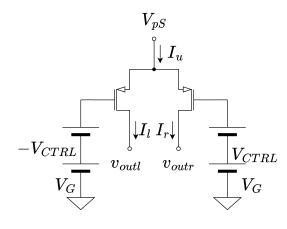


図 2 PMOS 差動対

一般に MOSFET のドレイン電流は 2 乗則に従い

$$I_D = K(V_{GS} - V_{th})^2 (2)$$

である。図 2 において  $V_{CTRL}=0$  のとき、ゲートソース間電圧は  $V_{GS}=V_{pS}-V_{G}$  なので、トランスコンダクタンスは

$$g_{mp} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K (V_{GS} - V_{th})^2$$
$$= 2K (V_{GS} - V_{th})$$
$$= 2K (V_{pS} - V_{G} - V_{th})$$
(3)

と計算できる。次に  $V_{CTRL}$   $\pm$  0 の時、 $V_{GS}=V_{pS}-(V_{G}-V_{CTRL})$  なので左右のトランスコンダクタンスをそれ ぞれ  $g_{mpl},g_{mpr}$  とすると

$$g_{mpl} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2$$

$$= 2K(V_{GS} - V_{th})$$

$$= 2K(V_{pS} - V_G + V_{CTRL} - V_{th})$$

$$= g_{mp} + 2KV_{CTRL} \equiv g_{mp} + \Delta g_m \qquad (4)$$

$$g_{mpr} = \frac{\partial I_D}{\partial V_{GS}} = \frac{\partial}{\partial V_{GS}} K(V_{GS} - V_{th})^2$$

$$= 2K(V_{GS} - V_{th})$$

$$= 2K(V_{pS} - V_G - V_{CTRL} - V_{th})$$

$$= g_{mp} - 2KV_{CTRL} \equiv g_{mp} - \Delta g_m \qquad (5)$$

$$\Delta g_m = 2KV_{CTRL} \qquad (6)$$

と表すことができた。従って  $V_{CTRL}$  が差動で印加されたと き、トランスコンダクタンスは $V_{CTRL}$ に比例した変化分を持つ ことが示せた。

#### 3. 解析結果の検討

前回、各端子間に容量がついたときの出力の式を示したが、改 めてゲートソース間、ソースゲート間、ゲートドレイン間に寄生 容量がついた時の $v_{in}$ を入力とする増幅率をを以下に示す。

$$A_{SG} = \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{GS})} \Delta g_m$$

$$A_{SD} = \frac{2R_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \Delta g_m$$

$$A_{GD} = \frac{2R_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L\omega C_{GD})} \Delta g_m$$

ここで、前述の(6)式を代入すると

$$A_{SG} = \frac{4KR_{L}g_{mn}}{(1 + 2R_{L}g_{dp})(g_{mp} + j\omega C_{GS})} \cdot V_{CTRL}$$
(7)  

$$A_{SD} = \frac{4KR_{L}g_{mn}}{(1 + 2R_{L}g_{dp})(g_{mp} + j\omega C_{SD})} \cdot V_{CTRL}$$
(8)  

$$A_{GD} = \frac{4KR_{L}g_{mn}}{g_{mp}(1 + 2R_{L}g_{dp} + j2R_{L}\omega C_{GD})} \cdot V_{CTRL}$$
(9)

$$A_{SD} = \frac{4KR_L g_{mn}}{(1 + 2R_L g_{dp})(g_{mp} + j\omega C_{SD})} \cdot V_{CTRL} \qquad (8)$$

$$A_{GD} = \frac{4KR_L g_{mn}}{g_{mp}(1 + 2R_L g_{dp} + j2R_L \omega C_{GD})} \cdot V_{CTRL}$$
 (9)

したがって、各寄生容量がついた時の遮断周波数を  $f_{SG}, f_{SD}, f_{GD}$  とおくと

$$f_{SG} = \frac{g_{mp}}{2\pi C_{SG}} \tag{10}$$

$$f_{SD} = \frac{g_{mp}}{2\pi G_{pp}} \tag{11}$$

$$f_{SD} = \frac{2\pi C_{SG}}{2\pi C_{SD}}$$

$$f_{GD} = \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}}$$

$$(11)$$

と計算できる。

## 3.1 ソース-ゲート/ドレイン間の寄生容量について

トランスコンダクタンスについては

$$g_m = \frac{2I_d}{V_{GS} - V_{th}}$$

という関係がある。また、(10),(11) 式より  $g_{mp}$  が変動すると 遮断周波数も変動すると考えられるが、端子  $v_{nS1}, v_{nS2}$  の電位 は PMOSFET のゲート端子を基準に定まるため電流を変化さ せるとソース電位も変化してしまう。従って gmp を直接制御す ることはできないので、バイアス電流を適切な範囲で振り、.op 解析で求めた  $g_{mp}$  と、遮断周波数との関係を見ることとした。 表 1 に Rohm  $0.18\mu$ mprocess でのシミュレーション時の条件 を示す。また、表2と図3にトランスコンダクタンスと遮断周 波数の関係を示す。ただし、遮断周波数  $f_{
m cutoff}$  は低域のゲイン から 3dB 小さくなった周波数とし、1の付いたものはトランス コンダクタンスが最も小さかった  $I_d=11[\text{mA}]$  の時の値で割っ たものである。

表 1 折り返し型ギルバート乗算回路の素子値

12 1 1/1	我 1 別り返し至すルバード未昇固時の系 1 個						
MOSFET	${ m L}[\mu{ m m}]$	$W[\mu m]$	multifinger				
$\overline{M_p}$	0.72	4.27	10				
$M_n$	0.72	4.27	20				
$M_C$	0.72	11.6	40				
$V_{dd}[V]$	$V_A[V]$	$V_B[V]$	$V_C[V]$				
1.8	1.59	1.09	0.65				
$V_{CTRL}[\mathrm{mV}]$		$R_L[\Omega]$					
200	300						
	$\mathrm{From}[\mathrm{mA}]$	To[mA]	Step $Size[mA]$				
$I_{bias}$	3	11	1				

表 2 トランスコンダクタンスと遮断周波数の関係

$I_d[mA]$	$g_{mp}[mS]$	$f_{ m cutoff}[{ m GHz}]$	$g\prime_{mn}$	$f\prime_{ m cutoff}$
3	1.847	0.912	1.000	1.000
4	2.309	1.213	1.250	1.330
5	2.566	1.416	1.389	1.552
6	2.547	1.578	1.379	1.730
7	2.216	1.762	1.200	1.932
8	1.868	2.000	1.011	2.193
9	1.594	2.265	0.863	2.483
10	1.384	2.649	0.749	2.904
11	1.222	4.932	0.662	5.408

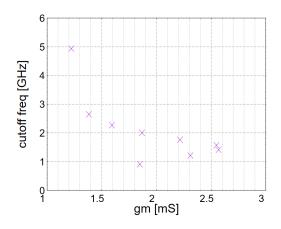


図3 トランスコンダクタンスと遮断周波数の関係

(10),(11)式では遮断周波数とトランスコンダクタンスは比例関係にあるが、図3では比例関係が見て取れなかった。

### 3.2 ゲートドレイン間の寄生容量について

(12) 式より、

 $R_L$ 

30

$$f_{GD}(R_L) \equiv \frac{1 + 2R_L g_{dp}}{4\pi R_L C_{GD}}$$

と置くと負荷抵抗が n 倍になった時の遮断周波数は  $f_{GD}(nR_L)$  と表せる。したがって、負荷抵抗が n 倍になった時、遮断周波数は元の遮断周波数に比べ  $\frac{f_{GD}(nR_L)}{f_{GD}(R_L)}$  倍されることが分かる。

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} = \frac{1 + 2nR_L g_{dp}}{n(1 + 2R_L g_{dp})}$$
(13)

表 3 の条件下で行った.ac 解析結果を図 4 に示す。また、図 5 に、負荷抵抗  $R_L$  と遮断周波数の関係を示す。ただし、この遮断周波数もソース-ゲート/ドレイン間と同様に計算した。

表 3 折り返し型ギルバート乗算回路の素子値

	MOSFET	$L[\mu m]$	$W[\mu m]$	$\operatorname{multifinger}$
	$M_{\mathrm{p}}$	0.72	4.27	10
	$M_n$	0.72	4.27	20
	${ m M}_{ m C}$	0.72	11.6	40
	$V_{dd}[V]$	$V_A[V]$	$V_B[V]$	$V_C[V]$
•	1.8	1.59	1.09	0.65
	$I_{bias}[{ m mA}]$		$V_{CTRL}[\mathrm{mV}]$	
•	4		200	
		$\operatorname{From}[\Omega]$	$\mathrm{To}[\Omega]$	Step Size $[\Omega]$

300

30

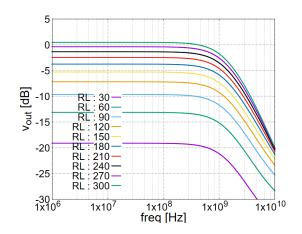


図 4 負荷抵抗を変化させたときの.ac 解析結果

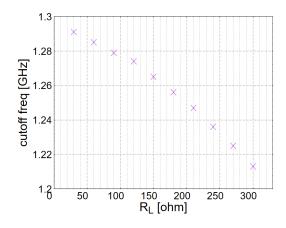


図 5 負荷抵抗 RL と遮断周波数の関係

表 3 のとき、.op 解析結果では  $g_{dp}=54.88[\mu S]$  であった。対して負荷抵抗は  $2\sim3$  桁なので  $R_L\gg g_{dp}$  とすると

$$\frac{f_{GD}(nR_L)}{f_{GD}(R_L)} \approx \frac{1}{n}$$

と近似できる。これは図5とは一致しなかった。

# 4. おわりに

寄生容量に関する検討ではどちらも周波数特性劣化の原因であるという結果は得られなかった。しかし、MOSFET における寄生容量は電圧により大きさが変動することや、別の結線方法で寄生容量が付くことなども考えられる。したがって、今回の検討では単純な端子間の寄生容量が主たる原因ではないとい考えられたが、バックゲートに対する容量なども考えられる。他の原因を検討するともにこれらのより複雑なモデルによる寄生容量に関しても検討する余地があると考えられる。