

折り返し型ギルバート乗算回路の周波数特性劣化

小島 光

あらまし 以前から検討している折り返し型ギルバート乗算回路について、非線形な動作をする乗算回路について小信号等価回路に手を加え解析を行った。また PMOS の各端子間にキャパシタを付加し、各回路について小信号解析を行った。

キーワード ギルバート乗算回路, 小信号解析, 非線形回路

1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路ではサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。今週はこの寄生容量について、具体的にどの部分が最も周波数特性劣化の原因として大きいのかを検討した。

2. 動作点の変動

MOSFET は流れているバイアス電流に応じて動作点が決まり、小信号では動作点付近で動作するため線形回路として扱うことができる。この時、トランスコンダクタンス g_m はバイアス電流 I_d を用いて

$$g_m = 2\sqrt{KI_d} \quad (1)$$

と表される。

しかし、現在検討しているような乗算回路 (図 1) では V_{CTRL} によってバイアス電流が変動する。これにより一定のトランスコンダクタンス g_m を用いた小信号等価回路による解析は行えない。そこでまず、PMOS のテール電流が一定であるという仮定のもと小信号等価回路の解析を行った。特に、この乗算回路

は完全差動で動作するので今回は図 1 のように左側の半回路についてののみ考える。

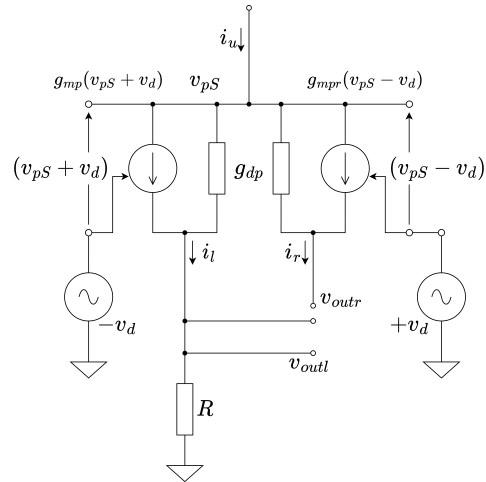


図 2 PMOS の部分の小信号等価回路

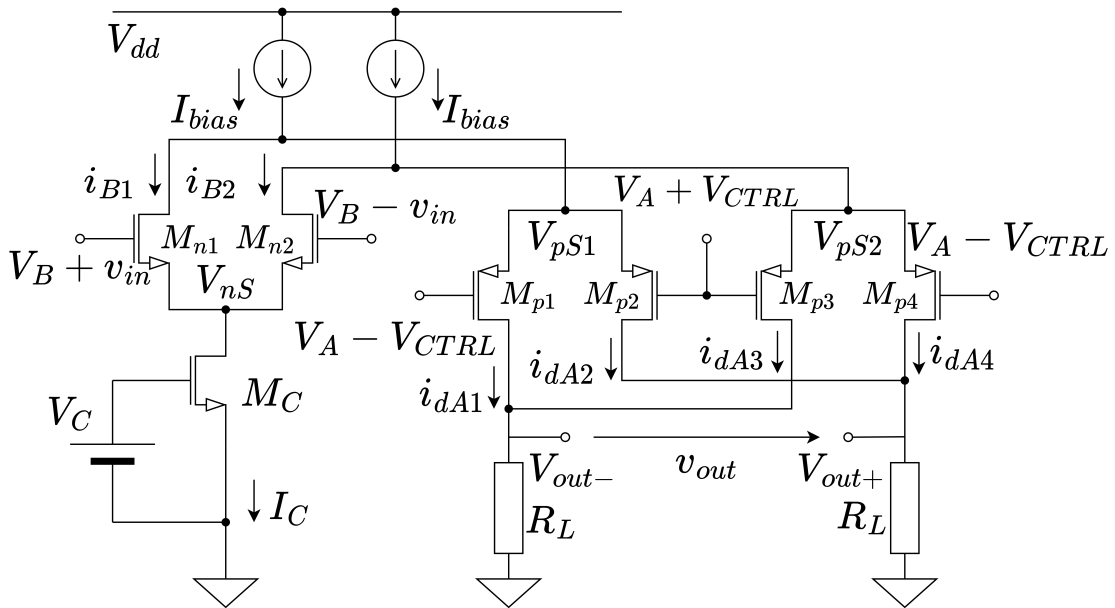


図 1 検討中の折り返し型ギルバート乗算回路

図2のように電流を決めると、KCLにより、

$$i_u = i_l + i_r \quad (2)$$

$$i_l = g_{mp}(v_{pS} + v_d) + g_{dp}(v_{pS} - v_{outl}) \quad (3)$$

$$i_r = g_{mp}(v_{pS} - v_d) + g_{dp}(v_{pS} - v_{outr}) \quad (4)$$

と表せる。ここで、 V_{CTRL} の差動成分 v_d が 0 であるとき、 $i_l = i_r$ となる。従って

$$i_l = i_r$$

$$g_{mp}(v_{pS}) + g_{dp}(v_{pS} - v_{outl}) = g_{mp}(v_{pS}) + g_{dp}(v_{pS} - v_{outr})$$

$$\Longleftrightarrow v_{outl} = v_{outr}$$

すなわち

$$i_u = 2(g_{mp} + g_{dp})v_{pS} \quad (5)$$

となる。(1) 式より差動信号が入力されていないとき

$$g_{mp} = 2\sqrt{K \cdot \frac{i_u}{2}} = \sqrt{2Ki_u} \quad (6)$$

$$K = \frac{g_{mp}^2}{2i_u} \quad (7)$$

と表すことができた。