ゼミ資料（2023 年 10 月 2 日）

折り返し型ギルバート乗算回路の周波数特性劣化

小島 光

あらまし 以前から検討している折り返し型ギルバート乗算回路について、非線形な動作をする乗算回路について小信号等価回路に手を加え解析を行った。また PMOS の各端子間にキャパシタを付加し、各回路について小信号解析を行った。

キーワード ギルバート乗算回路, 小信号解析, 非線形回路

1. はじめに

以前設計した従来型との比較のために設計した折り返し型ギルバート乗算回路 (図 (1)) ではサイズの大きな PMOS を使用している。したがって、ゲート面積が増大し寄生容量が大きくなることが考えられる。今週はこの寄生容量について、具体的にどの部分が最も周波数特性劣化の原因として大きいのかを検討した。

2. 動作点の変動

図 (1) では PMOSFET のゲートに直流で $\pm V_{CTRL}$ なる電圧を印加する。これはつまり、PMOSFET に流れるバイアス電流が V_{CTRL} により変動することを意味している。小信号解析では入力信号が小振幅であるとき、MOSFET のトランスコンダクタンス g_m が一定であるという近似を前提として小信号等価回路を作成する。しかし、トランスコンダクタンス g_m は実際には一定でなく、ドレイン電流 I_D と定数係数 K を用いて

$$g_m = 2\sqrt{KI_D} \tag{1}$$

と表される。即ち V_{CTRL} により PMOSFET に流れるドレイン電流が変化すると、それに伴いトランスコンダクタンスが変化することになる。このままでは小信号解析を行うことができないので、まずは V_{CTRL} とトランスコンダクタンスの関係を明らかにする。

まずは片方の PMOS 差動対について考えるが、今回のような対応する接点の電圧と電流の符号が反転するような回路において、対応する半分ののみを考えればもう半分については符号を入れ替えればよいので、片側の PMOS 差動対のみについて解析すれば事足りる。したがって、図 (1) において左側の PMOS 差動対を取り出し、図 (2) のような回路について考える。

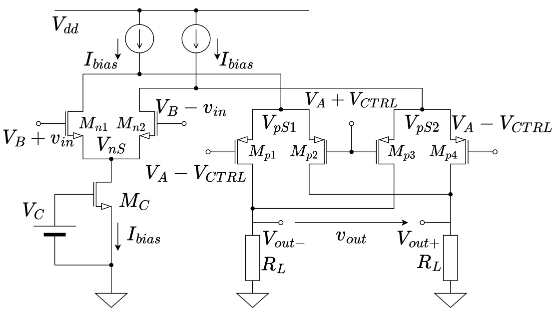

図 1 検討している折り返し型ギルバート乗算回路

一般に MOSFET のドレイン電流は 2 乗則の式に従い

$$I_D = K(V_{GS} - V_{th})^2 \tag{2}$$

である。では、図 (2) において $V_{CTRL} = 0$ のとき、ゲートソース間電圧は $V_{GS} = V_{pS} - V_G$ なので、トランスコンダクタンスは

$$\begin{aligned} g_{mp} = \frac{\partial I_D}{\partial V_{GS}} &= \frac{\partial}{\partial} V_{GS} K(V_{GS} - V_{th})^2 \\ &= 2K(V_{GS} - V_{th}) \\ &= 2K(V_{pS} - V_G - V_{th}) \end{aligned} \tag{3}$$

と計算できる。今度は $V_{CTRL} \neq 0$ の時、$V_{GS} = V_{pS} - (V_G - V_{CTRL})$ なので左右のトランスコンダクタンスをそれぞれ g_{mpl}, g_{mpr} とすると

$$\begin{aligned} g_{mpl} = \frac{\partial I_D}{\partial V_{GS}} &= \frac{\partial}{\partial} V_{GS} K(V_{GS} - V_{th})^2 \\ &= 2K(V_{GS} - V_{th}) \\ &= 2K(V_{pS} - V_G + V_{CTRL} - V_{th}) \\ &= g_{mp} + 2KV_{CTRL} \end{aligned} \tag{4}$$

$$\begin{aligned} g_{mpr} = \frac{\partial I_D}{\partial V_{GS}} &= \frac{\partial}{\partial} V_{GS} K(V_{GS} - V_{th})^2 \\ &= 2K(V_{GS} - V_{th}) \\ &= 2K(V_{pS} - V_G - V_{CTRL} - V_{th}) \\ &= g_{mp} - 2KV_{CTRL} \end{aligned} \tag{5}$$

と表すことができた。従って V_{CTRL} が差動で印加されたとき、トランスコンダクタンスは V_{CTRL} に比例して変化することが分かった。

3. 回路全体の小信号解析

前章で PMOS についても小信号等価回路で表現することができるということを示すことができた。これにより回路全体についての小信号等価回路を図 3 に示す。

回路全体を小信号等価回路に置き換えることはできたがこれでもまだ複雑である。しかし、本回路中で対応する部分の電流・電圧はそれぞれ異符号かつ等しい絶対値で動作する。従て、対応する部分の片側だけを考えれば事足りる。つまり今回は図 4 のように M_{n1}, M_{p1}, M_{p2} の小信号等価回路で考えた。

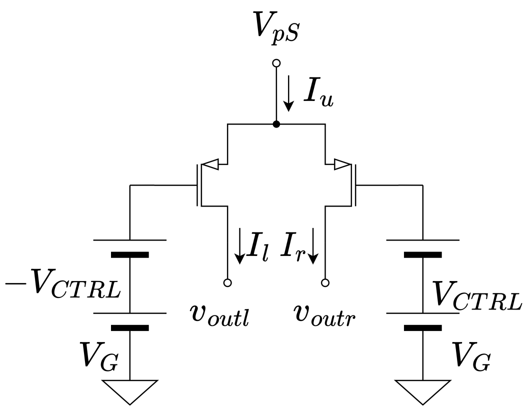

図 2　PMOS 差動対

各部の電流は

$$i_{ul} = g_{mn}v_{in} - g_{dn}v_{pS1} \tag{6}$$
$$i_{ll} = (g_{mp} + \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out-}) \tag{7}$$
$$i_{lr} = (g_{mp} - \Delta g_m)v_{pS1} + g_{dp}(v_{pS1} - v_{out+}) \tag{8}$$

また、KCL, 式 (6), 式 (7), 式 (8) より

$$\begin{aligned} i_{ul} &= i_{ll} + i_{lr} \\ g_{mn}v_{in} - g_{dn}v_{pS1} &= 2g_{mp}v_{pS1} + 2g_{dp}v_{pS1} \\ v_{pS1} &= \frac{g_{mn}}{2g_{mp}}v_{in} \end{aligned} \tag{9}$$

と分かった。ここで差動回路なので $v_{out-} = -v_{out+}, i_{ll} = -i_{rr}, i_{lr} = -i_{rl}$ であることを用いると左側の負荷抵抗 R_L を流れる電流 i_{out-} は下向きに

$$\begin{aligned} i_{out-} &= i_{ll} + i_{rl} \\ &= i_{ll} - i_{lr} \\ &= 2\Delta g_m v_{pS1} - 2g_{dp}v_{out-} \end{aligned} \tag{10}$$

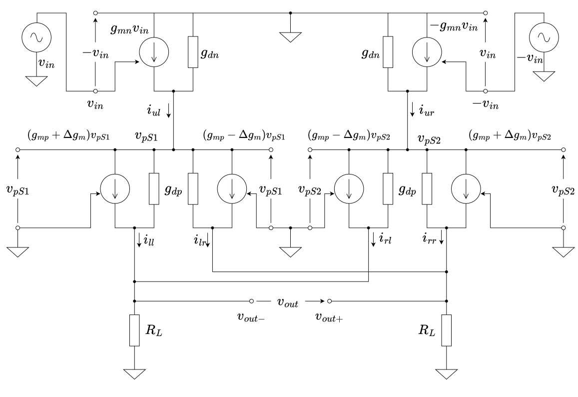

図 3　回路全体の小信号等価回路

差動回路なので左側の負荷抵抗を流れる電流 i_{out+} は

$$\begin{aligned} i_{out+} &= -i_{out-} \\ &= -2\Delta g_m v_{pS1} + 2g_{dp}v_{out-} \\ &= -2\Delta g_m v_{pS1} - 2g_{dp}v_{out+} \end{aligned} \tag{11}$$

と表すことができる。$v_{out} \equiv v_{out+} - v_{out-}$ とすると

$$\begin{aligned} v_{out} &= R_L i_{out+} - R_L i_{out-} \\ \frac{v_{out}}{R_L} &= i_{out+} - i_{out-} \\ &= -4g_{mp}v_{pS1} - 2g_{dp}v_{out} \\ v_{out} &= \frac{-4R_L}{1 + 2R_L g_{dp}}\Delta g_m v_{pS1} \\ &\approx \frac{-4R_L g_{mn}}{1 + 2R_L g_{dp}}v_{in}\Delta g_m \end{aligned} \tag{12}$$

ここで Δg_m は V_{CTRL} に比例するので、出力電圧は

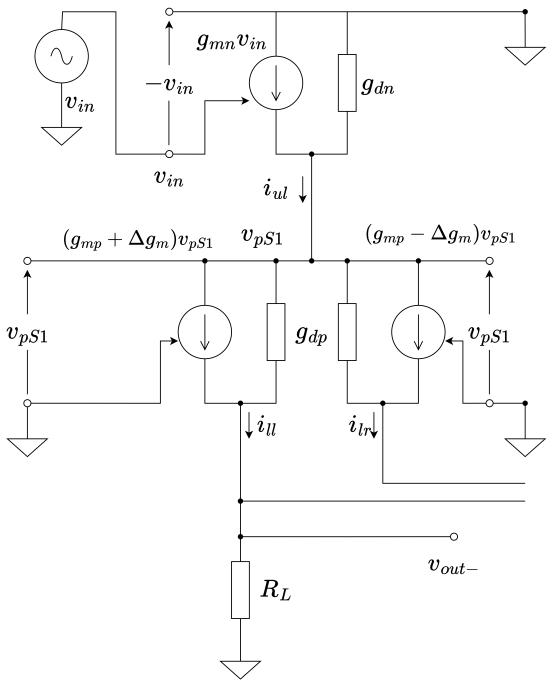

図 4　半回路の小信号等価回路