



Εργαστηριακή άσκηση

**Κανόνες σχεδίασης και κατασκευαστικές λεπτομέρειες στη
σχεδίασης μασκών (layout) και προσομοίωσης κυκλώματος
VLSI**

Εξέταση – Επίδειξη: Τρίτη 10/11/2020

Έκθεση: Κυριακή 15/11/2020

1 Κανόνες σχεδίασης

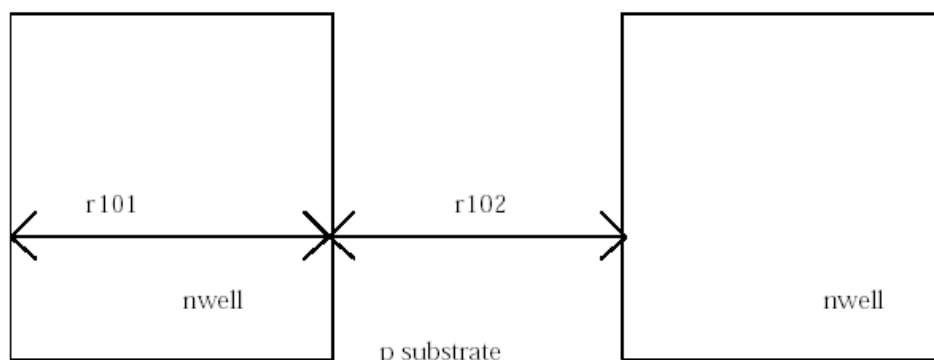
Η σχεδίαση ενός συστήματος VLSI αρχίζει πάντοτε με την επιλογή της τεχνολογίας κατασκευής. Κάθε τεχνολογία, ανάλογα με την κατασκευαστική εταιρεία και την ελάχιστη διάσταση στοιχείου (2λ), χαρακτηρίζεται από ένα σύνολο κατασκευαστικών περιορισμών που ονομάζονται κανόνες σχεδίασης. Πρακτικά, οι κανόνες σχεδίασης είναι ελάχιστες τιμές αποστάσεων μεταξύ των διαφορετικών ορθογωνίων του σχεδίου. Η μη συμμόρφωση με τους κανόνες σχεδίασης έχει σαν αποτέλεσμα την προβληματική κυκλωματική συμπεριφορά του εκάστοτε στοιχείου.

Στο πρόγραμμα MICROWIND, η επιλογή της τεχνολογίας κατασκευής γίνεται επιλέγοντας από το κύριο μενού “File” και στη συνέχεια “Select Foundry”. Για κάθε τεχνολογία υπάρχει ένα αρχείο με επέκταση .rul, στον υποκατάλογο κάτω από τον κύριο κατάλογο εγκατάστασης του προγράμματος, το οποίο περιλαμβάνει τους αντίστοιχους κανόνες σχεδίασης, τις παρασιτικές χωρητικότητες και τις παραμέτρους του μοντέλου SPICE για τα τρανζίστορ τύπου-p και τύπου-n που κατασκευάζονται με την συγκεκριμένη τεχνολογία (τα δύο τελευταία θα μας απασχολήσουν στην επόμενη εργαστηριακή άσκηση). Τα αρχεία είναι αρχεία κειμένου και μπορείτε να τα παρατηρήσετε ή να τα αλλάξετε (με πολύ προσοχή!!) χρησιμοποιώντας οποιοδήποτε σχετικό εργαλείο (π.χ. notepad στα Windows).

Κάθε κανόνας σχεδίασης κωδικοποιείται στο αρχείο .rul με ένα αλφαριθμητικό πεδίο που αρχίζει από το γράμμα ‘r’, το σύμβολο ‘=’ και μια αριθμητική τιμή. Το αλφαριθμητικό πεδίο είναι συμβολικό και αντιστοιχεί με συγκεκριμένη διάσταση του σχεδίου, η οποία πρέπει να είναι τουλάχιστον όσο η αριθμητική τιμή του κανόνα. Εναλλακτικά, όλοι οι κανόνες σχεδίασης εμφανίζονται σε ξεχωριστό παράθυρο της οθόνης, σε διάταξη πίνακα (με γραμμές τα υλικά και στήλες τους κανόνες), επιλέγοντας από το κύριο μενού “Help” και στη συνέχεια “Design Rules”. Μαζί με τους κανόνες σχεδίασης το πρόγραμμα MICROWIND αποθηκεύει και τις παρασιτικές χωρητικότητες του κάθε υλικού.

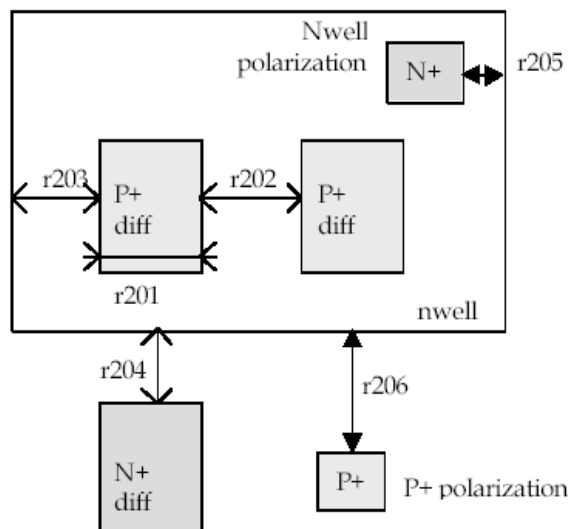
Αναλυτικά, οι κανόνες σχεδίασης της τεχνολογίας CMOS035 (τεχνολογία 0.4μ, λ=0.2μ, αρχείο “cmos035.rul”) παρουσιάζονται σχηματικά παρακάτω:

A) Κανόνες για το πηγάδι τύπου-n



r101: ελάχιστο μέγεθος = 10 λ

r102: ελάχιστη απόσταση = 11 λ

Β) Κανόνες για τις διαχύσεις

r201: ελάχιστο πλάτος (τύπου-p και τύπου-n) = 4λ

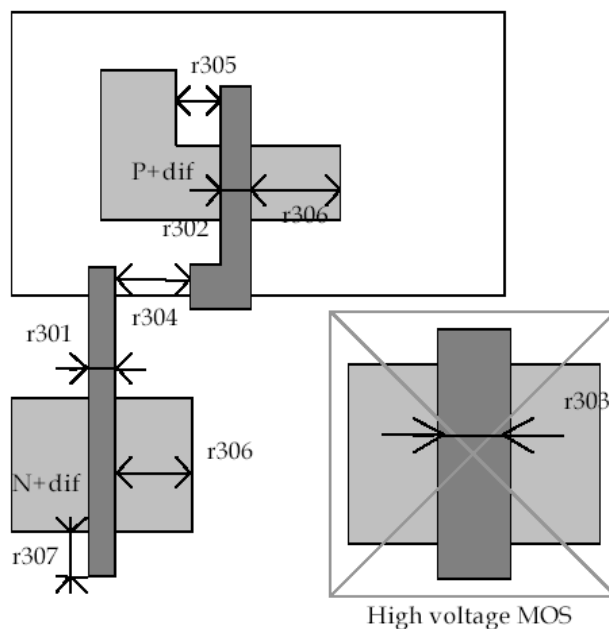
r202: ελάχιστη απόσταση (τύπου-p και τύπου-n) = 4λ

r203: ελάχιστη απόσταση μεταξύ διάχυσης τύπου-p και πηγαδιού τύπου-n = 6λ

r204: ελάχιστη απόσταση μεταξύ διάχυσης τύπου-n και πηγαδιού τύπου-n = 6λ

r205: ελάχιστη απόσταση μεταξύ πηγαδιού τύπου-n και επαφής πόλωσης Vdd (τύπου-n) = 3λ

r206: ελάχιστη απόσταση μεταξύ πηγαδιού τύπου-n και επαφής πόλωσης Vss (τύπου-p) – δεν ορίζεται

Γ) Κανόνες για το πολυπυρίτιο

r301: ελάχιστο πλάτος = 2λ

r302: ελάχιστο μήκος πύλης (L) = 2λ

r303: ελάχιστο μήκος πύλης (L) για τρανζίστορ υψηλής τάσης – δεν ορίζεται

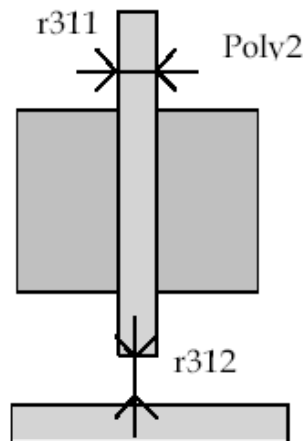
r304: ελάχιστη απόσταση = 3λ

r305: ελάχιστη απόσταση μεταξύ πολυπυριτίου και ασυσχέτιστης διάχυσης = 1λ

r306: ελάχιστη απόσταση μεταξύ πολυπυριτίου και διάχυσης = 4λ

r307: ελάχιστο πλάτος πύλης (W) έξω από τη διάχυση = 2λ

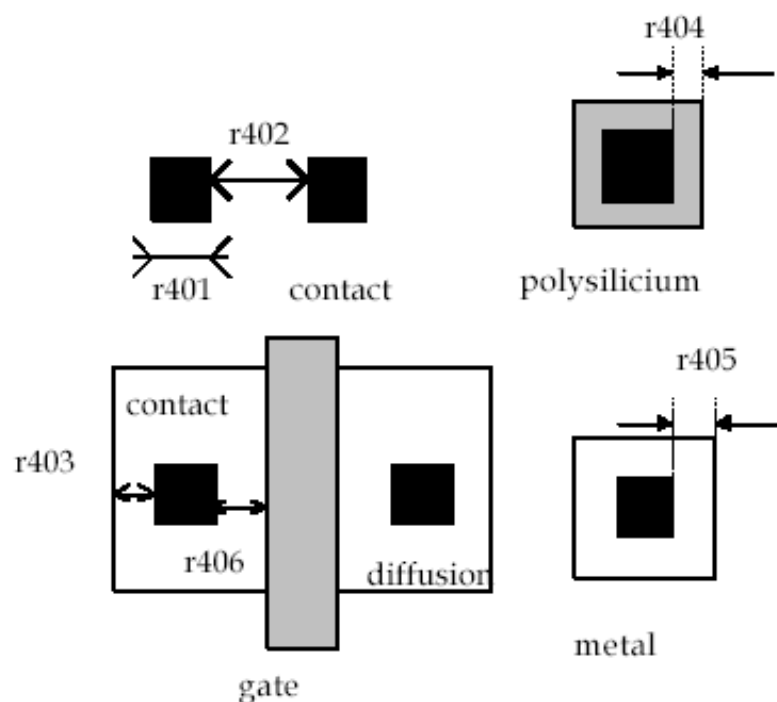
Δ) Κανόνες για το πολυπυρίτιο-2



r311: ελάχιστο πλάτος – δεν ορίζεται

r312: ελάχιστο μήκος πύλης (L) – δεν ορίζεται

Ε) Κανόνες για τις επαφές



r401: ελάχιστο πλάτος = 2λ

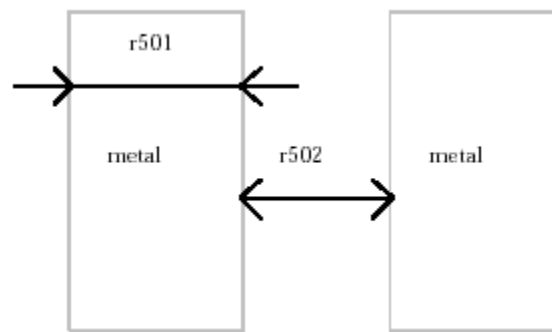
r402: ελάχιστη απόσταση = 3λ

r403: ελάχιστο πλάτος διάχυσης πάνω από επαφή = 2λ

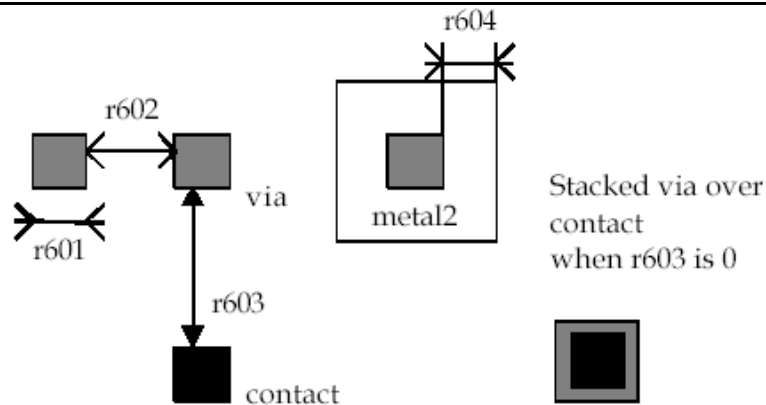
r404: ελάχιστο πλάτος πολυπυριτίου πάνω από επαφή = 2λ

r405: ελάχιστο πλάτος μετάλλου πάνω από επαφή = 2λ

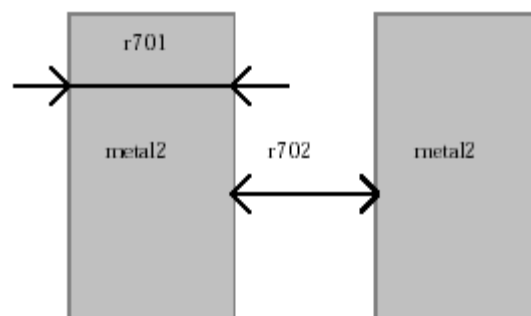
r406: ελάχιστη απόσταση μεταξύ επαφής και πύλης – δεν ορίζεται

E) Κανόνες για το μέταλλο

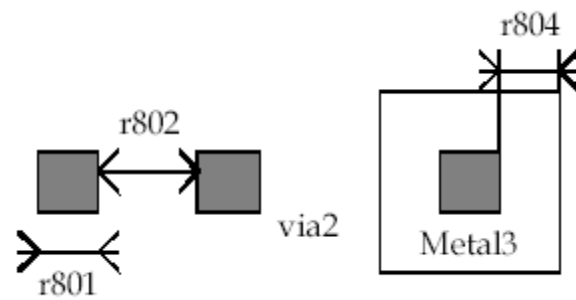
r501: ελάχιστο πλάτος = 3 λ
 r502: ελάχιστη απόσταση = 3 λ

ΣΤ) Κανόνες για το πέρασμα

r601: ελάχιστο πλάτος = 2 λ
 r602: ελάχιστη απόσταση = 3 λ
 r603: ελάχιστη απόσταση μεταξύ περάσματος και επαφής = 0 λ (πέρασμα πάνω από επαφή)
 r604: ελάχιστο πλάτος μετάλλου πάνω από πέρασμα = 2 λ

Z) Κανόνες για το μέταλλο-2

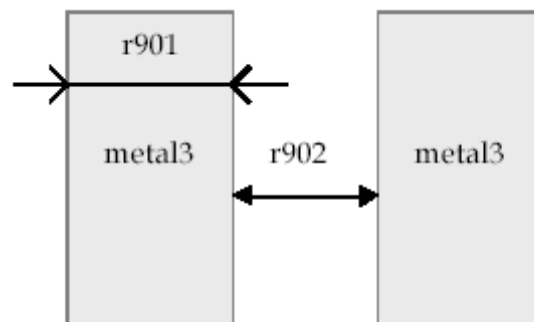
r701: ελάχιστο πλάτος = 4 λ
 r702: ελάχιστη απόσταση = 4 λ

Η) Κανόνες για το πέρασμα-2

$r801$: ελάχιστο πλάτος = 2λ

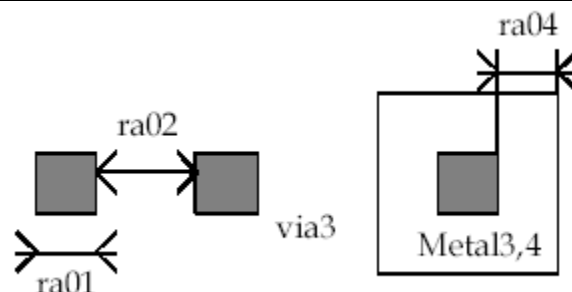
$r802$: ελάχιστη απόσταση = 3λ

$r804$: ελάχιστο πλάτος μετάλλου-2 πάνω από πέρασμα-2 = 2λ

Θ) Κανόνες για το μέταλλο-3

$r901$: ελάχιστο πλάτος = 4λ

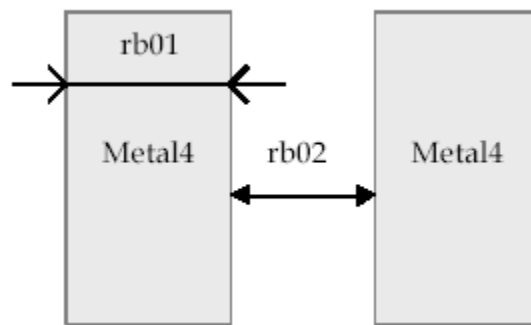
$r902$: ελάχιστη απόσταση = 4λ

Ι) Κανόνες για το πέρασμα-3

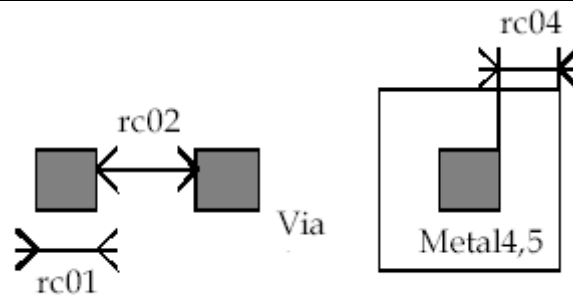
$ra01$: ελάχιστο πλάτος = 2λ

$ra02$: ελάχιστη απόσταση = 3λ

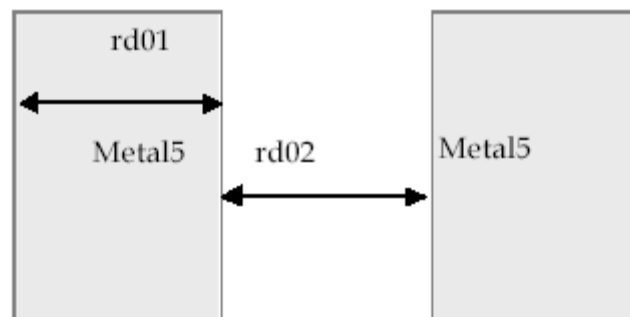
$ra04$: ελάχιστο πλάτος μετάλλου-3 πάνω από πέρασμα-3 = 2λ

ΙΑ) Κανόνες για το μέταλλο-4

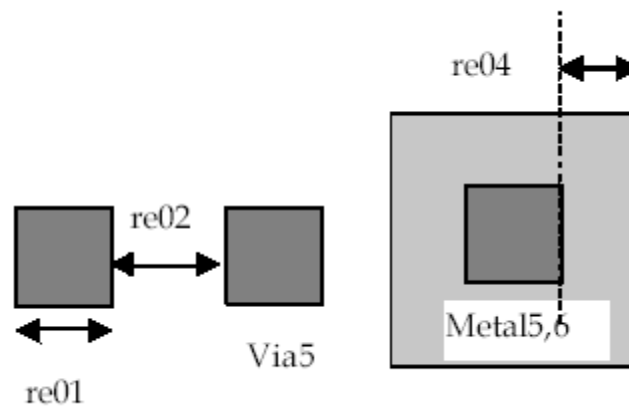
rb01: ελάχιστο πλάτος = 4λ
 rb02: ελάχιστη απόσταση = 4λ

ΙΒ) Κανόνες για το πέρασμα-4

rc01: ελάχιστο πλάτος = 2λ
 rc02: ελάχιστη απόσταση = 3λ
 rc04: ελάχιστο πλάτος μετάλλου-4 πάνω από πέρασμα-4 = 2λ

ΙΓ) Κανόνες για το μέταλλο-5

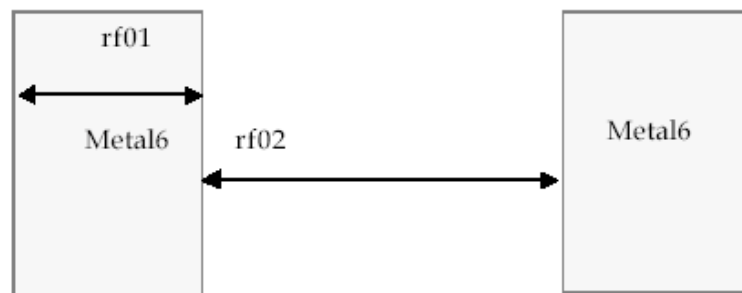
rd01: ελάχιστο πλάτος = 4λ
 rd02: ελάχιστη απόσταση = 10λ

ΙΑ) Κανόνες για το πέρασμα-5

re01: ελάχιστο πλάτος – δεν ορίζεται

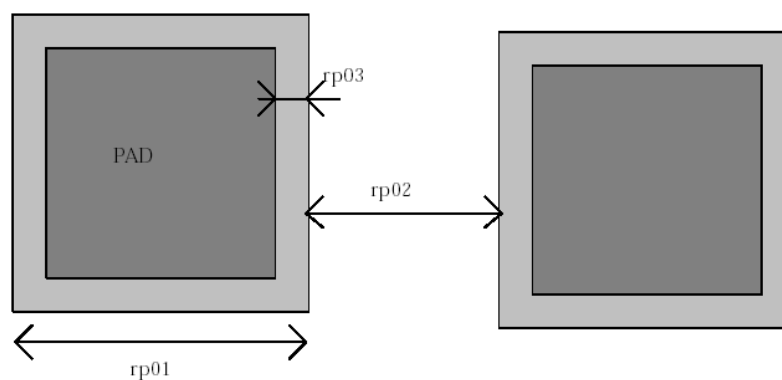
re02: ελάχιστη απόσταση – δεν ορίζεται

re04: ελάχιστο πλάτος μετάλλου-5 πάνω από πέρασμα-5 – δεν ορίζεται

ΙΕ) Κανόνες για το μέταλλο-6

rf01: ελάχιστο πλάτος – δεν ορίζεται

rf02: ελάχιστη απόσταση – δεν ορίζεται

ΙΣΤ) Κανόνες για τους ακροδέκτες E/E

rp01: ελάχιστο πλάτος = 550 μm

rp02: ελάχιστη απόσταση = 550 μm

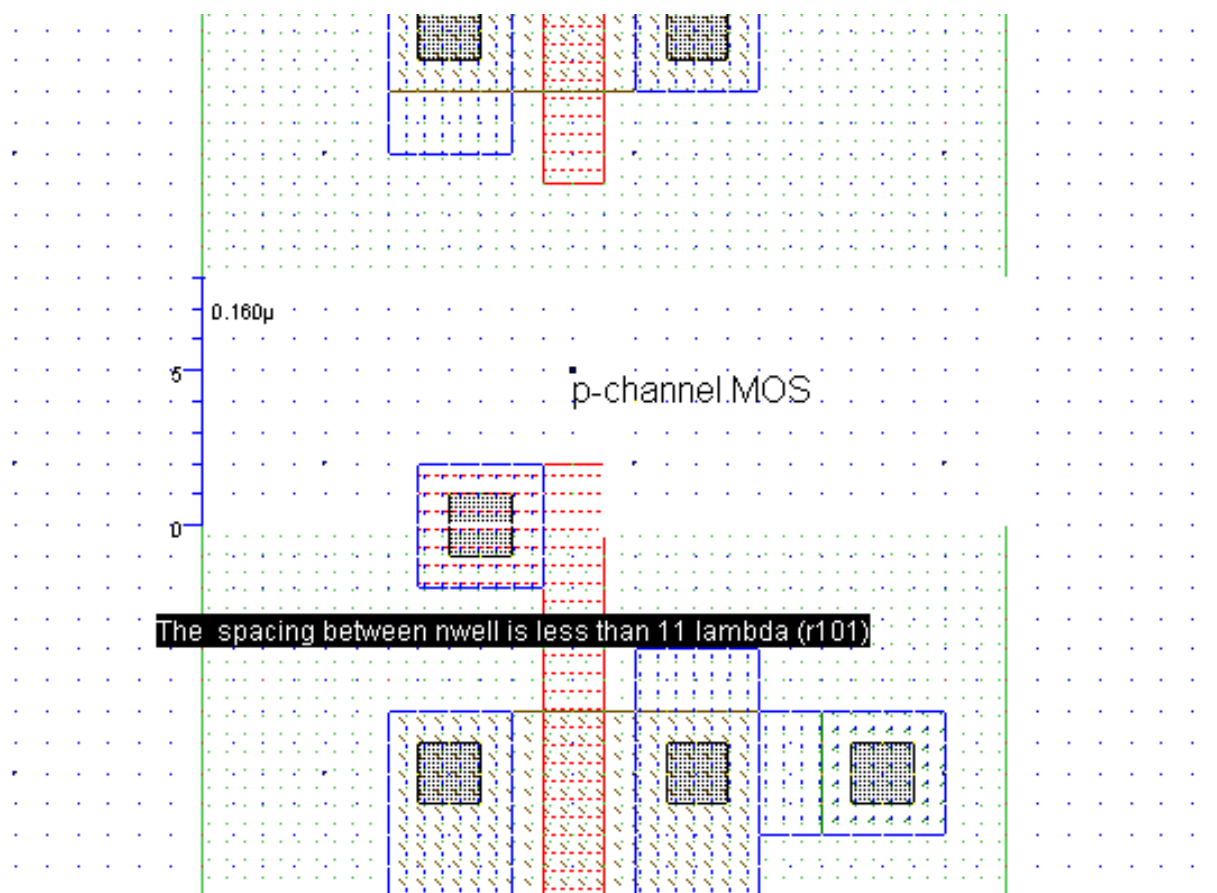
rp03: ελάχιστη απόσταση μεταξύ ακροδέκτη και περάσματος σύνδεσης = 25 μm

rp04: ελάχιστη απόσταση μεταξύ ακροδέκτη και μετάλλου σύνδεσης = 25 μm

rp05: ελάχιστη απόσταση μεταξύ ακροδέκτη και ασυσχέτιστης αγώγιμης περιοχής = 150 μm

Ο έλεγχος για την τήρηση ή όχι των κανόνων σχεδίασης γίνεται από το αντίστοιχο κουμπί στη γραμμή εργαλείων ή επιλέγοντας από το κεντρικό μενού “*Analysis*” και στη συνέχεια “*Design Rule Checker*”. Σε περίπτωση που κάποιος κανόνας παραβιάζεται, το σχετικό σημείο του σχεδίου παρουσιάζεται σε μεγέθυνση μαζί με την περιγραφή και το συμβολικό όνομα του κανόνα, όπως εικονίζεται στο σχήμα 2.1. Παράλληλα, μεταξύ των ορθογωνίων που παραβιάζουν τον κανόνα εικονίζεται ένας χάρακας που πιστοποιεί το λάθος.

Στα σχέδια που θα κάνετε στο εργαστήριο προσπαθήστε να ελέγχετε και να τηρείτε τους κανόνες σχεδίασης ώστε να παρατηρείτε σωστά αποτελέσματα κατά τον έλεγχο και την προσομοίωση των αντίστοιχων κυκλωμάτων.

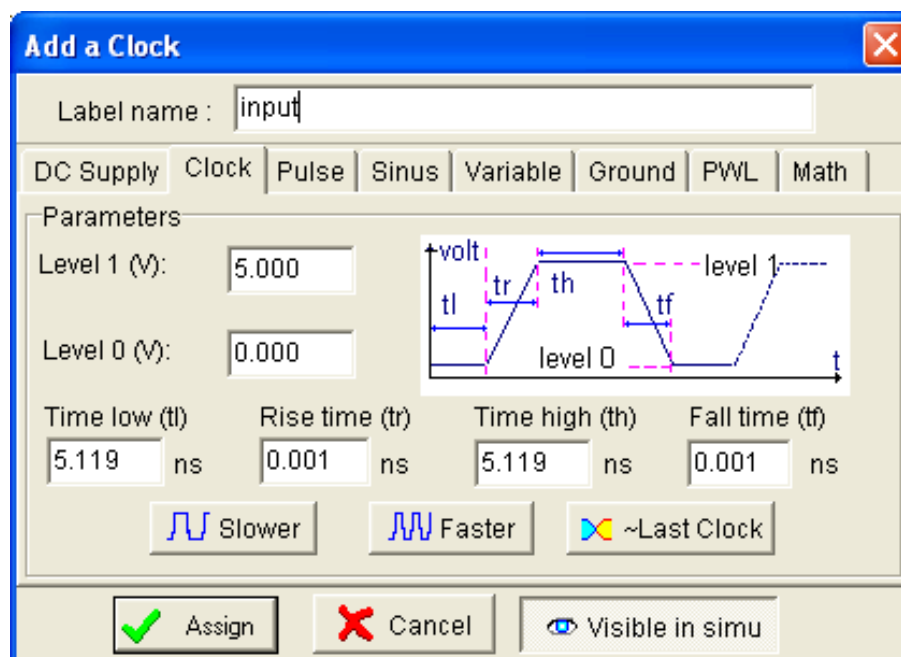


Σχήμα 2.1: Εντοπισμός λαθών στους κανόνες σχεδίασης

2 Λεπτομέρειες προσομοίωσης

Η προσομοίωση είναι η διαδικασία με την οποία ο σχεδιαστής ελέγχει το κύκλωμα που έχει φτιάξει για λειτουργικά λάθη. Το πρόγραμμα MICROWIND περιλαμβάνει εσωτερικό μηχανισμό προσομοίωσης, που ενεργοποιείται με το πάτημα του αντίστοιχου κουμπιού, αλλά και τη δυνατότητα να χρησιμοποιηθεί εξωτερική μηχανή SPICE, επιλέγοντας από το μενού “Convert Into”, “SPICE netlist”.

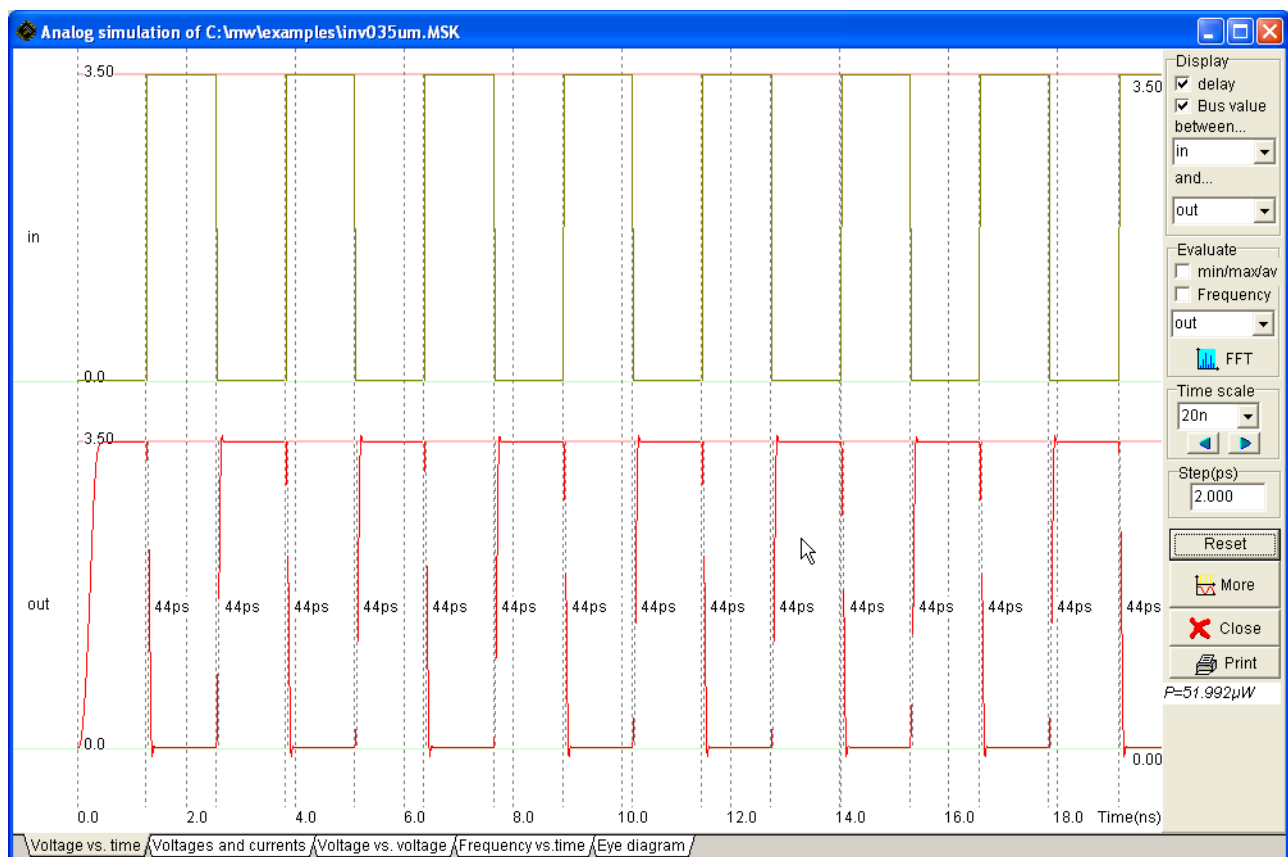
Ο εσωτερικός μηχανισμός προσομοίωσης είναι απλός και εύχρηστος και συνεπώς αποτελεί πλεονέκτημα του προγράμματος MICROWIND. Το μόνο που απαιτείται είναι η τοποθέτηση τάσεων στους κόμβους του σχεδίου, τόσο για τροφοδοσία (V_{dd} και V_{ss} ή GND , πόλωση υποστρωμάτων), όσο και για είσοδο, και η τοποθέτηση ακροδεκτών εξόδου. Η τοποθέτηση γίνεται με κουμπιά που βρίσκονται στην παλέτα υλικών και επιτρέπουν το γραφικό προσδιορισμό όλων των χαρακτηριστικών μεγεθών ενός σήματος. Για παράδειγμα, παρατηρήστε το παράθυρο ορισμού τετραγωνικού παλμού εισόδου του σχήματος 2.2. Οι παράμετροι που μπορούν να ρυθμιστούν σε αυτό είναι η στάθμη του αρνητικού και του θετικού μετώπου του παλμού, που προκύπτει από την τεχνολογία κατασκευής, και οι χρόνοι αρνητικού μετώπου t_l , ανόδου t_r , θετικού μετώπου t_h και καθόδου t_f . Ας σημειωθεί ότι ενώ οι χρόνοι t_r και t_f είναι επιθυμητό να έχουν μικρές τιμές, δεν είναι αποδεκτό από το πρόγραμμα να είναι μηδενικοί. Τέλος, από τα κουμπιά του παραθύρου που έχουν όλα προφανή λειτουργία, προσέξτε το κάτω δεξιά κουμπί που γράφει “Visible in simu”. Εάν το κουμπί αυτό δεν είναι επιλεγμένο, οπότε θα γράφει “Not in simu”, η αντίστοιχη κυματομορφή θα παίρνει μέρος στους υπολογισμούς των κυματομορφών εξόδου αλλά δεν θα παρουσιάζεται στα αντίστοιχα γραφήματα.



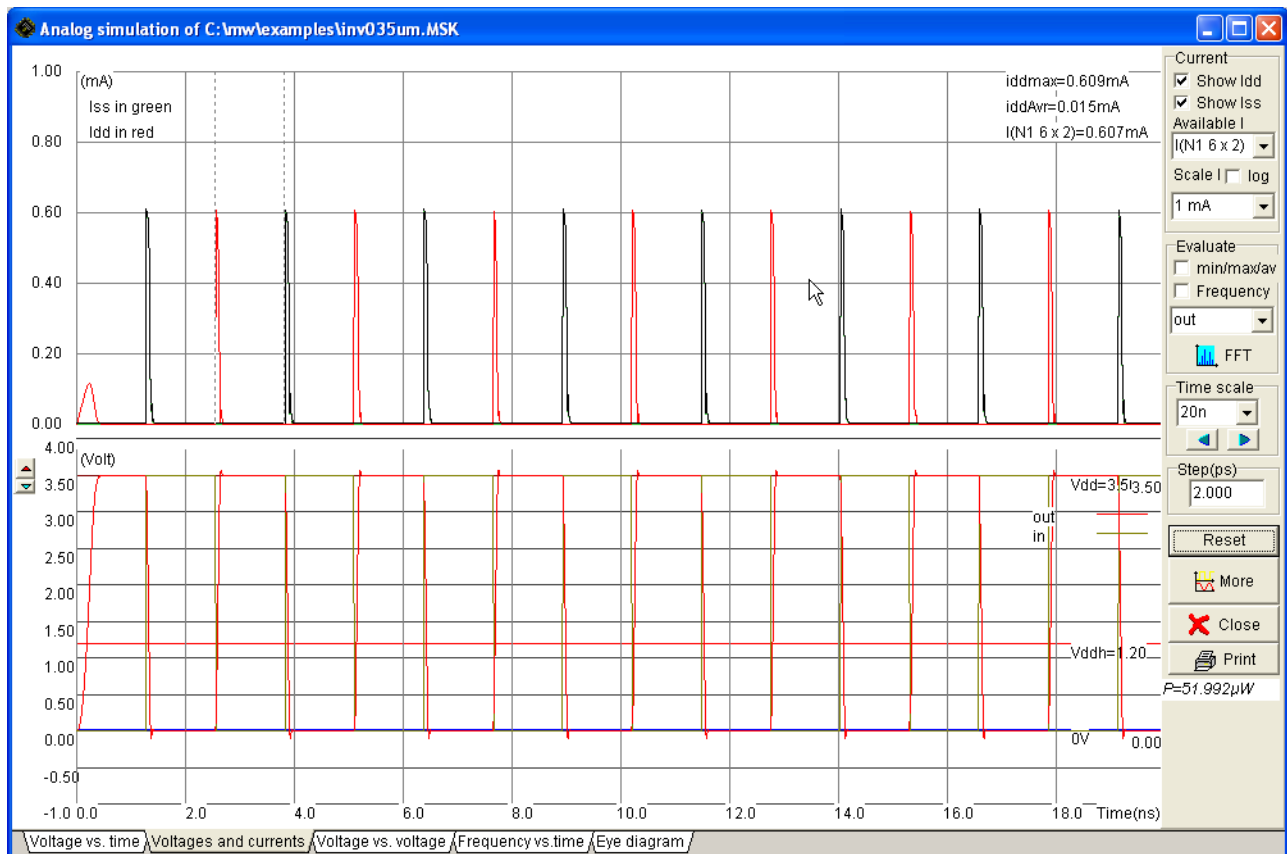
Σχήμα 2.2: Ορισμός τετραγωνικού παλμού εισόδου

Ο εσωτερικός μηχανισμός προσομοίωσης ενεργοποιείται από το αντίστοιχο κουμπί στη γραμμή εργαλείων ή επιλέγοντας από το μενού “Simulate”, “Run Simulation”. Στην οθόνη εμφανίζονται τα χρονικά διαγράμματα μεταβολής της εισόδου και της εξόδου του σχήματος 2.3 (περίπτωση αναστροφής). Στα δεξιά του διαγράμματος υπάρχουν διάφορες ρυθμίσεις. Πάνω δεξιά υπάρχουν δύο κυλιόμενες λίστες σημάτων από τις οποίες αρχικά έχουν επιλεγεί στην πιο πάνω το σήμα *in* και στην πιο κάτω το σήμα *out*. Οι λίστες αυτές παρεμβάλλονται ανάμεσα στη φράση “Display delay

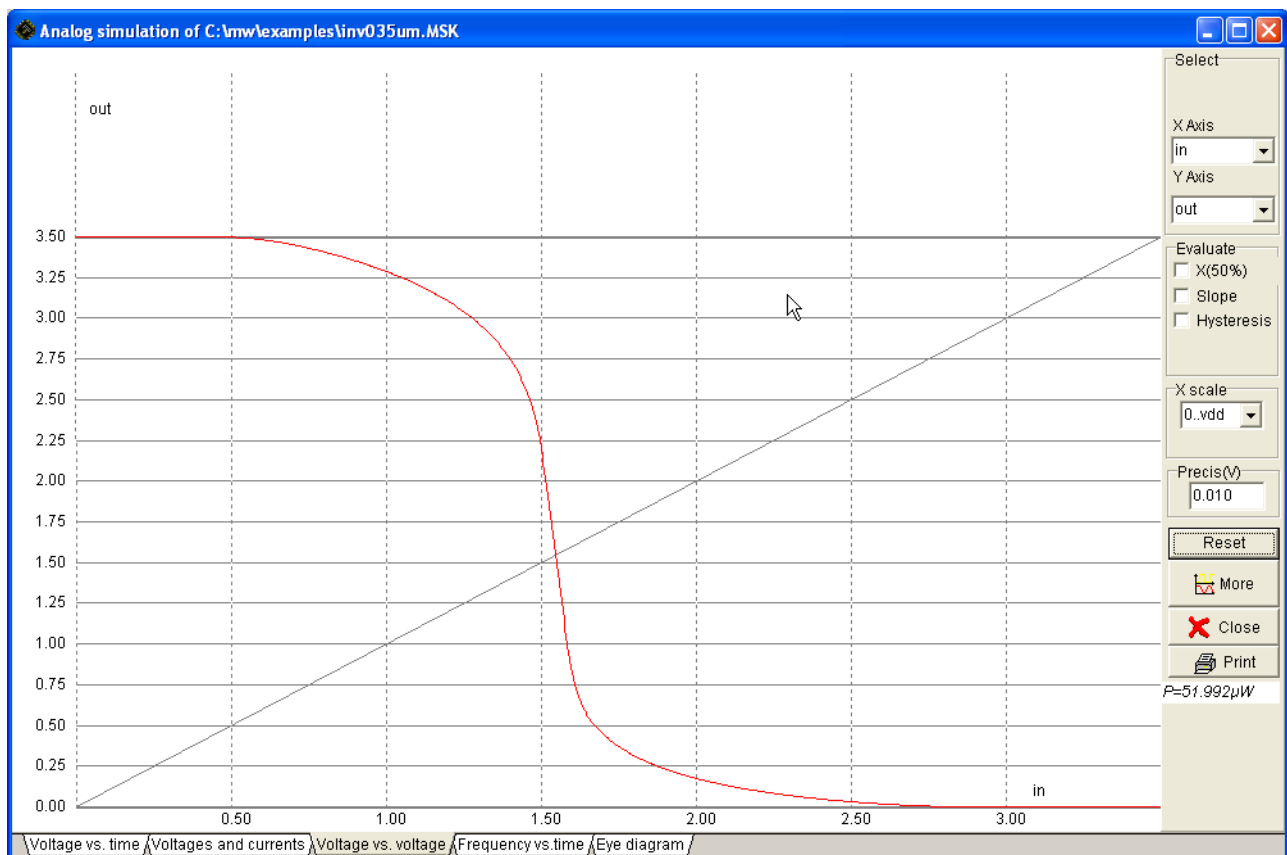
(επιλεγμένο με check box) *between ...* (πάνω λίστα με αρχική επιλογή *in*) *and ...* (κάτω λίστα με αρχική επιλογή *out*)”. Οι επιλογές αυτές προσδιορίζουν τα χρονικά διαστήματα που υποδεικνύονται στην κάτω κυματομορφή. Συγκεκριμένα προσδιορίζουν το χρονικό διάστημα από τη στιγμή που το πρώτο επιλεγμένο σήμα (*in*) κατεβαίνει στο μισό της μέγιστης τιμής του μέχρι τη στιγμή που το δεύτερο επιλεγμένο σήμα (*out*) ανεβαίνει στο μισό της μέγιστης τιμής του (δηλαδή είναι η καθυστέρηση διάδοσης του κυκλώματος). Ακόμα, ο χρήστης μπορεί σύροντας το ποντίκι με πατημένο το αριστερό κουμπί σε οριζόντια ή κατακόρυφη διεύθυνση, να μετρήσετε το χρόνο ή τη διαφορά τάσης μεταξύ δύο σημείων. Το κουμπί “More” συνεχίζει την προσομοίωση για τόσο ακόμα χρόνο, όσο χωράει σε μία οθόνη. Η παράμετρος “Time scale” (πχ. 20 *nsec*) αλλάζει την οριζόντια κλίμακα των διαγραμμάτων ενώ το κουμπί “Reset” ανανεώνει την οθόνη ώστε να εμφανιστούν οι αλλαγές από την τροποποίηση των ρυθμίσεων. Τέλος, η παράμετρος “Step” (πχ. 2.000 *psec*) καθορίζει το βήμα της προσομοίωσης, δηλαδή τη χρονική απόσταση των σημείων για τα οποία γίνονται οι υπολογισμοί των κυματομορφών. Κάτω από τα διαγράμματα υπάρχουν επικεφαλίδες που οδηγούν σε περισσότερες σελίδες προσομοίωσης. Στη σελίδα “Voltages and currents” (σχήμα 2.4), η οθόνη χωρίζεται σε δύο τμήματα και εμφανίζονται στο μεν πάνω χρονικό διάγραμμα τα ρεύματα των κόμβων και στο κάτω οι τάσεις τους. Στη σελίδα “Voltage vs. Voltage” (Σχήμα 2.5), εμφανίζεται η χαρακτηριστική μεταφοράς του κυκλώματος, δηλαδή η τάση εξόδου του σαν συνάρτηση της τάσης εισόδου. Περισσότερα στοιχεία για την προσομοίωση μπορείτε να βρείτε στο εγχειρίδιο χρήστη του προγράμματος MICROWIND.



Σχήμα 2.3: Προσομοίωση τάσης εισόδου προς τάση εξόδου σε κλίμακα χρόνου



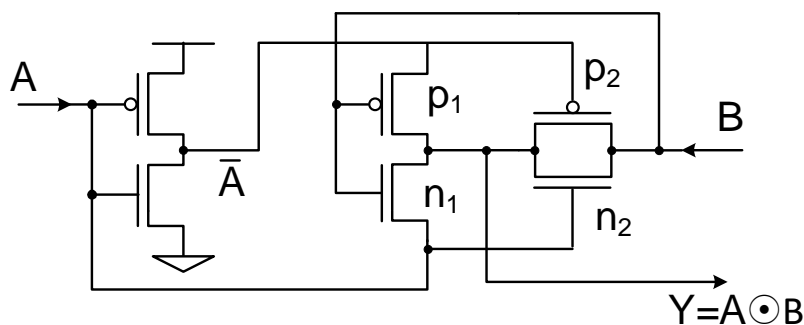
Σχήμα 2.4: Προσομοίωση τάσης και ρεύματος εξόδου σε κλίμακα χρόνου



Σχήμα 2.5: Προσομοίωση σχέσης τάσης εισόδου προς τάση εξόδου

3 Τα ζητούμενα της εργαστηριακής άσκησης

1. Να σχεδιασθεί το layout σε τεχνολογία CMOS του κυκλώματος που εικονίζεται στο παρακάτω σχήμα, και υλοποιεί μια πύλη XNOR. Να εξηγηθεί η λειτουργία του, να γίνει έλεγχος της ορθής λειτουργίας του και να υπολογισθεί μέσω της προσομοίωσης η καθυστέρηση που εισάγει. Πώς μπορεί με ανάλογο τρόπο να υλοποιηθεί μια πύλη XOR;



Σχήμα 2.6: Κύκλωμα που υλοποιεί την πύλη XNOR

Επίσης να γίνει μια εναλλακτική υλοποίηση με βάση τη σχέση $Y = A \odot B = [(AB)' \cdot (A+B)]' = [X \cdot (A+B)]'$ και χρήση σύνθετης πύλης, όπου $X = (AB)'$. Στη συνέχεια να γίνει έλεγχος ορθής λειτουργίας και να συγκριθεί με την προηγούμενη μορφή. Ο υπολογισμός της καθυστέρησης να γίνει μέσω προσομοίωσης (από την είσοδο A έως την έξοδο Y) και για τα 2 σχήματα. Η έξοδος υποθέτουμε ότι οδηγεί φορτίο χωρητικότητας 5fF. Επιλέξτε από την παλέτα πυκνωτή και ορίστε τη χωρητικότητά της.

2. Να σχεδιασθεί το layout της συνάρτησης $F = [A(B+CD) + B(C+D)]'$. Στη συνέχεια να γίνει έλεγχος της ορθής λειτουργίας του και να υπολογισθεί μέσω της προσομοίωσης η καθυστέρηση που εισάγει. Να θεωρηθεί ότι η έξοδος οδηγεί χωρητικότητα 5fF. Το φορτίο να υλοποιηθεί με ένα πυκνωτή.
3. Να σχεδιασθεί ένας πολυπλέκτης 2:1 2-εισόδων (A, B) και ενός σήματος ελέγχου C, με δυο διαφορετικούς τρόπους:

A' τρόπος: με τη χρήση 2 πυλών μετάδοσης και ενός αναστροφέα

B' τρόπος: υλοποίηση ως λογική συνάρτηση (σύνθετη πύλη), $Y = (AC' + BC)$.

Να ελεγχθεί, μέσα από το πρόγραμμα MICROWIND, η λειτουργία και να συγκριθούν οι καθυστερήσεις ώστε να βρεθεί ποια είναι η καλύτερη σχεδίαση (με την μικρότερη καθυστέρηση). Να θεωρηθεί πως ο πολυπλέκτης αυτός οδηγεί φορτίο 5fF. Το φορτίο να υλοποιηθεί με ένα πυκνωτή.

Χρησιμοποιήστε **για όλα τα ζητήματα** (1, 2 και 3) τεχνολογία κατασκευής CMOS65n (τεχνολογία 65nm, $\lambda=35nm$, αρχείο cmos65n.rul), ελάχιστο μήκος καναλιού στα τρανζίστορ ($L=2\lambda$) και πλάτος $W_n=4\lambda$ για τα nmos και $W_p=8\lambda$ για τα τρανζίστορ pmos. Πριν κάνετε προσομοίωση, εξασφαλίστε ότι τηρούνται οι κανόνες σχεδίασης.