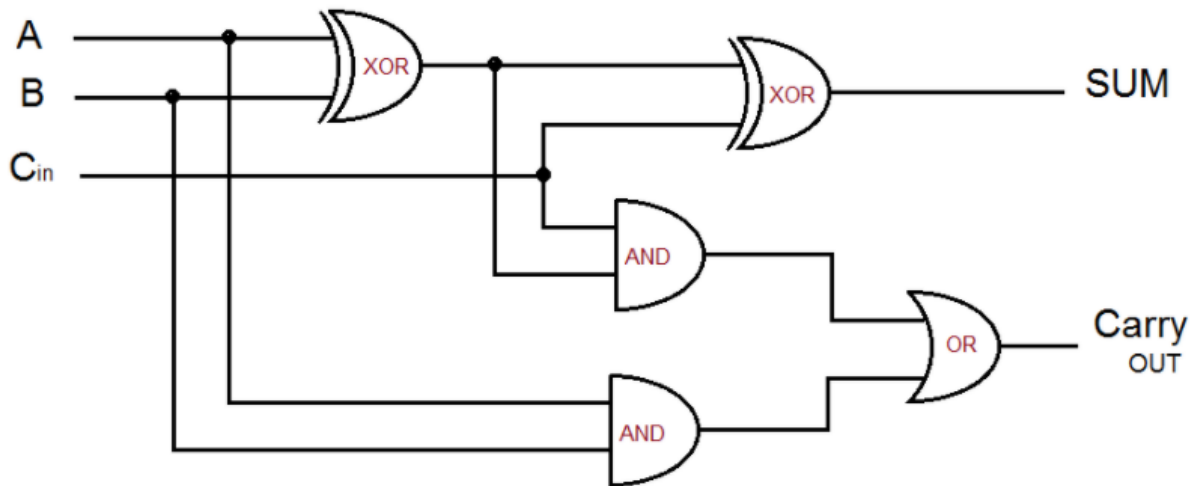


Εισαγωγή στη Σχεδίαση Συστημάτων VLSI

3^η εργαστηριακή άσκηση

Ερώτηση 1:

Σε αυτό το ερώτημα θα γίνει η κυκλωματική υλοποίηση ενός αθροιστή (Full Adder). Ο πλήρης αθροιστής λειτουργεί αποτελείται από δύο πύλες XOR, δύο πύλες XNOR και δύο πύλες AND, όπως φαίνεται στο παρακάτω διάγραμμα υλοποίησής του.



Ο πλήρης αθροιστής αθροίζει τις εισόδους τους σε δυαδικό σύστημα και αποθηκεύει το αποτέλεσμα στο Carry και το Sum του, που έχει για εξόδους.

Για παράδειγμα, αν οι εισοδοί ήταν $A=1$, $B=0$ και $C=1$, τότε $A+B=1+0=1$ και $A+B+C=1+1=10$, το οποίο θα αποθηκεύσει το 1 στο Carry και το 0 στο Sum.

Με ανάλογο τρόπο θα προκύψει ο πίνακας αληθείας για τον πλήρη αθροιστή.

Πίνακας αληθείας F-A:

A	B	C	Carry	Sum
0	0	0	0	0

0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Από τον παραπάνω πίνακα αληθείας προκύπτουν οι παρακάτω χάρτες για το κρατούμενο και το άθροισμα:

Για το Sum:

A\BC	00	01	11	10
0	0	1	0	1
1	1	0	1	0

Από όπου προκύπτει η λογική συνάρτηση: $S = A (+) B (+) C$

Για το Carry:

A\BC	00	01	11	10
0	0	0	1	0
1	0	1	1	1

Από όπου προκύπτει η λογική συνάρτηση:

$$\text{Carry} = BC + AB + AC \Leftrightarrow$$

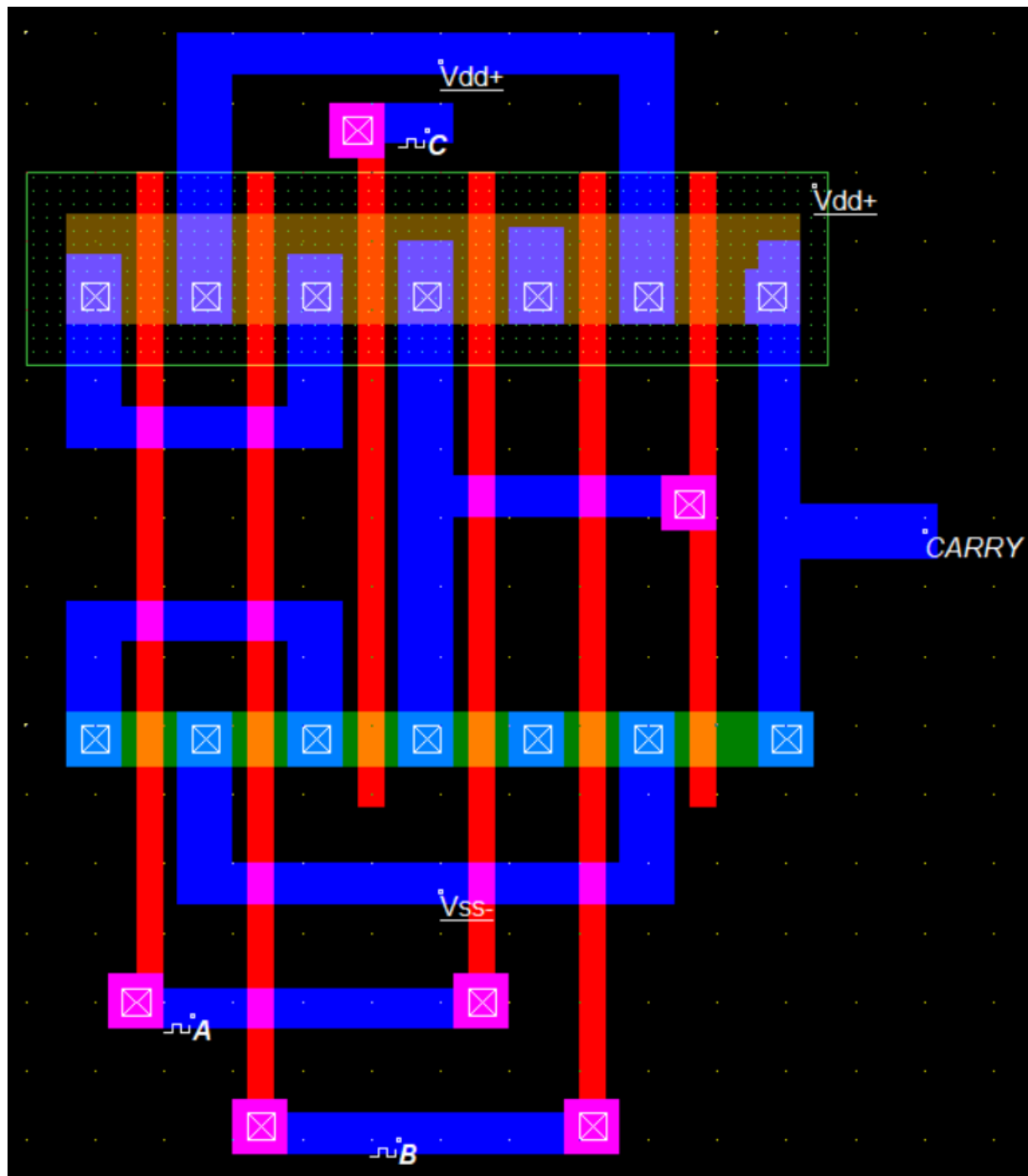
$$\text{Carry} = AB + AB'C + A'BC \Leftrightarrow$$

$$C = AB + C(AB' + A'B) \Leftrightarrow$$

$$\text{Carry} = AB + C(A (+) B)$$

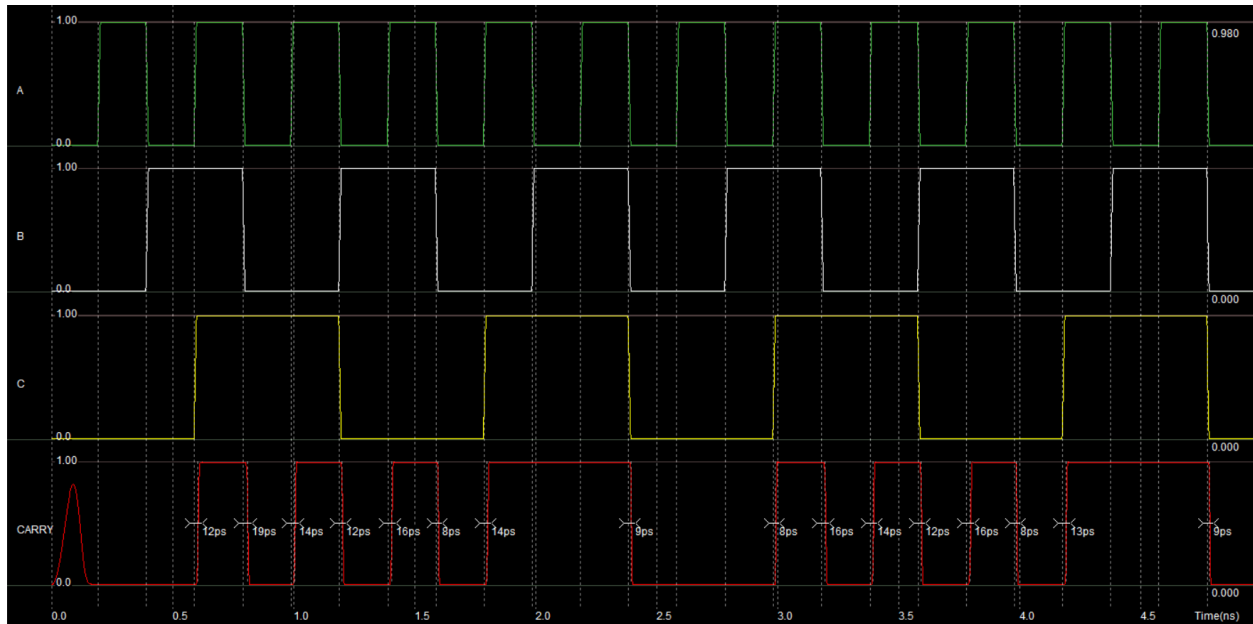
Η κατασκευή του έγινε σε δύο στάδια. Πρώτα, υλοποιήθηκε το layout για το κρατούμενο και ελέγχθηκε η ορθή λειτουργία του στο microwind.

Η κυκλωματική υλοποίηση του κρατούμενο Carry είναι η ακόλουθη:



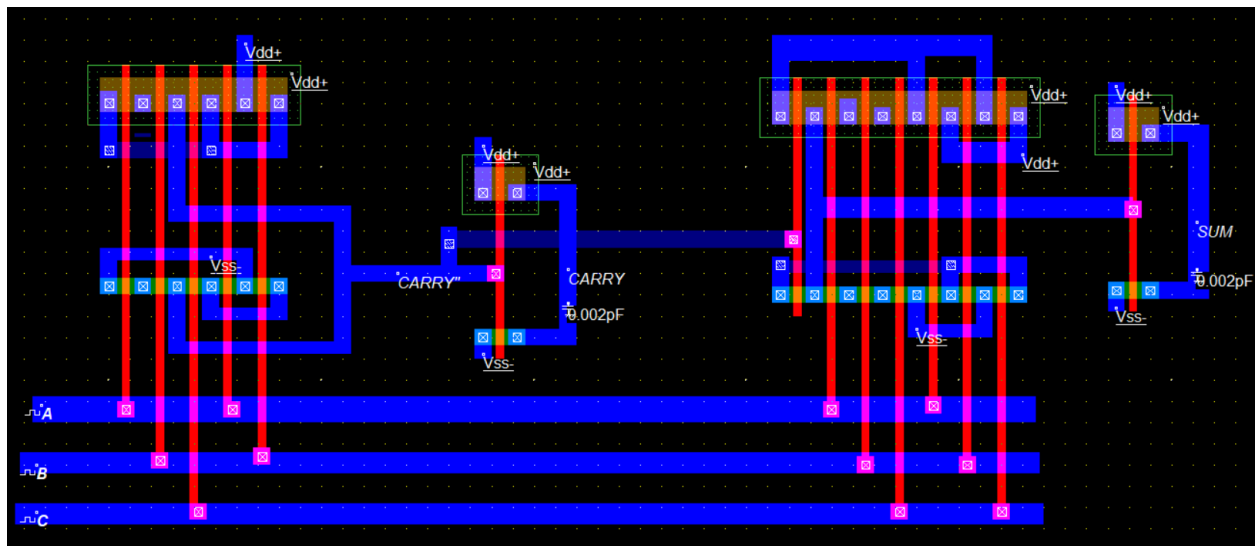
Γραφικές παραστάσεις:

Στις παρακάτω γραφικές παραστάσεις φαίνεται η ορθή λειτουργία του κρατούμενο Carry, με χρήση τριών παλμών για εισόδους και με τη χρήση κατάλληλων συχνοτήτων ώστε να μην εμφανίζονται spikes, που ευθύνονται στην απότομη αλλαγή του 1 με το 0, που οδηγεί σε διαφορετικό αποτέλεσμα στην έξοδο του CARRY.



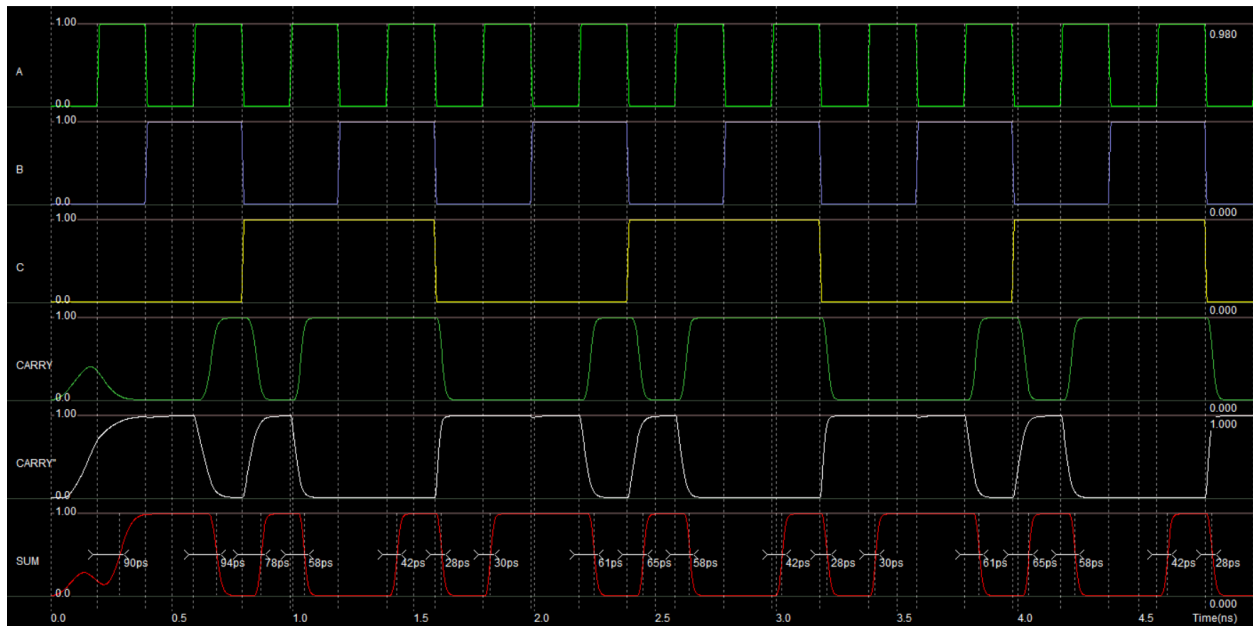
Ύστερα, έγινε η υλοποίηση του layout του αθροιστή συνδέοντας την έξοδο του αντιστρόφου του κρατουμένου, δηλαδή του CARRY', στην είσοδο του αθροιστή.

Η κυκλωματική υλοποίηση του αθροιστή F-A είναι η ακόλουθη:



Γραφικές παραστάσεις:

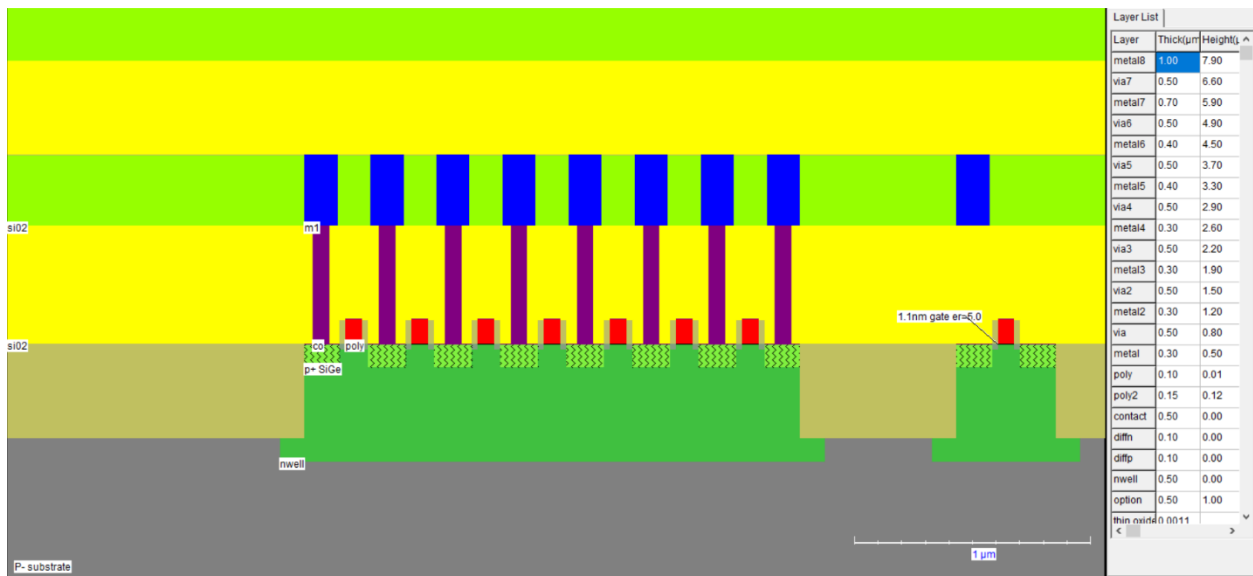
Στις παρακάτω γραφικές παραστάσεις φαίνεται η ορθή λειτουργία του αθροιστή Sum, με χρήση τριών παλμών για εισόδους και με τη χρήση κατάλληλων συχνοτήτων ώστε να μην εμφανίζονται spikes, που ευθύνονται στην απότομη αλλαγή του 1 με το 0, που οδηγεί σε διαφορετικό αποτέλεσμα στην έξοδο του SUM.



Στην παραπάνω γραφική παράσταση φαίνεται πιο καμπυλόμορφη η κυματοσειρά εξόδου, εξαιτίας των παρασιτικών συχνοτήτων του επιπλέον φορτίου που τοποθετήθηκε στην έξοδο.

Επιπλέον φαίνεται η ορθή λειτουργία του αθροιστή αφού για παράδειγμα για εισόδους $A=1$ $B=1$ $C=0$ προκύπτει έξοδος $SUM=0$, όπως προκύπτει και από τη άθροιση κατά δυαδική βάση των παλμών εισόδου.

Τομή κυκλώματος στη κρίσιμη περιοχή:



Ερώτηση 2:

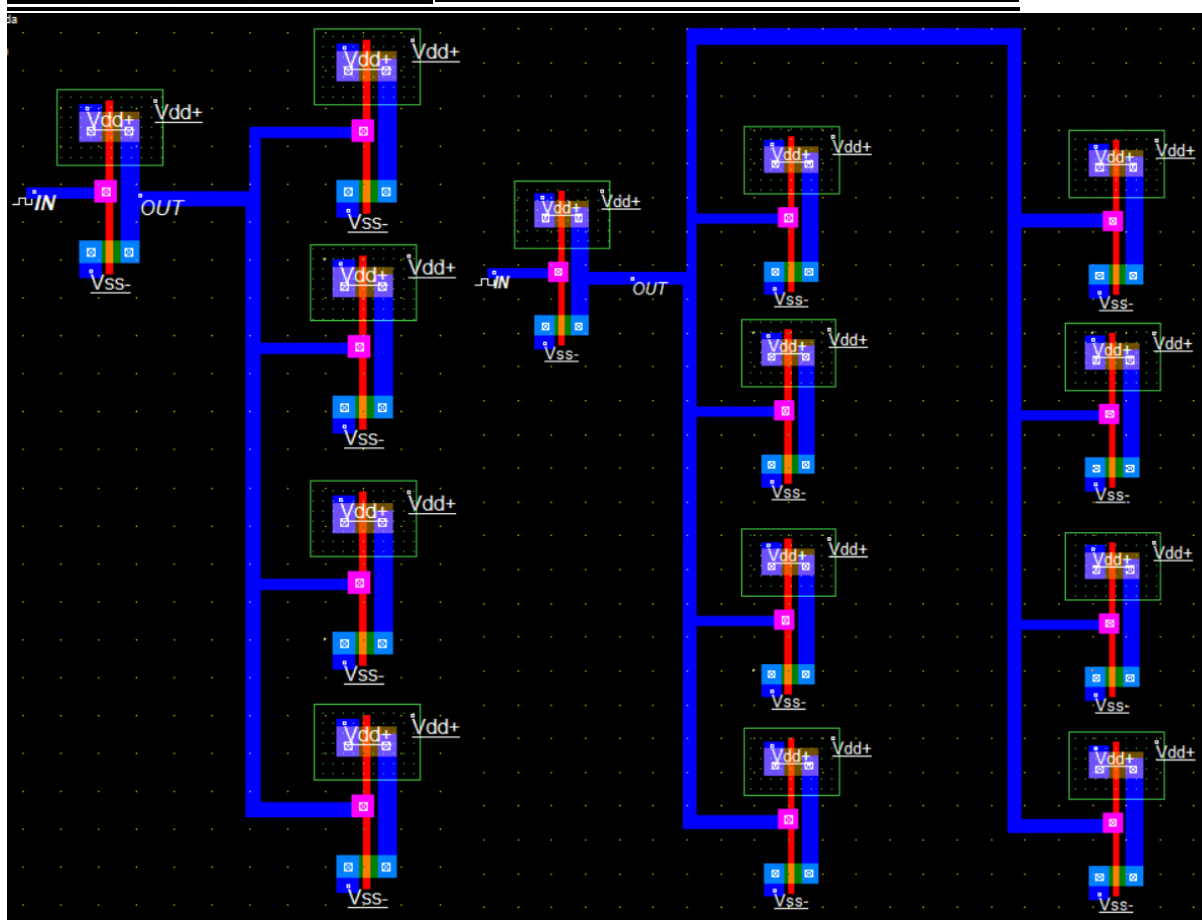
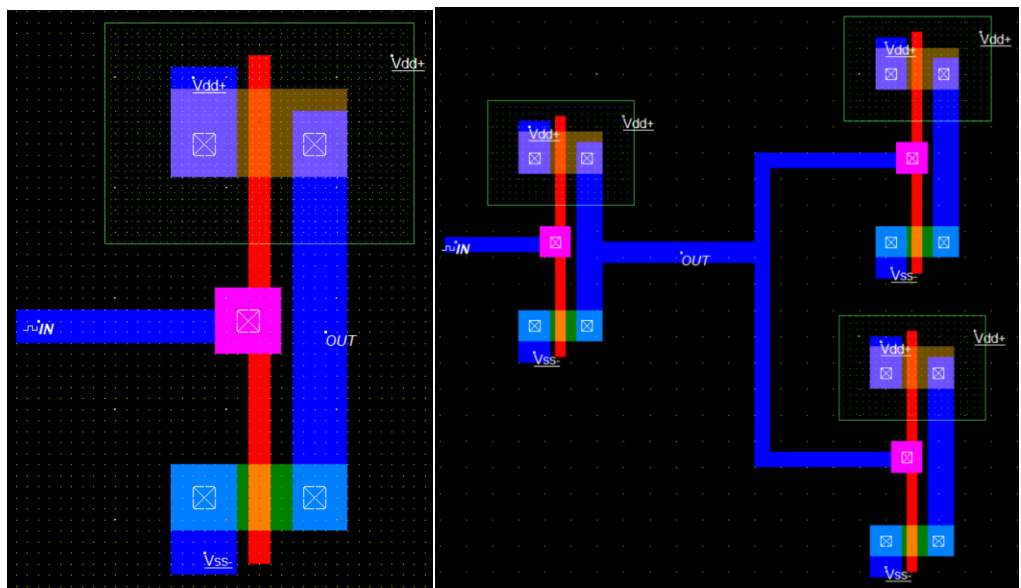
Η καθυστέρηση τ του ελάχιστο αναστροφέα για την τεχνολογία cmos018 είναι ίση με το χρόνο καθυστέρησης διάδοσης t_{pd} , αφού για αναστροφέα χωρίς φορτίο ισχύει :

Από το γενικό τύπο καθυστέρησης $d = gh + p$, με $h=0$, αφού έχει μηδενικά αντίγραφα, προκύπτει $d=p$. Επιπλέον, για αναστροφέα ισχύει $p_{inv} \approx 1$. Άρα, $d=1$.

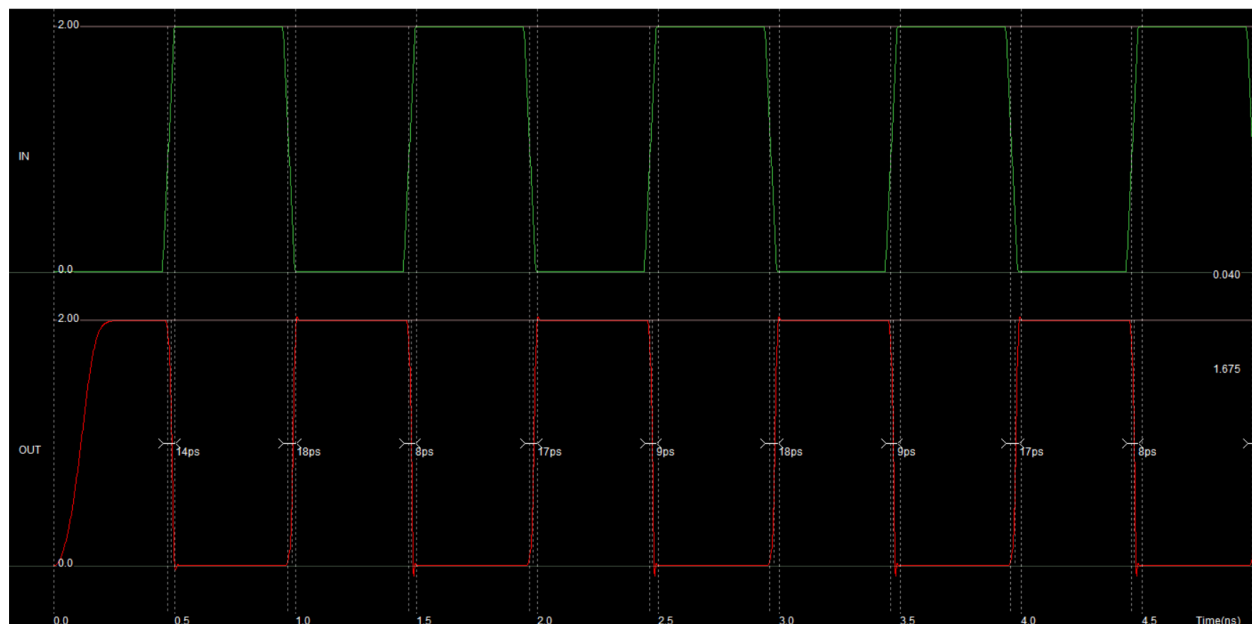
Από τον τύπο εκφρασμένο σε απόλυτους όρους προκύπτει $t_{pd} = d \cdot \tau \Leftrightarrow \tau = t_{pd}/d$, δηλαδή $\tau = t_{pd}$, για τον ελάχιστο αναστροφέα, που έχει καθυστέρηση $d=1$.

Από την γραφική παράσταση προκύπτει ο χρόνος καθυστέρησης διάδοσης t_{pd} , ο οποίος είναι ίσος με το μέγιστο χρόνο από τη στιγμή που η είσοδος υπερβαίνει το 50% έως τη στιγμή που η έξοδος υπερβαίνει το 50% για πρώτη φορά.

Τεχνολογία cmos018:



Επομένως, για την εύρεση της καθυστέρησης πειραματικά χρειάστηκε να τρέξει η προσομοίωση για τον ελάχιστο αναστροφέα, που απεικονίζεται παρακάτω.



Συνεπώς, από τη γραφική παράσταση φαίνεται ότι ο χρόνος καθυστέρησης διάδοσης είναι $t_{pd}=14\text{psec}$. Άρα, η καθυστέρηση του ελάχιστο αναστροφέα για την τεχνολογία cmos018 είναι $\tau=14\text{psec}$.

Για τον υπολογισμό των υπόλοιπων καθυστερήσεων χρησιμοποιήθηκε ο τύπος $t_{pd} = d \cdot \tau \Leftrightarrow d = t_{pd} / \tau$, με $\tau = 14\text{psec}$ και t_{pd} το χρόνο που υπολογίστηκε για πλήθος αντιγράφων $h=2, 4, 8$ αντιστοίχως.

Βρέθηκαν:

Για $n=2$ ο $t_{pd}=47\text{psec}$

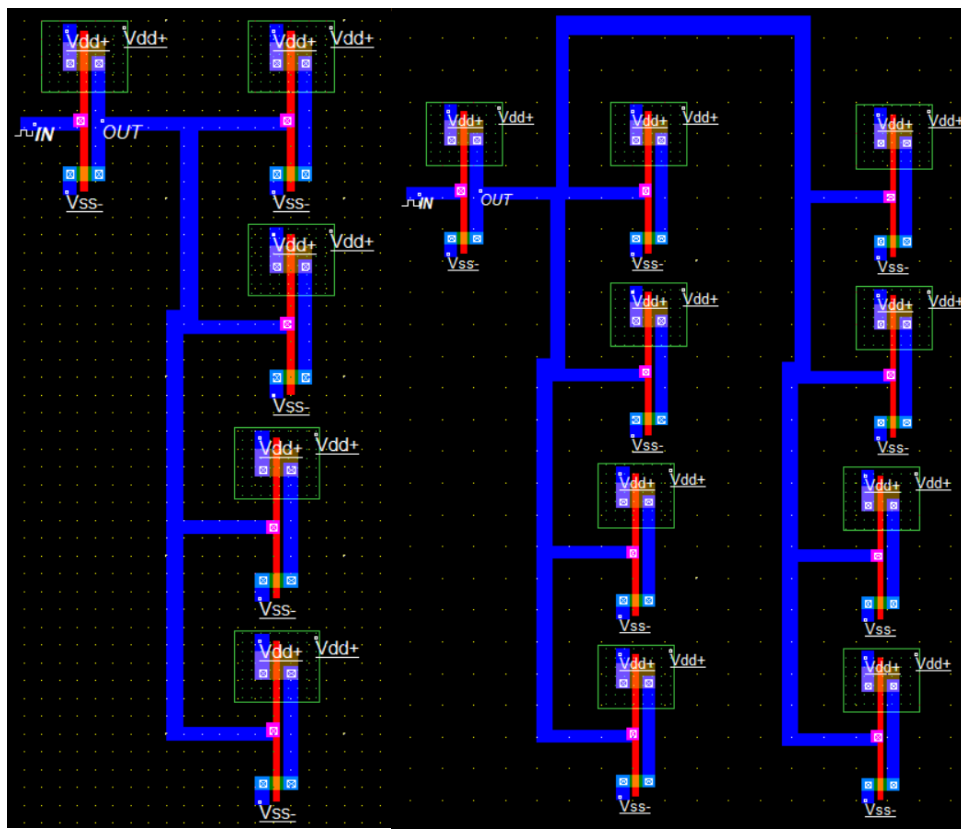
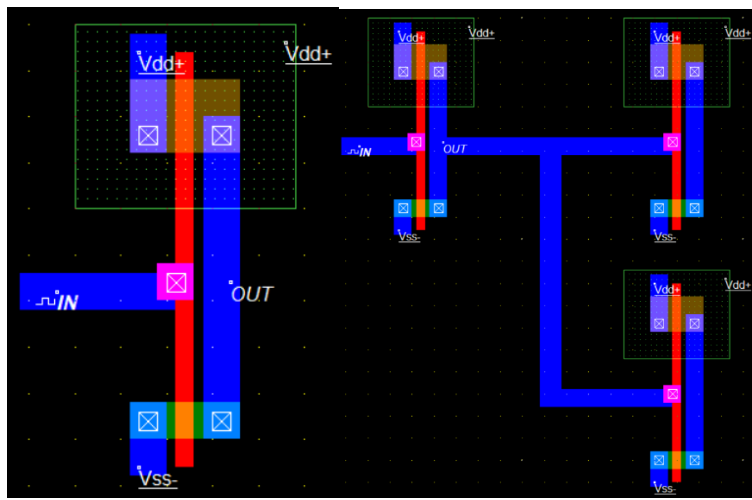
Για $n=4$ ο $t_{pd}=87\text{psec}$

Για $n=8$ ο $t_{pd}=166\text{psec}$

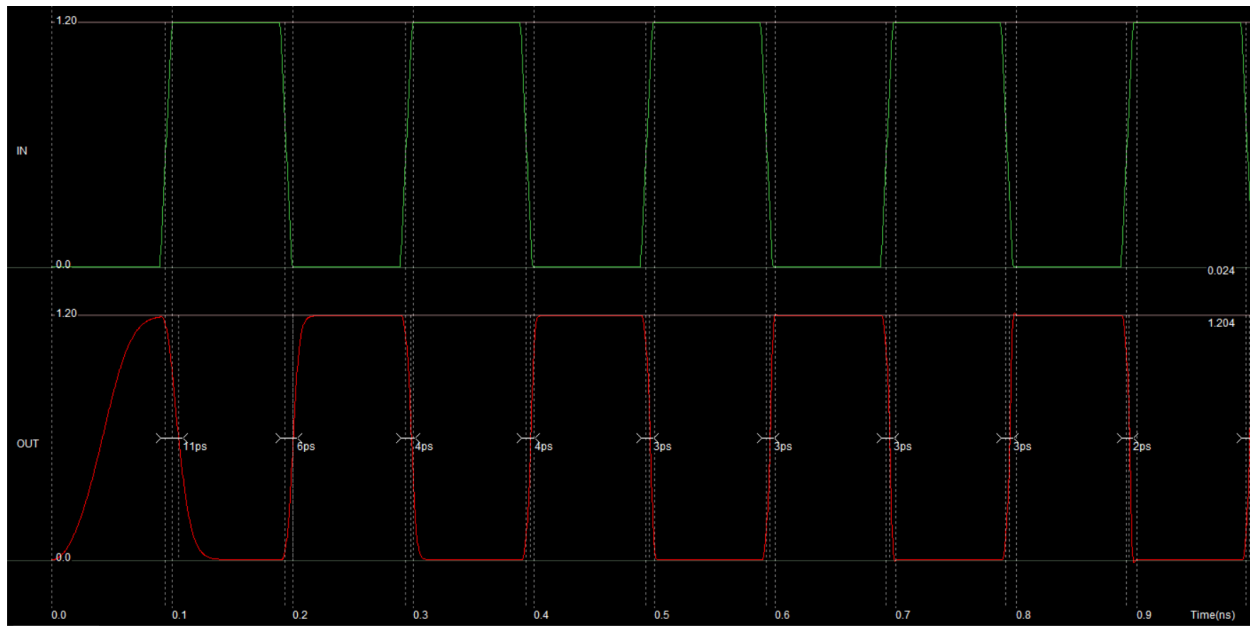
Απόδειξη γραμμικού τύπου καθυστέρησης για την τεχνολογία cmos018:

$(d=1+1 \cdot n)$	Θεωρητικές μετρήσεις	Πειραματικές μετρήσεις
$n=1$	1	1
$n=2$	3	3,35
$n=4$	5	6,21
$n=8$	9	11,85

Τεχνολογία cmos90n:



Για την τεχνολογία cmos90n ακολουθήθηκε παρόμοιος τρόπος με την τεχνολογία cmos90n, οπότε και προέκυψαν τα παρακάτω αποτελέσματα.



Από τη γραφική παράσταση φαίνεται ότι ο χρόνος καθυστέρησης διάδοσης είναι $t_{pd}=2\text{psec}$. Άρα, η καθυστέρηση του ελάχιστο αναστροφέα για την τεχνολογία cmos90n είναι $\tau=2\text{psec}$.

Για τον υπολογισμό των υπόλοιπων καθυστερήσεων χρησιμοποιήθηκε ο τύπος $t_{pd} = d \cdot \tau \Leftrightarrow d = t_{pd} / \tau$, με $\tau = 2\text{psec}$ και t_{pd} το χρόνο που υπολογίστηκε για πλήθος αντιγράφων $h=2, 4, 8$ αντιστοίχως.

Βρέθηκαν:

Για $n=2$ ο $t_{pd}=6,18\text{psec}$

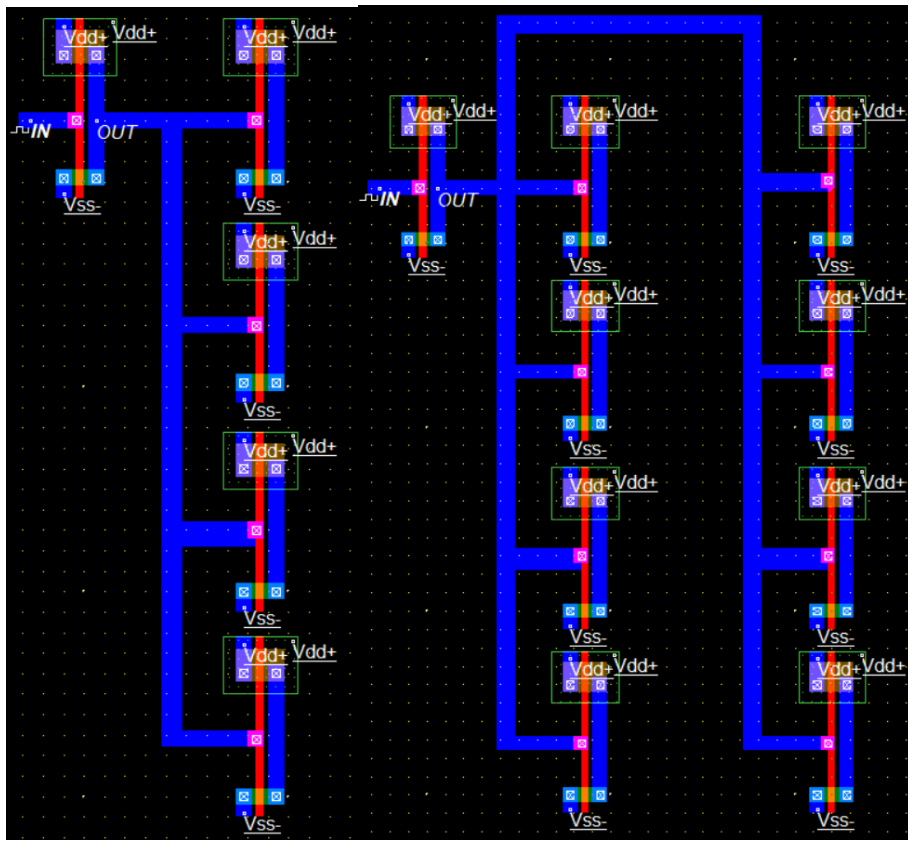
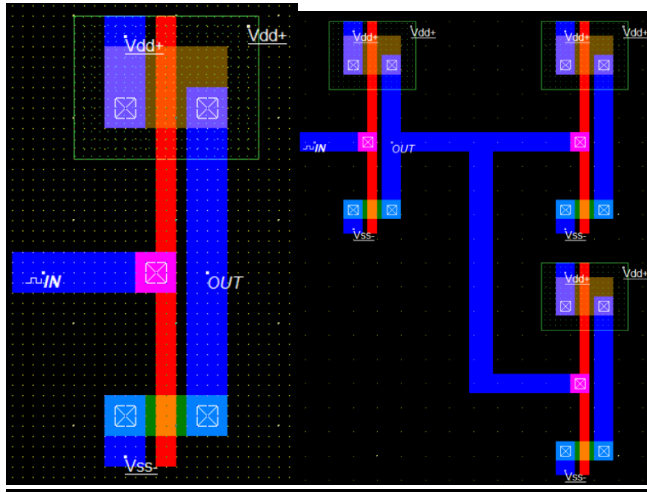
Για $n=4$ ο $t_{pd}=10,72\text{psec}$

Για $n=8$ ο $t_{pd}=21,42\text{psec}$

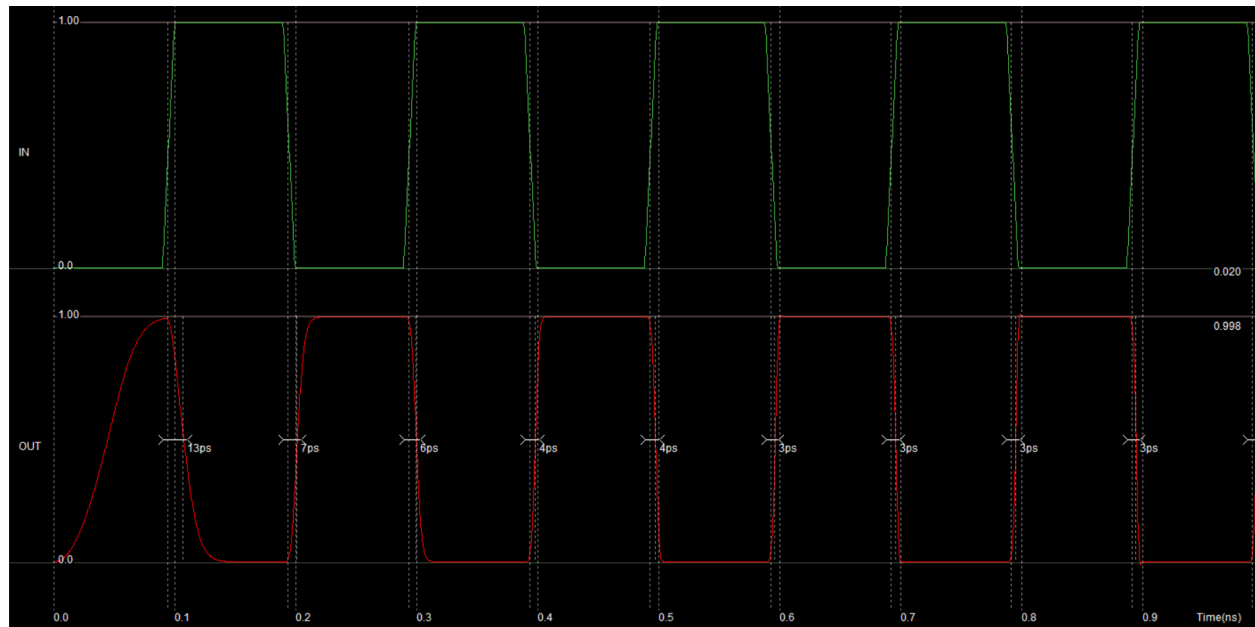
Απόδειξη γραμμικού τύπου καθυστέρησης για την τεχνολογία cmos90n:

$(d=1+1 \cdot n)$	Θεωρητικές μετρήσεις	Πειραματικές μετρήσεις
$n=1$	1	1
$n=2$	3	3,09
$n=4$	5	5,36
$n=8$	9	10,71

Τεχνολογία cmos65n:



Για την τεχνολογία cmos90n ακολουθήθηκε παρόμοιος τρόπος με την τεχνολογία cmos65n, οπότε και προέκυψαν τα παρακάτω αποτελέσματα.



Από τη γραφική παράσταση φαίνεται ότι ο χρόνος καθυστέρησης διάδοσης είναι $t_{pd}=3psec$. Άρα, η καθυστέρηση του ελάχιστο αναστροφέα για την τεχνολογία cmos65n είναι $\tau=3psec$.

Για τον υπολογισμό των υπόλοιπων καθυστερήσεων χρησιμοποιήθηκε ο τύπος $t_{pd} = d \cdot \tau \Leftrightarrow d = t_{pd} / \tau$, με $\tau = 3psec$ και t_{pd} το χρόνο που υπολογίστηκε για πλήθος αντιγράφων $n=2, 4, 8$ αντιστοίχως.

Βρέθηκαν:

Για $n=2$ ο $t_{pd}=8,07psec$

Για $n=4$ ο $t_{pd}=13,38psec$

Για $n=8$ ο $t_{pd}=24,03psec$

Απόδειξη γραμμικού τύπου καθυστέρησης για την τεχνολογία cmos65n:

$(d=1+1 \cdot n)$	Θεωρητικές μετρήσεις	Πειραματικές μετρήσεις
$n=1$	1	1
$n=2$	3	2,69
$n=4$	5	4,61
$n=8$	9	8,01

Ερώτηση 3:

Ο τύπος για την κλίση k_{load} χωρίζεται σε κλίση ανόδου και κλίση καθόδου που δίνεται από τους αντίστοιχους τύπους:

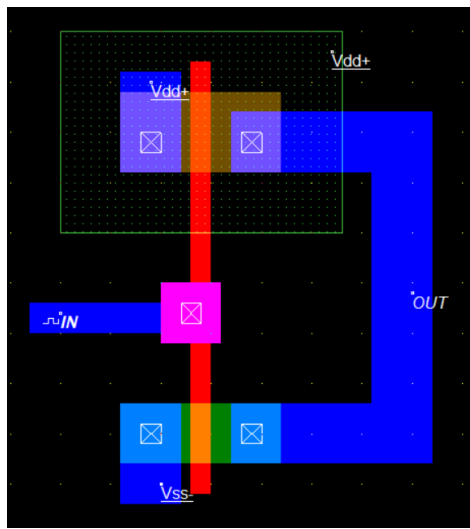
$$k_{loadr} = \frac{|tr - T_{pr}|}{C_g * h} \text{ ή με χρήση βοηθητικών φορτίων στην έξοδο } k_{loadr} = \frac{|t_2 - t_1|}{C_2 - C_1}$$

$$k_{loadf} = \frac{|tf - T_{pf}|}{C_g * h} \text{ ή με χρήση βοηθητικών φορτίων στην έξοδο } k_{loadf} = \frac{|t_2 - t_1|}{C_2 - C_1}$$

όπου $h = C_{out}/C_{in}$

Ο υπολογισμός των ζητούμενων έγινε και με δύο τρόπους για να βρεθεί ο πιο αξιόπιστος πειραματικός υπολογισμός συγκριτικά με τις θεωρητικές μετρήσεις που δίνονται.

Για $k=1$:



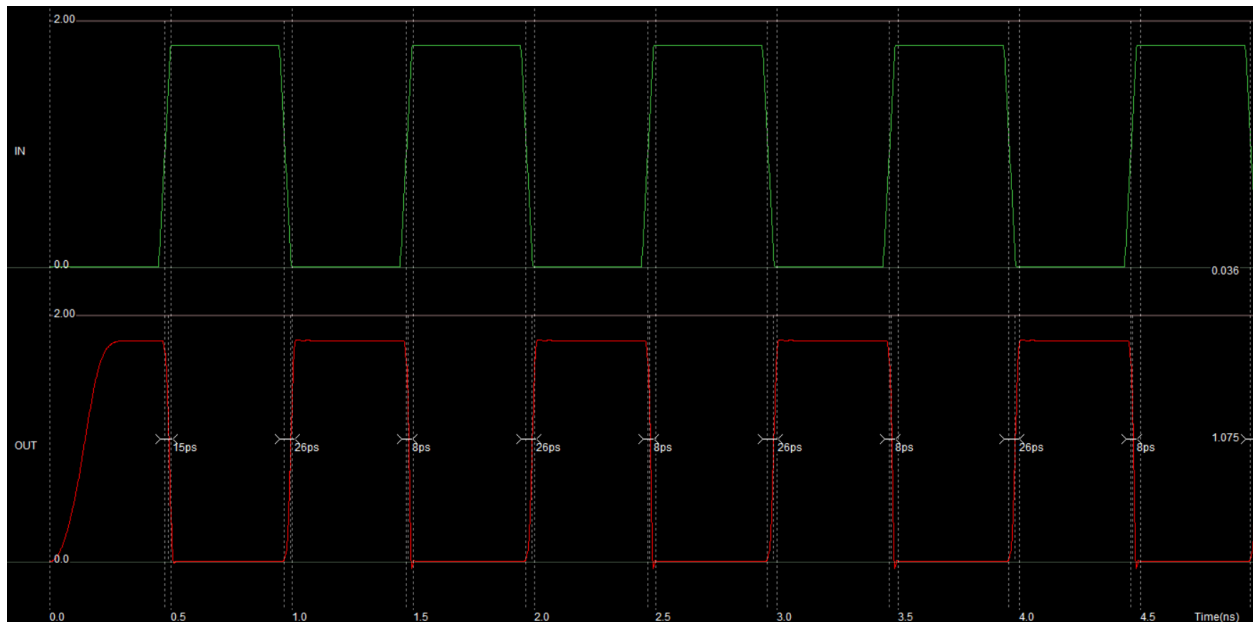
1^{ος} τρόπος:

Χωρητικότητα εισόδου $C_{in} = 2,2\text{fF}$

Χωρητικότητα εξόδου $C_{out} = 1,38\text{fF}$

Χωρητικότητα πύλης $C_g = 1,94\text{fF}$

Ηλεκτρικός φόρτος $h = C_{out}/C_{in} = 0,627$



Από τη γραφική παράσταση προκύπτουν τα παρακάτω μεγέθη:

Χρόνος ανόδου $t_r = 18\text{psec}$

Χρόνος καθόδου $t_f = 18\text{psec}$

Ενδογενής ή παρασιτική καθυστέρηση ανόδου $T_{pr} = 26\text{psec}$

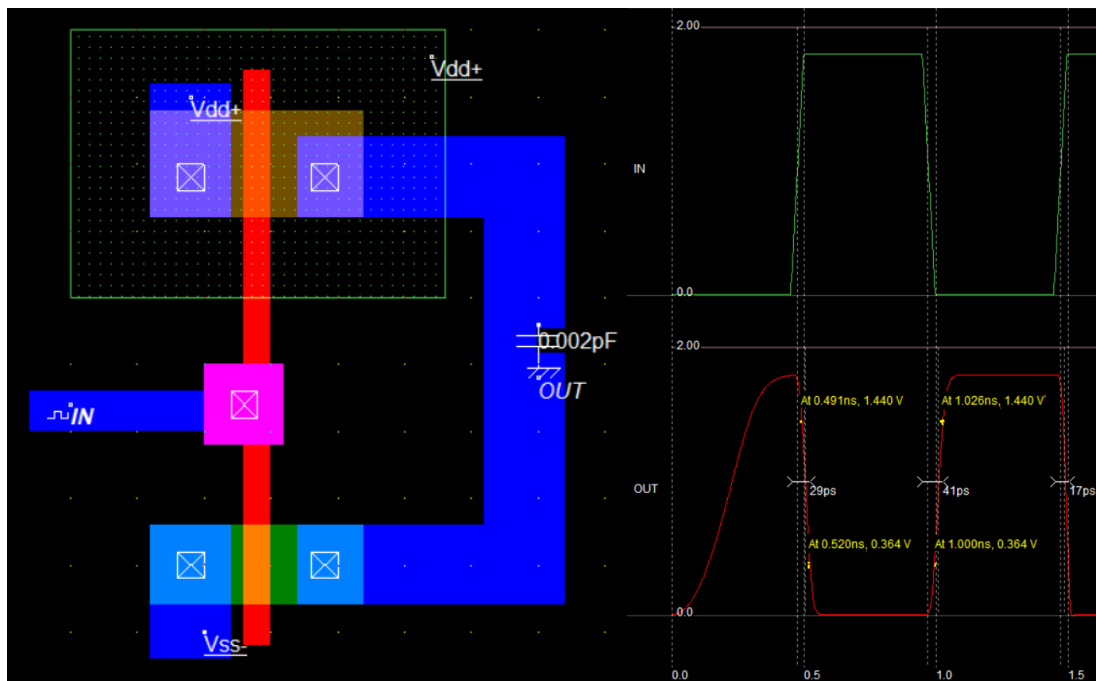
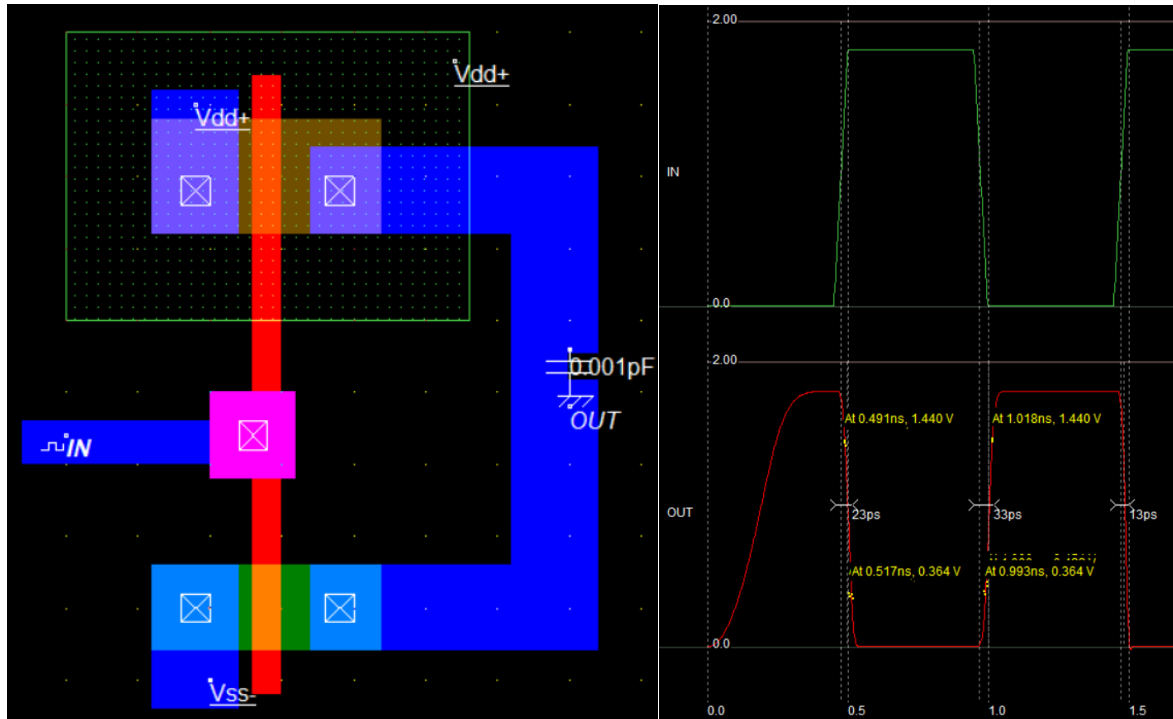
Ενδογενής ή παρασιτική καθυστέρηση καθόδου $T_{pf} = 15\text{psec}$

Για την άνοδο: $k_{loadr} = \frac{|t_r - T_{pr}|}{C_g * h} = 6,5768$

Για την κάθοδο: $k_{loadf} = \frac{|t_f - T_{pf}|}{C_g * h} = 2,4663$

2^{ος} τρόπος:

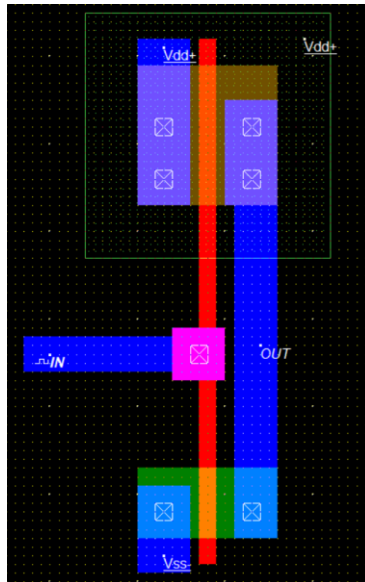
Για την εύρεση της κλίσης k_{load} σε αυτόν τον τρόπο υλοποίησης χρησιμοποιήθηκαν βοηθητικά φορτία χωρητικότητας 1fF και 2fF στην έξοδο του αναστροφέα.



Για την άνοδο: $k_{loadr} = \frac{|t_2 - t_1|}{c_2 - c_1} \Leftrightarrow k_{loadr} = \frac{(29 - 25)\text{psec}}{(0.002 - 0.001)\text{pF}} \Leftrightarrow k_{loadr} = 4 \frac{\text{nsec}}{\text{pF}}$

Για την κάθοδο: $k_{loadf} = \frac{|t_2 - t_1|}{c_2 - c_1} \Leftrightarrow k_{loadf} = \frac{(29 - 26)\text{psec}}{(0.002 - 0.001)\text{pF}} \Leftrightarrow k_{loadf} = 3 \frac{\text{nsec}}{\text{pF}}$

Για k=2:



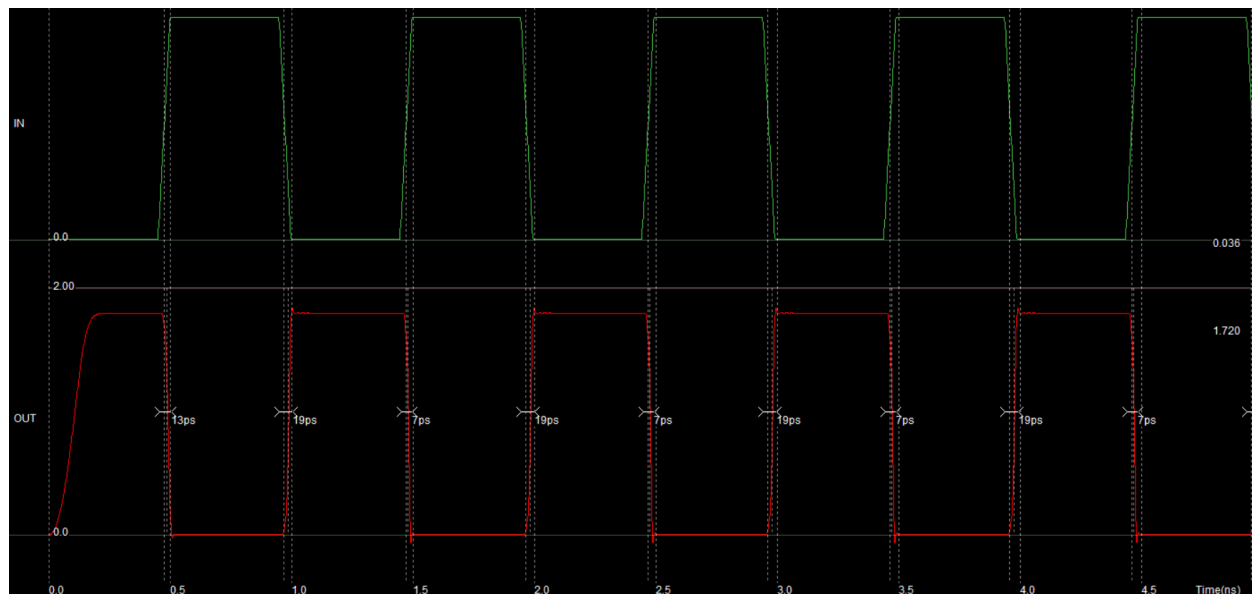
1^{ος} τρόπος:

Χωρητικότητα εισόδου $C_{in} = 3,6\text{fF}$

Χωρητικότητα εξόδου $C_{out} = 1,5\text{fF}$

Χωρητικότητα πύλης $C_g = 3,28\text{fF}$

Ηλεκτρικός φόρτος $h = C_{out}/C_{in} = 0,417$



Από τη γραφική παράσταση προκύπτουν τα παρακάτω μεγέθη:

Χρόνος ανόδου $t_r = 11 \text{ psec}$

Χρόνος καθόδου $t_f = 15 \text{ psec}$

Ενδογενής ή παρασιτική καθυστέρηση $T_{pr} = 19 \text{ psec}$

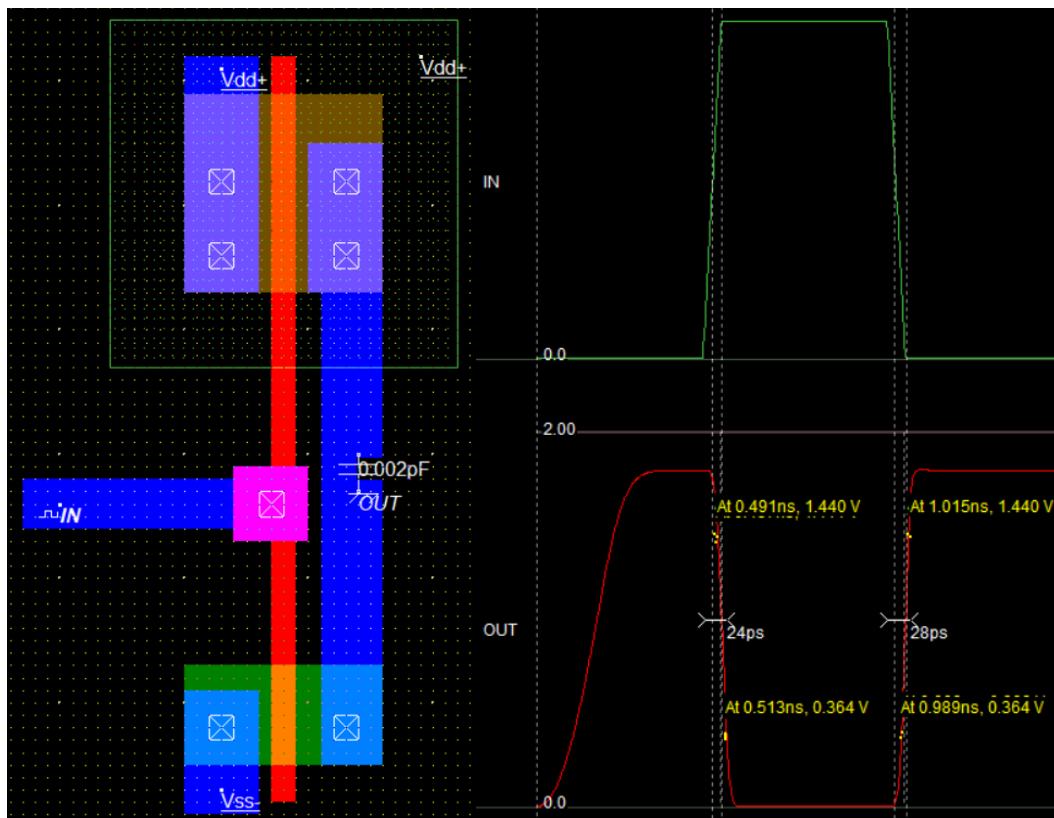
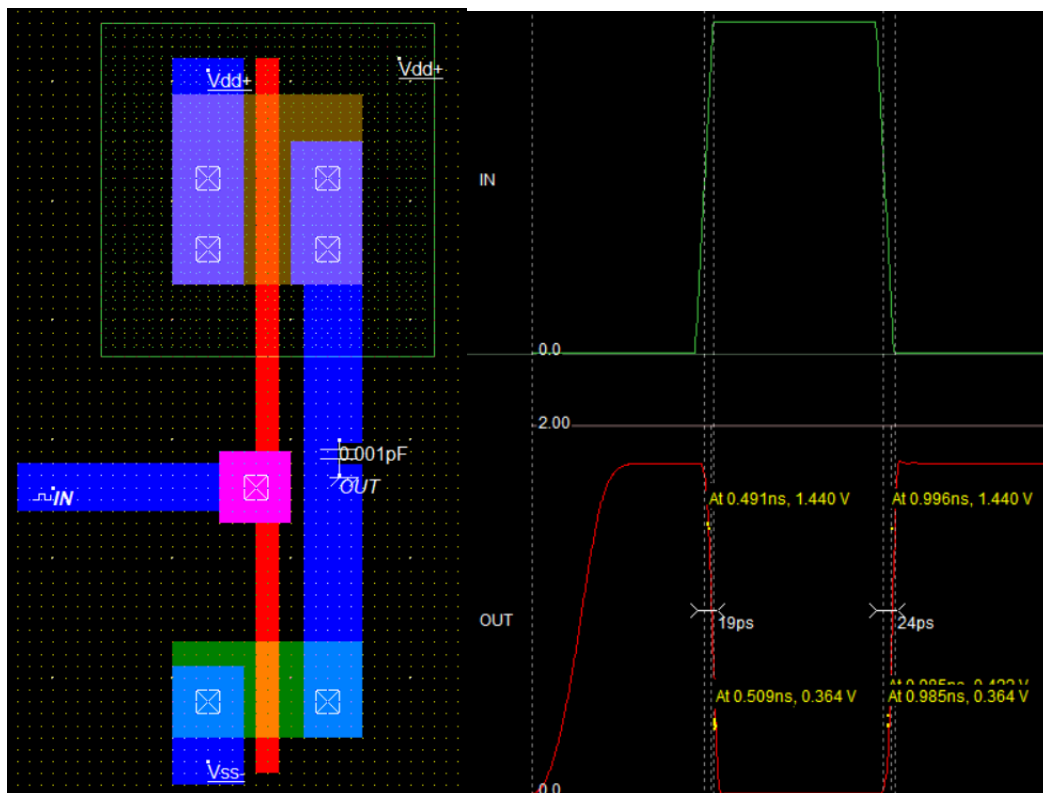
Ενδογενής ή παρασιτική καθυστέρηση καθόδου $T_{pf} = 13 \text{ psec}$

Για την άνοδο: $k_{loadr} = \frac{|t_r - T_{pr}|}{C_g * h} = 5,1178$

Για την κάθοδο: $k_{loadf} = \frac{|t_f - T_{pf}|}{C_g * h} = 1,4622$

2^{ος} τρόπος:

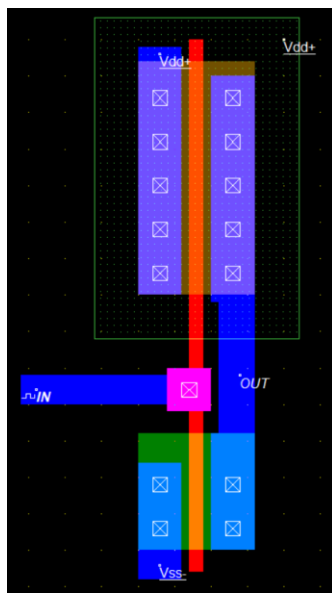
Για την εύρεση της κλίσης k_{load} σε αυτόν τον τρόπο υλοποίησης χρησιμοποιήθηκαν βοηθητικά φορτία χωρητικότητας 1fF και 2fF στην έξοδο του αναστροφέα.



Για την άνοδο: $k_{loadr} = \frac{|t2-t1|}{C2-C1} \Leftrightarrow k_{loadr} = \frac{(19-13)psec}{(0.002-0.001)pF} \Leftrightarrow k_{loadr} = 6 \frac{nsec}{pF}$

Για την κάθοδο: $k_{loadf} = \frac{|t2-t1|}{C2-C1} \Leftrightarrow k_{loadf} = \frac{(22-18)psec}{(0.002-0.001)pF} \Leftrightarrow k_{loadf} = 4 \frac{nsec}{pF}$

Για k=4:



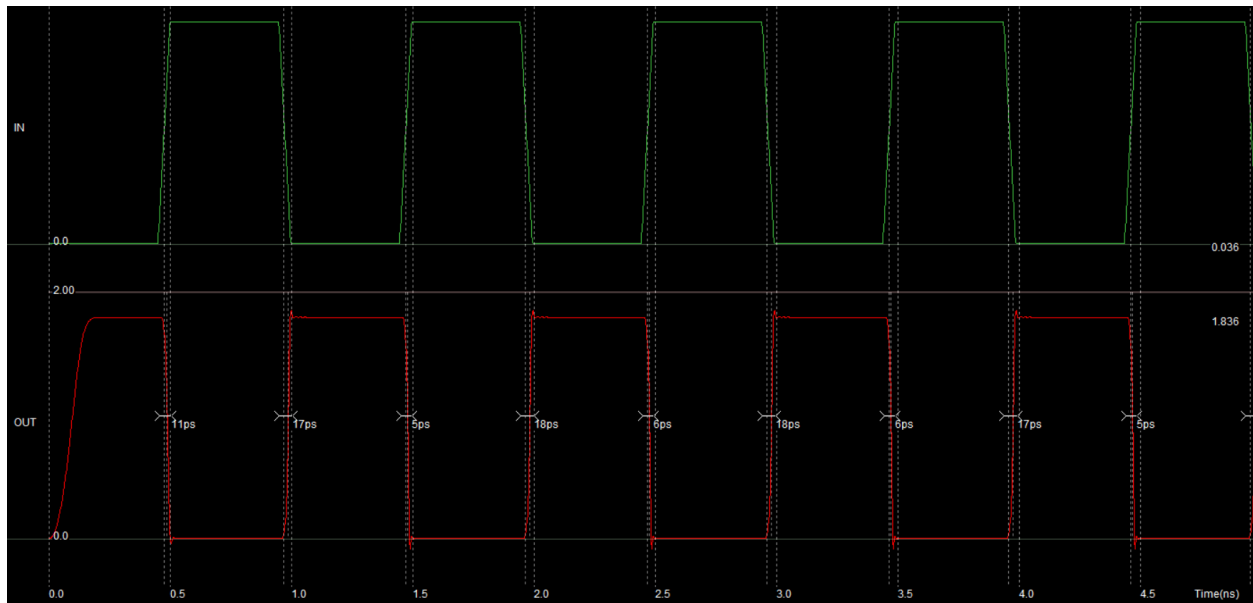
1ος τρόπος:

Χωρητικότητα εισόδου $C_{in} = 6,82fF$

Χωρητικότητα εξόδου $C_{out} = 2,48fF$

Χωρητικότητα πύλης $C_g = 6,47fF$

Ηλεκτρικός φόρτος $h = C_{out}/C_{in} = 0,364$



Από τη γραφική παράσταση προκύπτουν τα παρακάτω μεγέθη:

Χρόνος ανόδου $t_r = 15\text{psec}$

Χρόνος καθόδου $t_f = 12\text{psec}$

Ενδογενής ή παρασιτική καθυστέρηση $T_{pr} = 17\text{psec}$

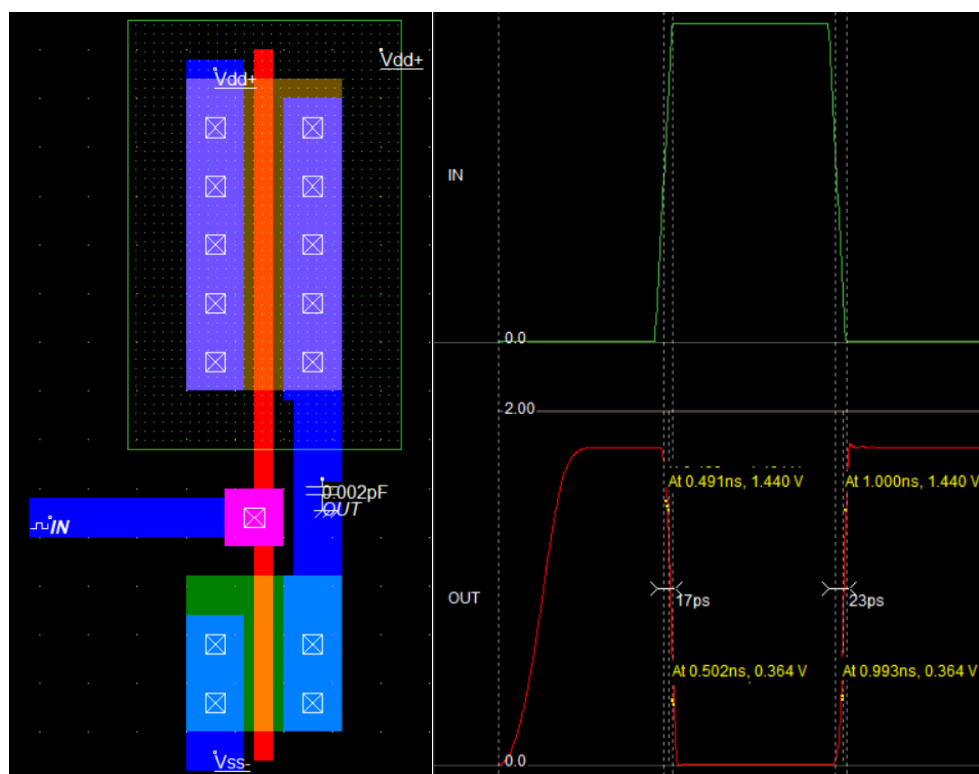
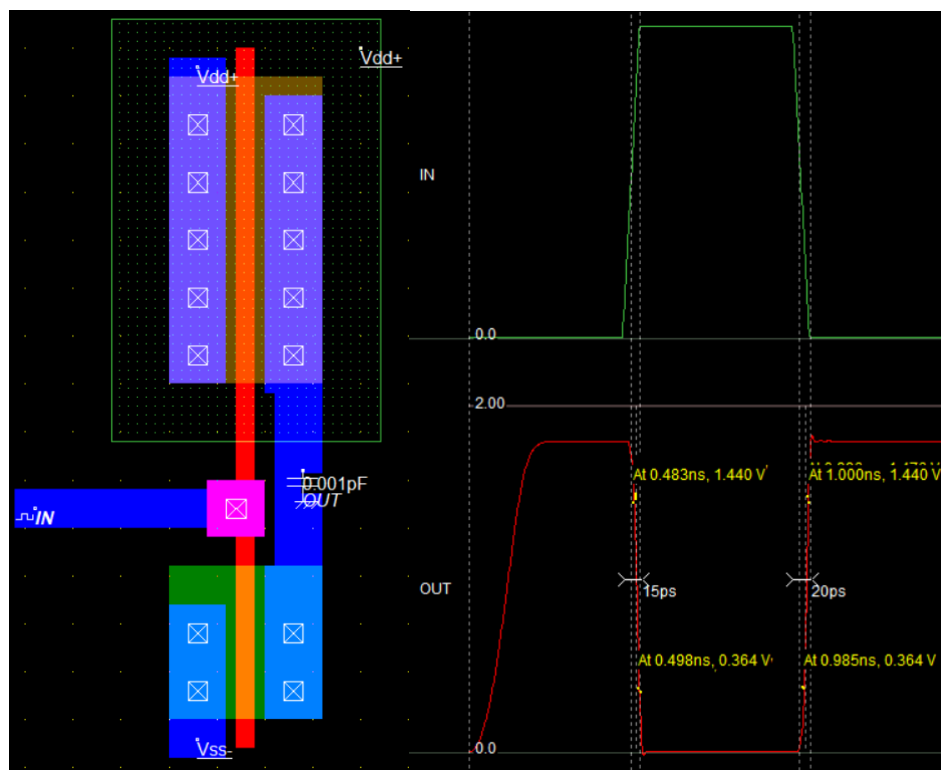
Ενδογενής ή παρασιτική καθυστέρηση καθόδου $T_{pf} = 11\text{psec}$

Για την άνοδο: $k_{loadr} = \frac{|t_r - T_{pr}|}{c_g * h} = 0,8492$

Για την κάθοδο: $k_{loadf} = \frac{|t_f - T_{pf}|}{c_g * h} = 0,4246$

2^{ος} τρόπος:

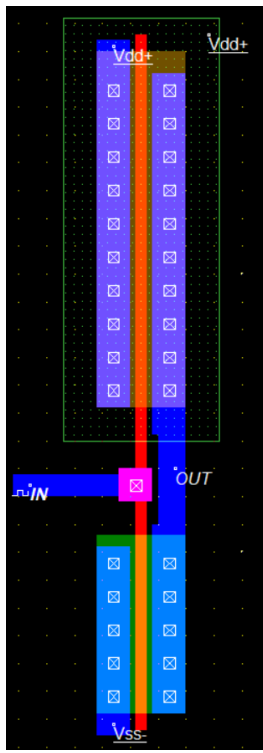
Για την εύρεση της κλίσης k_{load} σε αυτόν τον τρόπο υλοποίησης χρησιμοποιήθηκαν βοηθητικά φορτία χωρητικότητας 1fF και 2fF στην έξοδο του αναστροφέα.



Για την άνοδο: $k_{loadr} = \frac{|t2-t1|}{c2-c1} \Leftrightarrow k_{loadr} = \frac{(7-12)psec}{(0.002-0.001)pF} \Leftrightarrow k_{loadr} = 5 \frac{nsec}{pF}$

Για την κάθοδο: $k_{loadf} = \frac{|t2-t1|}{c2-c1} \Leftrightarrow k_{loadf} = \frac{(11-15)psec}{(0.002-0.001)pF} \Leftrightarrow k_{loadf} = 4 \frac{nsec}{pF}$

Για k=8:



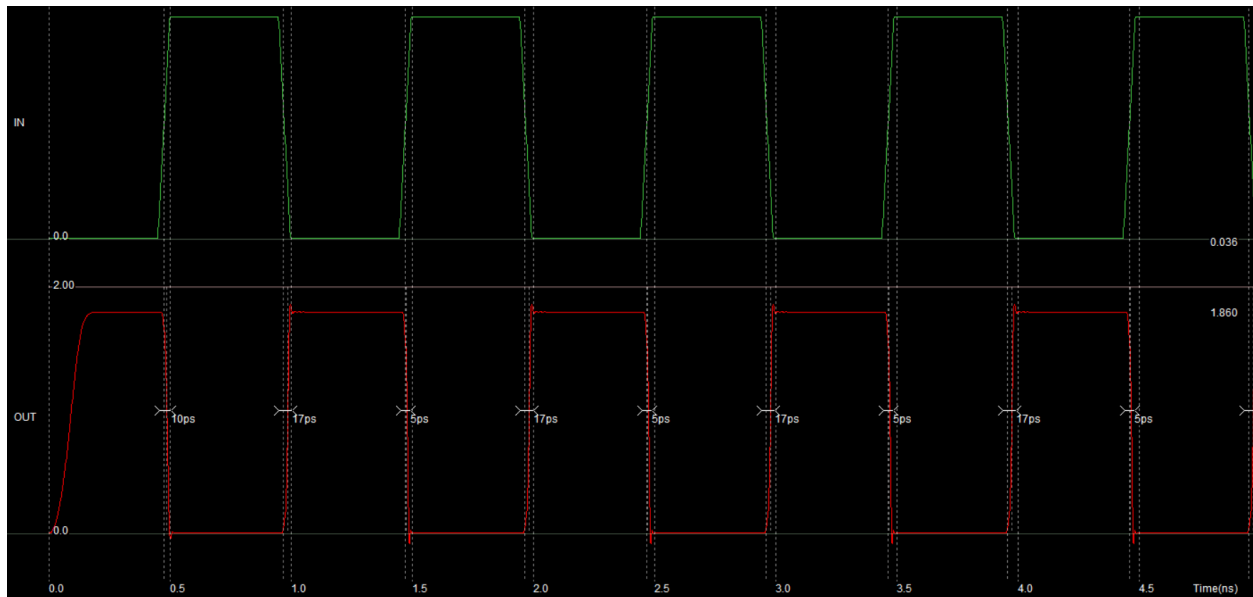
1ος τρόπος:

Χωρητικότητα εισόδου $C_{in} = 13,23fF$

Χωρητικότητα εξόδου $C_{out} = 4,53fF$

Χωρητικότητα πύλης $C_g = 12,89fF$

Ηλεκτρικός φόρτος $h = C_{out}/C_{in} = 0,342$



Από τη γραφική παράσταση προκύπτουν τα παρακάτω μεγέθη:

Χρόνος ανόδου $t_r = 14\text{psec}$

Χρόνος καθόδου $t_f = 13\text{psec}$

Ενδογενής ή παρασιτική καθυστέρηση $T_{pr} = 17\text{psec}$

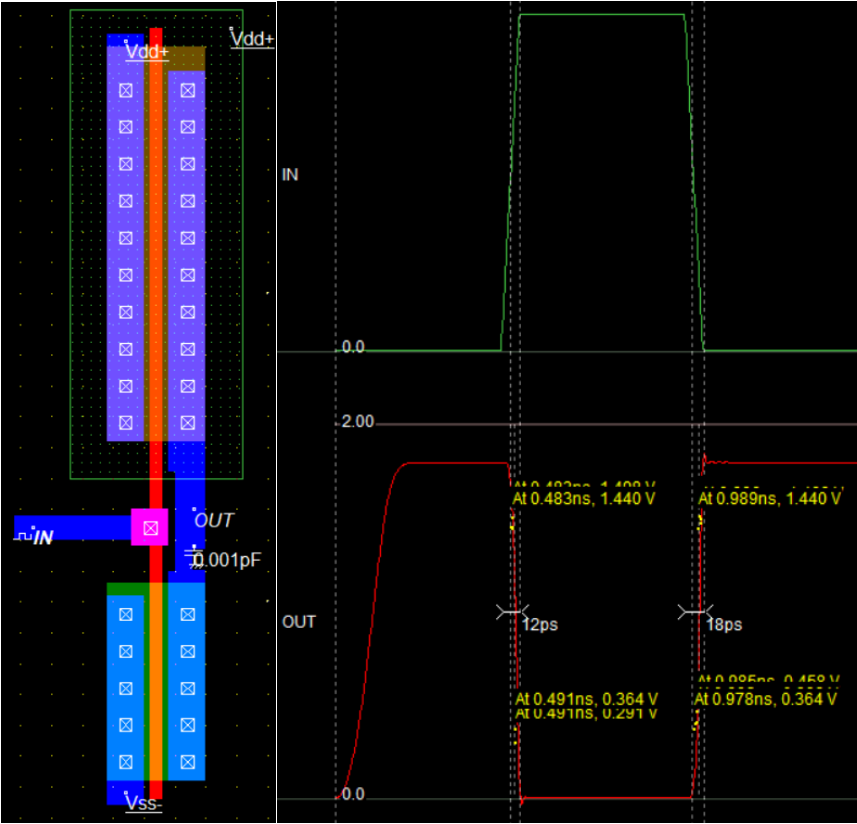
Ενδογενής ή παρασιτική καθυστέρηση καθόδου $T_{pf} = 10\text{psec}$

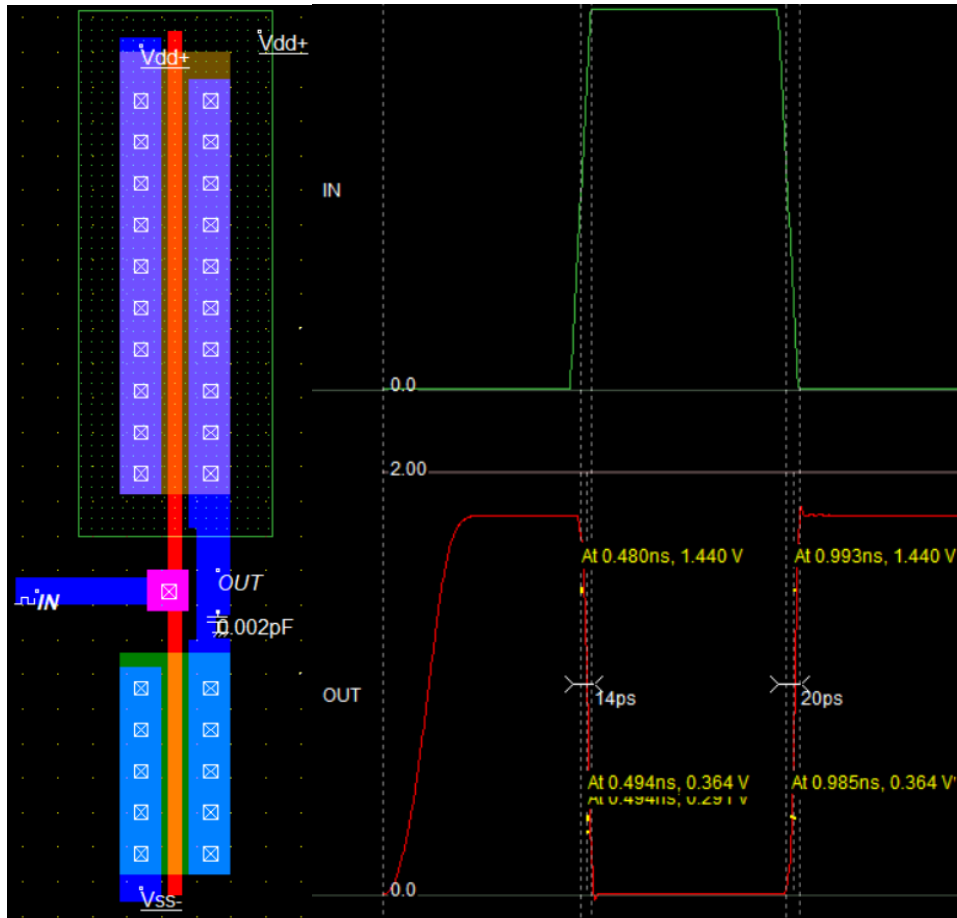
Για την άνοδο: $k_{loadr} = \frac{|t_r - T_{pr}|}{C_g * h} = 0,6805$

Για την κάθοδο: $k_{loadf} = \frac{|t_f - T_{pf}|}{C_g * h} = 0,6805$

2^{ος} τρόπος:

Για την εύρεση της κλίσης k_{load} σε αυτόν τον τρόπο υλοποίησης χρησιμοποιήθηκαν βοηθητικά φορτία χωρητικότητας 1fF και 2fF στην έξοδο του αναστροφέα.





Για την άνοδο: $k_{loadr} = \frac{|t_2 - t_1|}{c_2 - c_1} \Leftrightarrow k_{loadr} = \frac{(12 - 11) psec}{(0.002 - 0.001) pF} \Leftrightarrow k_{loadr} = 1 \frac{nsec}{pF}$

Για την κάθοδο: $k_{loadf} = \frac{|t_2 - t_1|}{c_2 - c_1} \Leftrightarrow k_{loadf} = \frac{(14 - 13) psec}{(0.002 - 0.001) pF} \Leftrightarrow k_{loadf} = 1 \frac{nsec}{pF}$

Συγκεντρωτικά, με χρήση του 1^{ου} τρόπου υπολογισμού της κλίσης προέκυψε ο παρακάτω πίνακας για τους αναστροφείς k=1,2,4,8.

k	Cin(fF)	Cout(fF)	Cg(fF)	h	tr(ps)	tf(ps)	Tpr(ps)	Tpf(ps)	kloadr	kloadf
1	2,2	1,38	1,94	0,627	18	18	26	15	6,5768	2,4663
2	3,6	1,5	3,28	0,417	11	15	19	13	5,1178	1,4622
4	6,82	2,48	6,47	0,364	15	12	17	11	0,8492	0,4246
8	13,23	4,53	12,89	0,342	14	13	17	10	0,6805	0,6805

Με χρήση του 2^{ου} τρόπου υπολογισμού της κλίσης προέκυψε ο παρακάτω πίνακας για τους αναστροφείς k=1,2,4,8.

k	Cin(fF)	Cout(fF)	Cg(fF)	h	tr(ps)	tf(ps)	Tpr(ps)	Tpf(ps)	kloadr	kloadf
1	2,2	1,38	1,94	0,627	18	18	26	15	4	3
2	3,6	1,5	3,28	0,417	11	15	19	13	6	4
4	6,82	2,48	6,47	0,364	15	12	17	11	5	4
8	13,23	4,53	12,89	0,342	14	13	17	10	1	1

Συγκρίνοντας τους παραπάνω πίνακες μεταξύ τους φαίνεται ότι ο πρώτος τρόπος υπολογισμού της κλίσης, δηλαδή η χρήση των θεωρητικών τύπων που ισχύουν για την καθυστέρηση σε αναστροφή, είναι πιο ακριβής, αφού βγάζει αποτελέσματα πιο κοντά στα θεωρητικά και έχει ακρίβεια δεκαδικού ψηφίου, κάτι που δεν έχει ο δεύτερος τρόπος, δηλαδή η χρήση του ορισμού της κλίσης.

Επομένως, παρατηρώντας τον πίνακα με τον πρώτο τρόπο υπολογισμού παρατηρήθηκε ότι όσο αυξάνεται το k αυξάνονται οι χωρητικότητες Cin, Cout, Cg. Παράλληλα, όσο αυξάνεται το k μειώνονται οι χρόνοι ανόδου καθόδου και οι αντίστοιχες καθυστερήσεις του. Ενώ όσο αυξάνεται το k η κλίση kloadr και kloadf μειώνονται.

Συγκρίνοντας τους παραπάνω πίνακες, που περιέχουν τις πειραματικές μετρήσεις που λάβαμε, με τις θεωρητικές μετρήσεις που δίνονται στην εκφώνηση παρατηρήθηκε ότι όσο αυξάνεται το k, δηλαδή οι εκτάσεις W και L του αναστροφέα, η απόκλιση μεταξύ των πειραματικών μετρήσεων της κλίσης kloadr και kloadf και των θεωρητικών αυξάνεται.