
Αρχιτεκτονική Υπολογιστών

Μέρος 3^ο :Tomasulo + Reorder Buffer

Κωνσταντίνος Κασφίκης – 2013030108

Νίκος Κανάκης – 2013030175

Εισαγωγή

Ζητούμενο της παρούσας εργαστηριακής άσκησης είναι η προσθήκη στον pipelined Tomasulo επεξεργαστή ενός ReorderBuffer, αλλάζοντας παράλληλα το υπάρχον Register File. Το Register File πλέον καταχωρεί μόνο δεδομένα (χωρίς tag) που λαμβάνει από τον πρώτο καταχωρητή του ReorderBuffer (δεν περιμένει κοινοποιήσεις από το CDB). Σκοπός του Reorder Buffer στην παρούσα υλοποίηση είναι η in order εκτέλεση των εντολών.

Reorder Buffer

Στην υλοποίηση μας ο ReorderBuffer αποτελείται από 7 καταχωρητές των 43 bit

- **43^ο bit** : command ready
- **42^ο – 37^ο bit** : Rd – καταχωρητής προορισμού εντολής
- **36^ο – 32^ο bit** : RS tag – FU type και name reservation station που πιθανόν φιλοξενεί την εντολή (σε περίπτωση που Rs,Rt δεν είναι έτοιμα)
- **31^ο – 0^ο bit** : δεδομένα για εγγραφή στον Rd.

Με την έκδοση κάποιας εντολής, ο Reorder Buffer γεμίζει τα πεδία Rd και tag του πρώτου διαθέσιμου καταχωρητή του από τις αντίστοιχες τιμές που λαμβάνει από τον Issuer, ενώ τα υπόλοιπα πεδία αρχικοποιούνται σε μηδενικές τιμές. Κάθε καταχωρητής του reorder buffer που είναι γεμάτος περιμένει κοινοποίηση από το CDB με tag ίδιο με το δικό του προκειμένου να ενημερώσει τα δεδομένα του, μηδενίζοντας παράλληλα το tag του και θέτοντας ενεργό τον πεδίο ready. Μόλις τα δεδομένα του πρώτου καταχωρητή του reorder buffer είναι έτοιμα (το 43ο bit είναι άσος), ο reorder buffer μπορεί να προβεί σε commit της εντολής στο Register File, περνώντας στο πεδίο AWR του Register File το Rd του και στο πεδίο DataIn τα δεδομένα του. Το σήμα commit αποτελεί έξοδο του reorder buffer και συνδέεται με το write enable του Register File. Μόλις ο reorder buffer κάνει commit τα δεδομένα του πρώτου του καταχωρητή ολισθαίνει τα δεδομένα όλων τα γεμάτων καταχωρητών κατά μία θέση, αντικαθιστώντας κατά αυτό τον τρόπο τα δεδομένα του πρώτου καταχωρητή με τα δεδομένα του δεύτερου κοκ. Προκειμένου να αποφύγουμε περιπτώσεις μη ορθής ενημέρωσης καταχωρητών, λόγω ταυτόχρονης κοινοποίησης και ολίσθησης, οι ίδιοι οι καταχωρητές παρακολουθούν το CDB και ενημερώνουν κατάλληλα τα δεδομένα τους βάσει του tag που έχουν σε περίπτωση που το write enable τους είναι ανενεργό, αλλιώς ενημερώνουν τα δεδομένα τους βάσει του tag της εισόδου.

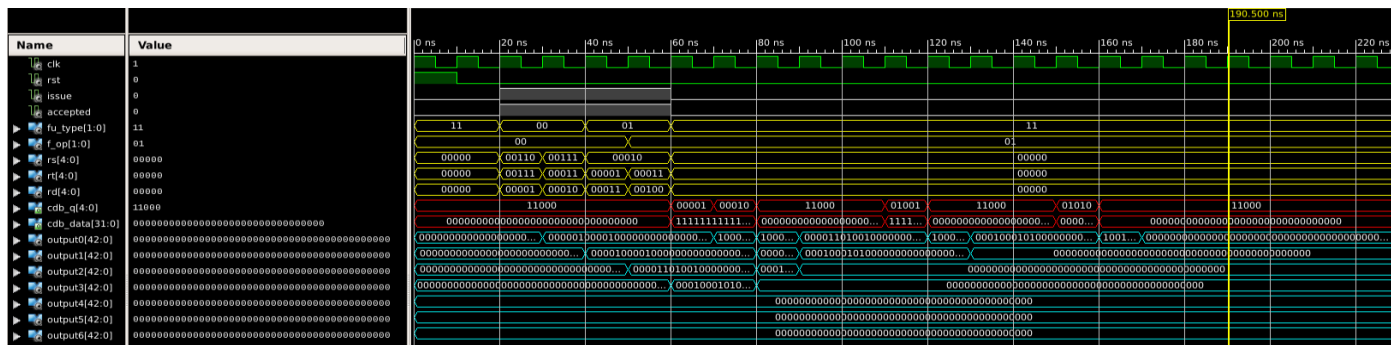
Στο παρακάτω simulation εκτελούμε 4 εντολές. Στην αρχή εκτελούμε 2 εντολές NOT και

Timing diagram showing the relationship between the clock signal (clk) and the reset signal (rat). The clk signal is a periodic square wave, and the rat signal is a single pulse. The diagram illustrates that the reset signal is active (high) for a short duration, which corresponds to the reset of the counter.

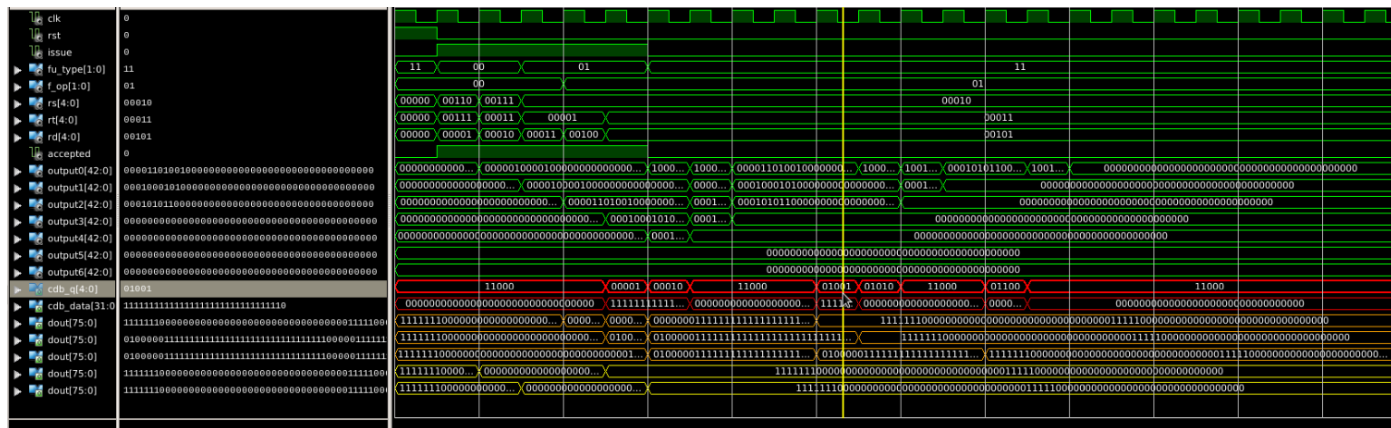


Αντίστοιχα με το παραπάνω simulation, εκτελούμε στο παρακάτω τις ίδιες εντολές, με την διαφορά ότι η τελευταία εντολή SUB περιμένει τα αποτελέσματα της προηγούμενης ADD.

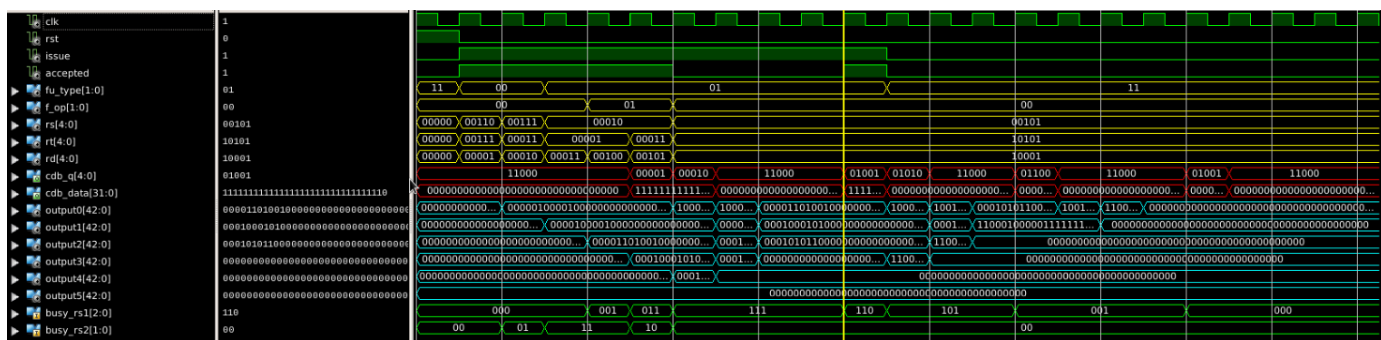
Όντως, τα αποτελέσματα τις 4ης εντολής κοινοποιούνται 3 κύκλους μετά την 3η εντολή, ενώ τα αποτελέσματα αυτής γίνονται commit στο Register File από τον Reorder Buffer έναν κύκλο μετά.



Εν συνεχεία , σχεδιάσαμε ένα simulation όπου γεμίζουν όλα τα reservation station, έχοντας ξανά 2 εντολές NOT για αρχή, έπειτα μια εντολή ADD και κατόπιν 2 εντολές SUB. Η ADD και η πρώτη SUB χρησιμοποιούν τα αποτελέσματα των NOT, οπότε εκτελούνται η μία διαδοχικά της άλλης μετά από 3 κύκλους την κοινοποίηση των NOT. Η τελευταία εντολή εξαρτάται από την προηγούμενη της , για αυτόν τον λόγο και αργεί 3 κύκλους να κοινοποιηθεί από την προηγούμενη της.



Έπειτα δοκιμάζουμε την περίπτωση όπου αφού γεμίσουν όλα τα reservation station εκδίδεται καινούργια εντολή. Παρατηρούμε ότι μόλις εκδοθούν οι πρώτες 5 εντολές το σήμα accepted απενεργοποιείται και η εντολή γίνεται δεκτή μόλις αδειάσει ένα κατάλληλο reservation station, ενώ όσο το accepted είναι ανενεργό τόσο τα reservation station όσο και ο Reorder Buffer δεν φορτώνουν καινούργιες εντολές.



Τελικά , με το παρακάτω simulation θέλουμε να δείξουμε ότι παρότι κοινοποιήσεις αποτελεσμάτων εντολών μπορούν να προκύψουν out of order, τα commit από τον Reorder Buffer στην Register File γίνονται in order. Συγκεκριμένα παρατηρούμε στο παρακάτω simulation ότι γίνεται πρώτα η κοινοποίηση εντολής που καταχωρήθηκε στο 2ο reservation station (01010) και κατόπιν αυτή του 1ου (01001), καθώς η εντολή με tag 01001 προκειμένου να εκτελεστεί πρέπει να περιμένει τα αποτελέσματα των 2 προηγούμενων NOT. Παρότι κοινοποιείται πρώτη η εντολή με tag 01010 ο reorder Buffer πρώτα κάνει commit την εντολή με tag 01001, διατηρώντας κατά αυτόν το τρόπο την σειρά κατά την οποία εκδόθηκαν οι εντολές. Με πορτοκαλί χρώμα παρουσιάζονται οι τιμές των register προορισμού της κάθε εντολής . Για λόγους απλότητας χρησιμοποιούμε ως καταχωρητές προορισμού τους καταχωρητές 1 – 5, ανάλογα με την σειρά έκδοσης της κάθε εντολής . Παρατηρούμε ότι για κάθε εντολή τα αποτελέσματα της εμφανίζονται στην έξοδο του εκάστοτε καταχωρητή του Register File μετά από έναν κύκλο από την κοινοποίηση της, εκτός από την 4η εντολή που καταχωρείται στο Register File 2 κύκλους μετά την κοινοποίηση του tag 01001. Όσον αφορά την 3η αφαίρεση εξαρτάται και αυτήν από την προηγούμενη ADD για αυτό και η κοινοποίηση της αργεί 3 κύκλους, γράφοντας τελικά τα αποτελέσματα στην Register File στον καταχωρητή 5 έναν κύκλο μετά.

