

UNIVERSIDADE DO VALE DO RIO DOS SINOS (UNISINOS) ESCOLA POLITÉCNICA ELETRÔNICA ANALÓGICA

KLAUS PEREIRA BECKER GABRIEL SILVEIRA MARQUES

LABORATÓRIO 1: Cascata EC e EC Linearizado

UNIVERSIDADE DO VALE DO RIO DOS SINOS (UNISINOS) KLAUS PEREIRA BECKER GABRIEL SILVEIRA MARQUES

LABORATÓRIO 1: Cascata EC e EC Linearizado

Atividade prática apresentada como requisito à obtenção de uma das notas parciais da disciplina de Eletrônica Analógica do curso de Engenharia da Computação da Universidade do Vale do Rio Dos Sinos.

Prof. Rubem Dreger

SÃO LEOPOLDO / RS 2025

Sumário

		I	Páginas						
1	Intr	rodução	4						
2	Referêncial Teórico								
	2.1	Amplificação de Sinais	4						
	2.2	Transistores Bipolares	4						
	2.3	Ponto de Operação	4						
	2.4	Configuração Emissor-Comum	5						
	2.5	Amplificadores em Cascata	5						
3	Circ	cuito Proposto	5						
2	Prev	visão Teórica	5						
	4.1	Análise DC do Circuito	6						
	4.2	Análise AC do Circuito	6						
5	Sim	ulação	10						
6	Med	lidas em Laboratório	11						
34567	Resi	ultados	13						
	7.1	Ponto Quiescente	13						
	7.2	Ganho de Tensão COM CARGA em Cada Estágio - Calculado	13						
	7.3	Ganho de Tensão COM CARGA em Cada Estágio - Simulado	14						
	7.4	Ganho de Tensão COM CARGA em Cada Estágio - Medido	14						
	7.5	Ganho de Tensão SEM CARGA em Cada Estágio - Calculado	14						
	7.6	Ganho de Tensão SEM CARGA em Cada Estágio - Simulado	14						
	7.7	Ganho de Tensão SEM CARGA em Cada Estágio - Medido	14						
	7.8	Ganho de Tensão COM CARGA e SEM CARGA - Comparativo	14						
8	Con	aclusão	14						

1 Introdução

Amplificadores são circuitos essenciais para condição e processamento de sinais em sistemas eletrônicos. A topologia de amplificadores em cascata permite aumentar significativamente o ganho sem comprometer a integridade do sinal, sendo amplamente utilizada em aplicações como comunicação e instrumentação.

Este experimento tem como objetivo analisar o comportamento de um circuito amplificador composto por dois estágios em cascata utilizando transistores na configuração emissor comum. Serão avaliados aspectos como ganho total, resposta em frequência e impacto da polarização na estabilidade do circuito.

O estudo compreende a simulação computacional, a montagem do circuito e a comparação entre os resultados práticos e teóricos, buscando validar o funcionamento e compreender suas limitações.

2 Referêncial Teórico

2.1 Amplificação de Sinais

A amplificação é um processo que aumenta a amplitude de um sinal elétrico. O ganho é expresso em decibéis (dB) e depende da configuração dos componentes ativos e da topologia do circuito.

2.2 Transistores Bipolares

Os transistores bipolares de junção (BJTs) são dispositivos semicondutores amplamente utilizados em circuitos de amplificação devido à sua capacidade de fornecer ganho de corrente e tensão. Eles operam em três regiões: corte, ativa e saturação. Para aplicações de amplificação, o transistor deve operar na região ativa, onde a corrente de coletor é proporcional à corrente de base, conforme o ganho de corrente (β) do dispositivo.

2.3 Ponto de Operação

O ponto de operação (Q-point) define o regime de funcionamento do transistor no amplificador. Ele é determinado pela corrente de coletor (I_C) e pela tensão coletor-emissor (V_{CE}) no estado de repouso. Um Q-point bem posicionado garante que o transistor opere de forma linear, evitando distorções no sinal amplificado.

2.4 Configuração Emissor-Comum

Na configuração emissor-comum, a tensão de entrada é aplicada à base do transistor e a saída é obtida no coletor. Essa configuração fornece alto ganho de tensão e inversão de fase entre entrada e saída.

2.5 Amplificadores em Cascata

Múltiplos estágios amplificadores em cascata multiplicam o ganho total. No entanto, efeitos como capacitâncias parasitas podem influenciar a resposta em frequência, limitando a faixa operacional do amplificador.

3 Circuito Proposto

O circuito adotado para a atividade prática é um amplificador em cascata com dois estágios, ambos utilizando transistores bipolares NPN. Seu objetivo é amplificar um sinal senoidal de 1 kHz com amplitude de 10 mV (pico).

A Figura 1 apresenta o esquemático do amplificador em cascata, utilizado tanto na montagem prática em bancada quanto nas simulações realizadas no LTSpice.

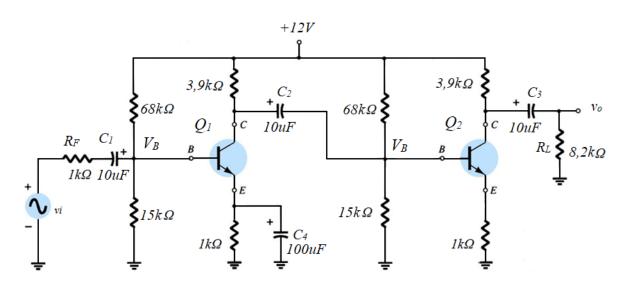


Figura 1: Circuito amplificador em cascata EC.

4 Previsão Teórica

Nessa seção, apresentamos a analise teórica do circuito amplificador em cascata. O circuito é composto por dois estágios de amplificação, cada um utilizando um transistor bipolar NPN. O objetivo é analisar o comportamento do circuito em correntes contínuas (DC) e alternadas (AC), além de calcular o ganho de tensão e as impedâncias de entrada e saída.

4.1 Análise DC do Circuito

A análise DC do circuito amplificador em cascata é fundamental para determinar o ponto de operação (Q-Point) de cada transistor. O Q-Point é a condição de polarização que garante que os transistores operem na região ativa, permitindo a amplificação do sinal. Com isso, podemos determinar as tensões e correntes de polarização, que são essenciais para o funcionamento adequado do circuito.

Olhando do ponto de vista DC do circuito, ambos os transistores utilizam o mesmo circuito de polarização. Portanto, podemos considerar os seguintes valores:

$$V_{CC} = 12 V \tag{1}$$

$$V_{BE} = 0.7 V \tag{2}$$

$$R_C = 3.9k \Omega \tag{3}$$

$$R_E = 1k \Omega \tag{4}$$

$$\beta = 150 \tag{5}$$

$$R_{B1} = 15k \Omega \tag{6}$$

$$R_{B2} = 68k \Omega \tag{7}$$

O resistor de polarização R_B é dividido em dois resistores, R_{B1} e R_{B2} , que formam um divisor de tensão. A corrente de polarização do transistor é dada pela seguinte relação:

$$V_B = \frac{V_{CC} \cdot R_{B2}}{R_{B1} + R_{B2}} = 12 \, V \cdot \frac{15k}{15k + 68k} = 2,2 \, V \tag{8}$$

$$V_E = V_B - V_{BE} = 2,2 V - 0,7 V = 1,5 V$$
 (9)

$$I_E = \frac{V_E}{R_E} = \frac{1.5 \, V}{1k \, \Omega} = 1.5 \, mA \tag{10}$$

$$I_C = I_E = 1.5 \text{ mA}$$
 (11)

$$V_{CE} = V_{CC} - I_C \cdot (R_C + R_E) = 12 V - 1,5 \ mA \cdot (3,9k + 1k) = 4,7 V$$
 (12)

Agora que já realizamos a analise DC do circuito, partimos para a analise AC.

4.2 Análise AC do Circuito

Para a análise AC do circuito, devemos considerar o equivalente AC do amplificador em cascata. O circuito equivalente AC é obtido substituindo os capacitores de acoplamento por curtos-circuitos e removendo as fontes de polarização. A partir disso, teremos que ambos os resistores de polarização R_{B1} e R_{B2} ficarão em paralelo, formando uma resistência equivalente, que será a resistência R_B do circuito.

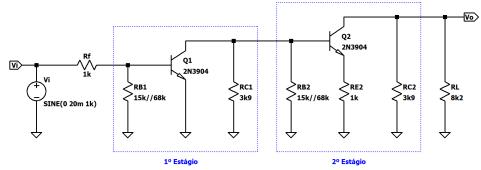


Figura 2: Circuito equivalente AC do amplificador em cascata.

Para prosseguir com a análise e calcular as impedâncias de entrada, saída e o ganho teórico do circuito, utilizamos o modelo de pequenos sinais de Ebers-Moll. Nesse modelo, o transistor é representado por uma resistência interna r'_e entre base e emissor, e uma fonte de corrente controlada I_C entre coletor e base.

Essa valor r'_e , quando refletido para a base, assume o valor $\beta \cdot r'_e$, onde β é o ganho de corrente do transistor. Essa resistência interna é dada pela relação entre a tensão térmica V_T e a corrente de coletor I_C . A tensão térmica é um valor constante, aproximadamente 26 mV a temperatura ambiente. Portanto, podemos calcular a resistência do transistor da seguinte forma:

$$V_T = 26 \ mV \tag{13}$$

$$I_C = 1,5 \text{ mA} \tag{14}$$

$$r'_e = \frac{V_T}{I_C} = \frac{26 \ mV}{1.5 \ mA} = 17.3 \ \Omega$$
 (15)

Para calcularmos a resistência de entrada do transistor, utilizamos o ganho do resistor β como 150. Entretanto, como o segundo estágio não possui um capacitor de bypass, a resistência de entrada do segundo estágio é dada pela soma da resistência interna do transistor e a resistência de emissor r_e . Vale ressaltar que essa resistência de emissor está descrita com letras minúsculas, pois se trata da resistência de emissor a partir da análise AC, e não da resistência de polarização do circuito.

$$r_{in1} = \beta \cdot (r'_e + r_e) = 150 \cdot (17,3 \ \Omega + 0 \ \Omega) = 2,6k \ \Omega$$
 (16)

$$r_{in2} = \beta \cdot (r'_e + r_e) = 150 \cdot (17, 3 \ \Omega + 1k \ \Omega) = 153, 6k \ \Omega$$
 (17)

Com isso, podemos demonstrar o modelo do nosso circuito para pequenos sinais, que é representado na Figura 3.

A partir desse modelo, podemos calcular as impedâncias de entrada e saída de cada estágio. A resistência de entrada de cada estágio é dada pela relação entre a resistência interna do transistor e a sua resistência de polarização. Assim sendo, podemos calcular a resistência de

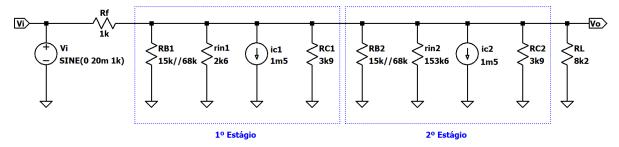


Figura 3: Modelo de pequenos sinais do amplificador em cascata.

entrada de cada estágio da seguinte forma:

$$Z_{in1} = R_{B1} \mid\mid R_{B2} \mid\mid r_{in1} \tag{18}$$

$$Z_{in1} = 15k \mid\mid 68k \mid\mid 2,6k \tag{19}$$

$$Z_{in1} = 2,1k\ \Omega\tag{20}$$

$$Z_{in2} = R_{B1} || R_{B2} || r_{in2} (21)$$

$$Z_{in2} = 15k \mid\mid 68k \mid\mid 153, 6k \tag{22}$$

$$Z_{in2} = 11,4k \Omega \tag{23}$$

Como tratam-se de dois estágios em cascata, temos que a impedância de saída de cada estágio é dada pela resistência de coletor R_C do transistor. Portanto, a impedância de saída de cada estágio é dada por:

$$Z_{out1} = R_C = 3.9k \Omega \tag{24}$$

$$Z_{out2} = R_C = 3.9k \Omega \tag{25}$$

Dando sequência, devemos calcular o ganho de tensão do circuito. O ganho de tensão em um amplificador emissor comum (EC) é dado pela seguinte relação:

$$A_{v} = -\frac{R_{C}||R_{L}|}{r_{e}' + r_{e}} \tag{26}$$

Sendo assim, temos os seguintes ganhos de tensão com carga para cada estágio, considerando que a carga do primeiro estágio é a resistência de entrada do segundo estágio, e a carga do segundo estágio é a própria carga do circuito:

$$A_{v1} = -\frac{R_C||R_L}{r'_e + r_e} = -\frac{3.9k || 11.4k}{17.3 + 0} = -168$$
 (27)

$$A_{v2} = -\frac{R_C||R_L}{r_e' + r_e} = -\frac{3.9k || 8.2k}{17.3 + 1k} = -2.6$$
 (28)

Sem carga, o ganho de tensão de cada estágio é dado conforme a relação:

$$A_{v1(s/c)} = -\frac{R_C}{r_e' + r_e} = -\frac{3.9k}{17.3 + 0} = -225.4$$
 (29)

$$A_{v2(s/c)} = -\frac{R_C}{r'_e + r_e} = -\frac{3.9k}{17.3 + 1k} = -3.8$$
(30)

Por fim, podemos calcular as tensões de sinal em cada estágio. A tensão de sinal em cada estágio é dada pela relação entre a tensão de entrada e o ganho de tensão do circuito. Nesse contexto, não podemos deixar de lado o resistor que está em série com a entrada do circuito, que é o resistor de realimentação R_f . Portanto, a tensão de sinal em cada estágio é dada pela seguinte relação:

$$V_{B1} = \frac{Z_{in1}}{Z_{in1} + R_f} \cdot V_{in} = \frac{2,1k}{2,1k+1k} \cdot 10 \, mV = 6,8 \, mV$$
 (31)

$$V_{C1} = V_{B1} \cdot A_{v1} = 6.8 \ mV \cdot -168 = -1.2 \ V \tag{32}$$

$$V_{B2} = V_{C1} = -1, 2 V (33)$$

$$V_{C2} = V_{B2} \cdot A_{\nu 2} = -1, 2 \, V \cdot -2, 6 = 3, 1 \, V \tag{34}$$

Dessa mesma forma, se quisermos observar o ganho do circuito sem a carga, temos o seguinte resultado:

$$V_{B1} = \frac{Z_{in1}}{Z_{in1} + R_f} \cdot V_{in} = \frac{2,1k}{2,1k+1k} \cdot 10 \ mV = 6,8 \ mV$$
 (35)

$$V_{C1} = V_{B1} \cdot A_{v1(s/c)} = 6.8 \ mV \cdot -225.4 = -1.5 \ V$$
 (36)

$$V_{B2} = V_{C1} = -1, 2 V (37)$$

$$V_{C2} = V_{B2} \cdot A_{\nu 2(s/c)} = -1, 2 \ V \cdot -3.8 = 4, 6 \ V \tag{38}$$

(39)

Interessante notar que mesmo trabalhando com um circuito de emissores comum, o sinal de saída não está invertido. Isso ocorre pois o primeiro estágio inverte o sinal, enquanto o segundo estágio inverte novamente, resultando em um sinal de saída não invertido.

5 Simulação

Para prever o comportamento do circuito, foi utilizada a ferramenta LTSpice, que permitiu analisar o regime de polarização, ganho e resposta em frequência do amplificador. A simulação possibilitou a observação do comportamento ideal do circuito.

O circuito foi montado no software de simulação conforme a Figura 4. Os componentes utilizados foram os mesmos do circuito montado em bancada, com as mesmas configurações de polarização e acoplamento.

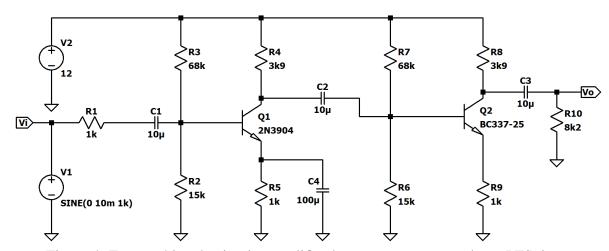


Figura 4: Esquemático do circuito amplificador em cascata montado no LTSpice.

Utilizando-se da função análise gráfica do LTSpice, foram obtidos os gráficos das tensões de entrada e saída do circuito, permitindo a comparação entre os resultados simulados e os resultados experimentais. A seguir, apresentamos os gráficos obtidos na simulação.

Além disso, também foram analisados as formas de onda da base e do coletor de cada transistor, permitindo observar o ganho de tensão em cada estágio. Os gráficos obtidos na simulação estão apresentados a seguir.

A fim de compreender com maior profundidade o comportamento do circuito, foram realizadas simulações adicionais, retirando os capacitores de acoplamento entre os estágios. Essa abordagem permitiu observar o impacto da impedância de carga no desempenho do amplificador, além de possibilitar a análise do ganho de tensão em cada estágio sem a influência dos capacitores.

Por fim, retiramos recolocamos o capacitor de acoplamento entre os estágios, e retiramos o capacitor de acoplamento da saída do circuito. Essa abordagem permitiu observar o impacto da impedância de carga no desempenho do amplificador.

Como pode ser observado, o circuito amplificador em cascata apresentou um bom desempenho nas simulações, com ganhos de tensão compatíveis com os valores teóricos e experimentais. A simulação permitiu validar as previsões teóricas e fornecer uma base sólida para a análise do circuito.

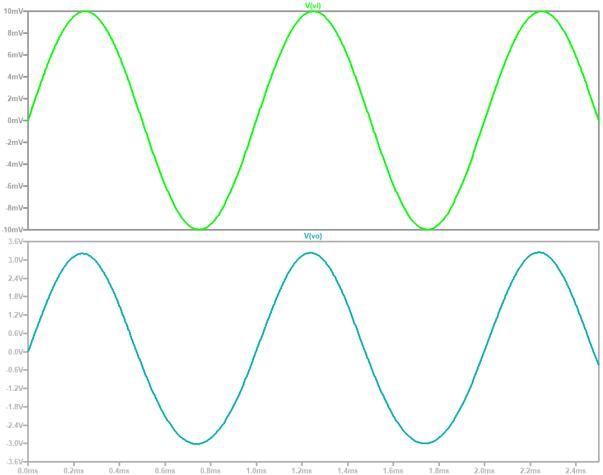


Figura 5: Gráfico das tensões de entrada e saída do circuito amplificador em cascata.

6 Medidas em Laboratório

A metodologia utilizada para a realização dessa atividade prática envolveu a montagem do circuito amplificador em cascata, seguido de medições experimentais para validar os resultados teóricos e simulados. A seguir, descrevemos os passos realizados:

- Dois transistores bipolares NPN (2N3904 e BC337);
- Resistores de polarização conforme o projeto;
- Capacitores de acoplamento;
- Fonte de alimentação DC de $V_{CC} = 12 V$;
- Gerador de funções ajustado para fornecer um sinal senoidal de 1 kHz com amplitude de 10 mV (pico);
- Osciloscópio digital para análise dos sinais;
- Multímetro digital para medição das tensões DC.

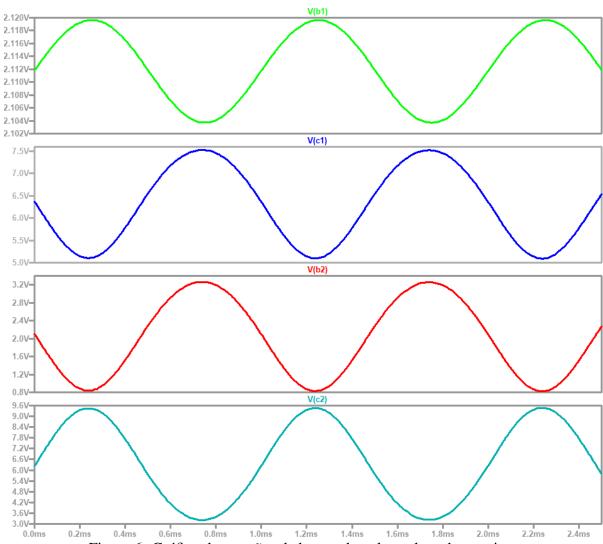


Figura 6: Gráfico das tensões da base e do coletor de cada transistor.

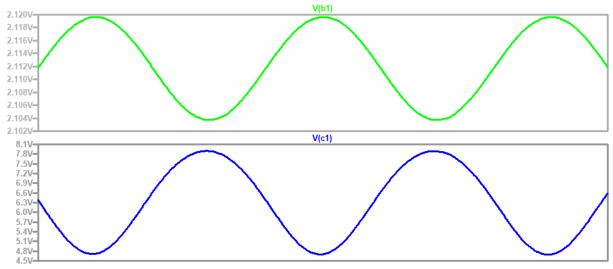


Figura 7: Gráfico das tensões da base e do coletor do primeiro estágio, sem carga.

Após a montagem, foram realizadas medições fundamentais para caracterizar o desempenho do amplificador em cascata. Os seguintes parâmetros foram analisados:

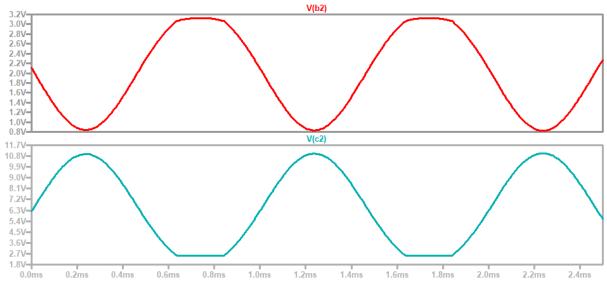


Figura 8: Gráfico das tensões da base e do coletor do segundo estágio, sem carga.

- Ponto de operação (Q-Point): Medição das tensões DC nos terminais dos transistores para verificar o correto funcionamento do circuito em regime estacionário.
- Ganho de tensão (A_v) :

Com carga: Utilizando o osciloscópio, foi medida a razão entre a amplitude da tensão de saída e a amplitude da tensão de entrada com carga conectada. As formas de onda foram registradas.

Sem carga: Repetiu-se o procedimento anterior com a carga desconectada, permitindo observar o impacto da impedância de carga no desempenho do amplificador.

7 Resultados

A seguir, apresentamos os resultados obtidos a partir das medições realizadas no circuito amplificador em cascata. Os dados foram organizados em tabelas para facilitar a comparação entre os valores teóricos, simulados e medidos.

7.1 Ponto Quiescente

Transistor	I _C Calculado	V _{CE} Calculado	I _C Medido	V _{CE} Medido
Q1	1,5 mA	4,7 V	1,4 mA	4,8 V
Q2	1,5 mA	4,7 V	1,5 mA	4,9 V

7.2 Ganho de Tensão COM CARGA em Cada Estágio - Calculado

v_{B1}	<i>v</i> _{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
6,8 mV	1,2 V	176,5	1,2 V	3,1 V	2,5

7.3 Ganho de Tensão COM CARGA em Cada Estágio - Simulado

v_{B1}	v_{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
6,9 mV	1,3 V	188,4	1,3 V	2,9 V	2,2

7.4 Ganho de Tensão COM CARGA em Cada Estágio - Medido

v_{B1}	<i>v</i> _{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
19,7 mV	2,4 V	121,8	2,4 V	6,2 V	2,6

7.5 Ganho de Tensão SEM CARGA em Cada Estágio - Calculado

v_{B1}	<i>v</i> _{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
6,8 mV	1,5 V	220,6	1,2 V	4,6 V	3,8

7.6 Ganho de Tensão SEM CARGA em Cada Estágio - Simulado

v_{B1}	<i>v</i> _{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
6,8 mV	1,7 V	250	1,2 V	4,2 V	3,5

7.7 Ganho de Tensão SEM CARGA em Cada Estágio - Medido

v_{B1}	<i>v</i> _{C1}	A_{v1}	v_{B2}	v_{C2}	A_{v2}
19.6 mV	2,4 V	123,5	2,4 V	9,0 V	3,8

7.8 Ganho de Tensão COM CARGA e SEM CARGA - Comparativo

	CC	OM CARGA	<u>.</u>	SE	EM CARGA	
Ganho	Calculado	Simulado	Medido	Calculado	Simulado	Medido
A_{v1}	176,5	188,4	121,8	220,6	250	123,5
A_{v2}	2,5	2,2	2,6	3,8	3,5	3,8

8 Conclusão

A análise teórica, simulação no LTSpice e medições experimentais confirmaram o correto funcionamento do amplificador em cascata. Os resultados mostraram boa coerência entre si, validando o projeto e a precisão dos cálculos iniciais.

A atividade destacou a importância da análise DC e AC para o dimensionamento correto dos componentes, além de evidenciar como as impedâncias de entrada e saída influenciam dire-

tamente o ganho de tensão. Os transistores operaram na região ativa, assegurando amplificação linear e eficiente do sinal.

Foram observados ganhos de tensão consistentes, tanto com carga quanto sem carga, e a análise das formas de onda demonstrou boa linearidade e ausência de distorções relevantes. A comparação entre os dados teóricos, simulados e práticos mostrou variações mínimas, atribuídas às tolerâncias dos componentes e limitações de medição.

O único ponto que apresentou discrepância significativa foi o ganho de tensão medido com e sem carga, onde o valor medido foi consideravelmente menor que o esperado. Acreditamos que essa diferença esteja relacionada a um erro de medição, pois ao medir o ganho de tensão sem carga do primeiro estágio, retiramos a carga do circuito (R_L), mas não o capacitor de acoplamento entre os estágios, como foi feito na simulação e na análise teórica. Essa diferença de abordagem pode ter influenciado os resultados. Além disso, a tensão V_{B1} foi medida na entrada do circuito, e não diretamente na base de Q1. Como a tensão na base é menor que na entrada, isso também pode ter contribuído para a divergência.

Por fim, Essa experiência reforçou a importância da integração entre teoria, simulação e prática para o domínio do funcionamento de amplificadores, contribuindo para o desenvolvimento de competências essenciais em eletrônica aplicada na Engenharia da Computação

Referências

BOYLESTAD, R. L.; NASHELSKY, L. **Eletrônica: Teoria e Aplicações**. São Paulo: Pearson Prentice Hall, 2009.

MALVINO, A. P.; BATES, D. J. Eletrônica: volume 1. São Paulo: Makron Books, 2007.