

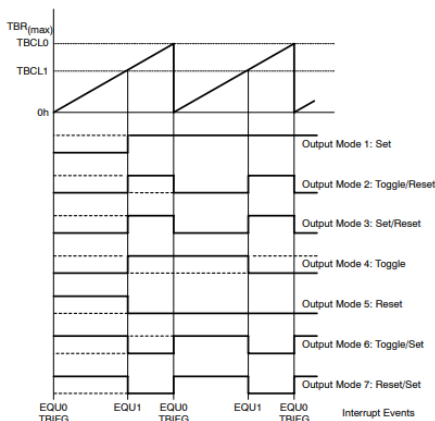
דוח מכין 2- מחשבים ספרתיים

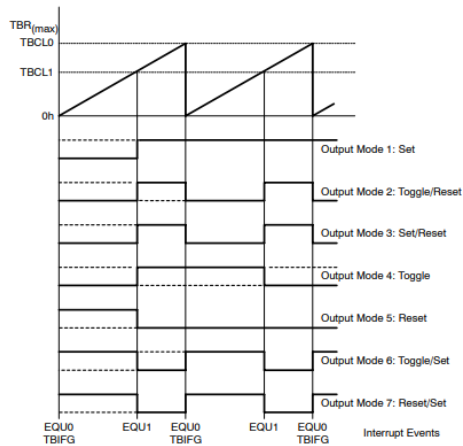
מגישים: יעקב קוזמינסקי 206511966 אור יעקובי 206827164

שאלות הכנה:

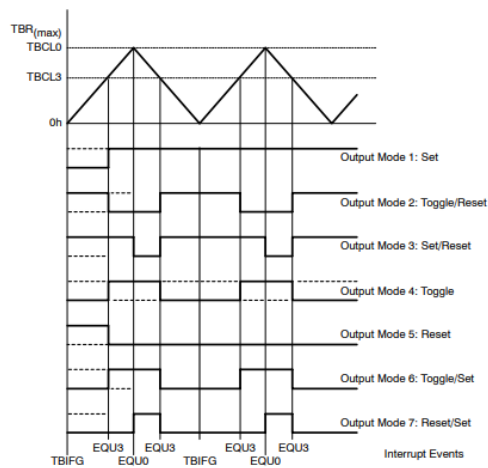
שאלות הכנה TIMER B:

- (1) ההבדל ביעוד בין 1 BASIC TIMER לבין TIMER B הוא :
בעוד BASIC TIMER מספק LCD תזמונים ותדרים נמוכים , המורכב מ2 טיימרים בני 8 סיביות בלתי תלויים. שכם יכולים להיות משורשרים לטיימר אחד גדול, TIMER B, הינו שעון בן 16 ביט עם 3 או 7 רגיסטרים המשושים ל capture /compare, הוא יכול לספק גם מדידת זמנים ומוצאי גל ריבועי ויש לו פסיקות.
- (2) ההבדל בין CAPTURE ל COMPARE הוא : במצב CAPTURE אנחנו מודדים אירועי זמן- יכול למשם למדידת זמנים או חישובי מהירות. בעוד במצב COMPARE אנחנו מוציאים גלים ריבועיים או פסיקות בזמני ספציפים, כאשר ערך הטיימר מגיע לערך שנתנו לו להשוות אליו.
- (3) מטרת ה output unit היא להוציא סינגלי מוצא(למשל גלים ריבועיים), יש לה 8 מצבי פעולה והיתרון שלה שנח לקנפג אותה בקלות ולגרום לה להוציא את המוצא שאנו רוצים כתלות בערך בטיימר.
- (4) נמנה שלוש שיטות למישוש מונה תדר של שעון חיצוני:
(1) השיטה זו נחבר את השעון החיצוני כניסת TBCLK ל basic timer. נעבוד ב counting mode ונספור את כמות הפעמים שהשעון החיצוני עולה בפרק זמן של שנייה(הספיה תתבצע"י אחד הטיימרים הפנימיים), ונקבל פסיקה בכל שנייה.
(2) נחבר את השעון החיצוני לרגל ברק המאפשרת GPIO ונשתמש בה בתור INPUT. נגדיר שתתקבל פסיקה בכל עליית שעון כאשר בכל פסיקה נקדם מנייה. גם פה, נשתמש בטיימר פנימי שיקבל פסיקה כל שנייה ונעשה אחד חלקי ערך המנייה כדי לדעת את התדר.
(3) כעת נשתמש בשעון החיצוני כשעון של המעבד בCAPTURE, בעליית שעון. נוכל למדוד את הזמן בית עלייה שעון לירידתו וככה נדע את זמן המחזור. מפני שמציאת זמן המחזור תלויה בשעון הפנימי של המעבד, נספור את מספר מחזורי השעון הפנימיים בחלון הזמן של השעון החיצוני- נדאג להשתמש בתדר כמה שיותר נמוך כדי שזבמן המחזור יהיה כמה שיותר גבוה ואז נעלה את הסיכוי לתפוס את עליות וירידות השעון בחלון הזמן של המדידה.
- (5) כאשר הטיימר מוזן ע"י תדר של 32768 Hz ועובד במצב השוואה, מה ערך הרגיסטר של TBCCR0 לצורך פסיקה פעם בשנייה: נרצה שתדר השעון יהיה הרץ יחיד, לשם כך צריך שתדר השעון יהיה שווה לערך הרגיסטר יהיה שווה ל 32786.
- (6) למודול זה 2 וקטורי פסיקה:
TIMERB0_vector – קשור לבקשת פסיקה עקב דגלת CCIFG הקשור לרגיסטר TBCCR0- פסיקה בעדיפות גבוהה
TIMERB1_vector – וקטור פיסהק הקשור לבקשות עקב דגלי אינטרספ בשבעת הרגיסטר הנותרים של TBCCTLx.
- (7) סוגי האותות הריבועיים:
קיימי שלושה אפנים להפקת אות ריבועי ולכל אופן יש 7 אופני מוצא בהתאם לקנפוג המתאים, אותם ניתן לראות בצילומים הבאים מתוך המפרט:
בראשון הוא ספירה מעלה UP MODE – במצב זה המוצא משנה רמה ולוגית גאשר הערך מגיע לערך השמור ב TBCL, ז"א הספיה היא רק למעלה ואז הערך מגיע למקסימום ומתאפס:





השיטה השנייה היא מניה רציפה, כעת הסינגל משתנה כאשר המניה מגיע לערך השמור ב TBCLx ו TBCL0. בהיגעו לערך המקסימלי הוא מתאפס.



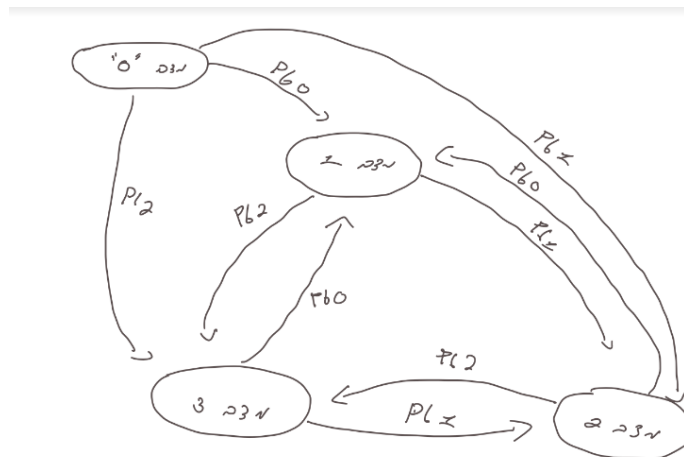
הסוג האחרון היא מניה למעלה\למטה- בה הערך משתנה כשהוא שווה ל TBCLx אך כעת מכיוון שאנחנו סופרים למטה ולמטה, לא יהי איפוס של ערך הספירה. ולכן נעבור בערך אליו אנחנו משווים פעמיים.

שאלו הכנה מודול ADC12:

- 1) ישנם 4 מקורות שעון אשר הצורך שלהם הוא לקבוע את משךזמן פעולת הדגימה ומשך זמן פעולת ההמרה, והם:
 ACLK מקור של 32768 הרץ
 ADC12OSC עם שעון פנימי של 5 MHZ
 MCLK שעון פנימי שערך ברירת המחדל שלו הוא $2^{20} Hz$
 SMCLK שעון פנימי נוסף עם ערך ברירת מחדל זהה
 שיטות לקבעת מרחק בין דגימות:
- 2) ניתן לשלוט על מרחק בין הדגמות בעזרת SHI ההפוך לSAMPCON שבעצמאותו נית לשלוט באופן ישיר על משך מחזור הדגימה ועל תזמון ההמרה. בצורה הברה
 SHI=1 מבצע דגימה
 SHI=0 מתבצעת המרה של דגימה
 SHP=0 אות SHI שולט ישירות על אות SAMPCON ומדגיר את משך זמן הדגימה
 SHP=1 אות SHI הינו טריגר בלבד, שכאשר עולה – מכניס לפעולה את רכיב הדגימה אשר קובע את משך האות SAMPCON והוא בתורו מגדיר את משך זמן הדגימה
 אופני העבודה של המודול הם:
- 3) דגימה בודדת- דגימה יחידה של האות

- דגימה מחזורית- דגימה מחזורית כל T זמן
- דגימה בודדת של מספר ערוצים באופן טורי- אחרי כל ערוץ ידגם הערוץ הבא בסדר ואז הפעולה תפסק
- דגימה מחזורית של מספר ערוצים באופן טורי- יש דגימה טורית בין הערוצים אבל בכל ערוץ הדגימה היא בעלת זמן מחזור לעצמה
- (4) העקרון והיתרון בשימוש ב ADC12IV:
- לרגיסטר זה חמש סיביות המתעדכנות אוטומטית בעת בקשות פסיקה מהערוצים הרלוונטיים. כאשר משתמשים בערך רגיסטר זה כתוספת ל PC ניתן להגיע ישירות לקוד המטפלת בפסיקה, כך לא צריך לבדוק כל IFG בנפרד.
- (5) DATA FORMAT במודול DAC12:
- ברגיסטר הבקר קיים ביט DAC12DF האחראי על קביעת הפורמט, הוא מתאר את אופן ההתייחסות לערך בינארי ואת שיטת ההמרה של ערך דיגיטלי לאנלוגי. ישנם 2 ייצוגים: ייצוג חיובי (לא מסומן) בו כל הערכים חיוביים, וייצוג עם משלים ל 2 בו 0 הוא ערך הביניים.
- (6) רזולוציה עבוד מודול DAC12:
- ניתן לקבוע את ההמרק בין שתי רמות מתח סמוכות על ידי מספר הביטים של הערך הבינארי. קביעת מרחק זה למעשה קובעת את רזולוציה של האות האנלוגי, הרזולוציה בה ניתן לעבוד היא 8 או 12 ביט וקובעים אותה ע"י DAC12RES. כאשר 0 מסמן 12 ביט ו 1 מסמן 8 ביט.
- (7) SELF CALIBRATION:
- המתח העליון במודול יכול להשנות בין מספר ערכים. בנוסף, ישנה סטייה ברכי המתח של האות האנלוגי לבין הערכים הבינאריים ולכן הסטייה תתוקן באופן עצמאי. הכיול יבוצע בעזרת העלאת ביט DAC12CALON ל-1 וכאשר ביט זה מתאפס הכיול התסיים.
- (8) ההבדל העקרוני בין adc10 ו adc12 הוא שהדוגם עבד ברזולוציה של 10 ביטים לעומת 12 ב ADC. בנוסף, קיימים הבדלים כדוגמאת כך שה SampleTimer יכול להגיע רק ל 64 דגימות, לעומת 1024.

דיאגרמת FSM:



כניסה לטעימה 0 רק כמותי Reset ו 11 במהלך התכנות