



מעבדת מחשבים ספרתיים – מעבדה 3

מגישים: יעקב קוזמינסקי ואור יעקבי 206827164

שאלות תיאורטיות

(1) הסבר/י בפירוט את המוטיבציה לשימוש ב DMA ביחס ל CPU - לצורך העברת נתונים מהו tradeoff

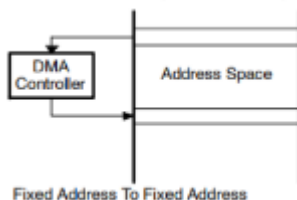
תשובה :

ראשית מטרת ה DMA הוא העברת מידע בין רכיבי זיכרון ללא שימוש ב CPU. המוטיבציה היא צמצום צריכת ההספק וביצוע המעבר כשהבקר במצב שינה. tradeoff הוא שימוש בזיכרון נוסף ומספר ערוצים נמוך של ה DMA המביא לסיבוכיות בפעולות הזיכרון. בנוסף לכך יש להתחשב בסינכרון של ה DMA עם שאר הרכיבים במחשב.

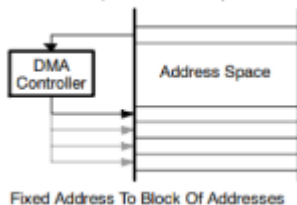
(2) הסבר/י בפירוט את ארבע השיטות המעון, רשמו דוגמה מתאימה עבור כל אחת מהשיטות.

תשובה:

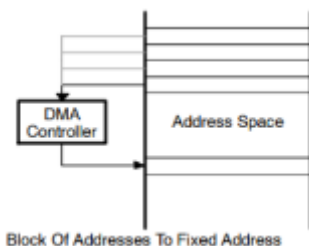
א) fixed address to fixed address – העתקה מכתובת בודדת לכתובת בודדת



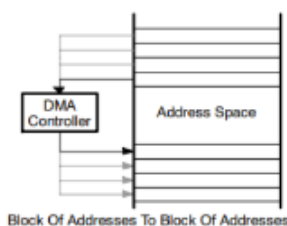
ב) fixed address to block of address - העתקה מכתובת בודדת לבלוק של כתובות



ג) block of address to fixed address - העתקה מבלוק של כתובות לכתובת בודדת



ד) block of address to block of address – העתקה מבלוק של כתובות לבלוק של כתובות.



(3) הסבר/י בפירוט את שש השיטות להעברת מידע בשימוש DMA, רשמו דוגמה מתאימה עבור כל אחת מהשיטות.

א) single transfer – כל מעבר דורשת טריגר ו DMEAN מתאפס כאשר העברות של DMAxSZ התבצעו. קינפוג: DMADTx= 000

ב) block transfer – העברת כל הבלוק מתבצעת ע"י טריגר יחיד, גם כן DMEAN מתאפס בסוף העברת הבלוק קינפוג: DMADTx=001

ג) Burst-Block transfer – פעולות ה CPU משתלבות עם העברת הבלוק. DMEAN מתאפס בסוף העברה. קינפוג: DMADTx=010 011

ד) Repeated single transfer – כל העברה מתבצעת ע"י טריגר, DMEAN נשאר enabled קנפוג: DMADTx=100

ה) Repeated block transfer – בלוק שלם מועבר ע"י טריגר, DMEAN נשאר enabled קנפוג: DMADTx = 101

ו) repeated burst-block transfer - פעולת ה CPU משתלבות עם כל מעבר בלוק ו DMEAN נשאר enable קינפוג: DMADT = 110,111

DMADTx	Bits	DMA Transfer mode.
	14-12	000 Single transfer
		001 Block transfer
		010 Burst-block transfer
		011 Burst-block transfer
		100 Repeated single transfer
		101 Repeated block transfer
		110 Repeated burst-block transfer
		111 Repeated burst-block transfer

(4) הסבר /י כיצד ניתן להשתמש ב DMA לצורך העברת מידע מהמודולים DAC 12, ADC, TimerB, רשמו דוגמה מתאימה עבור כל אחת מהשיטות.

בעזרת הרגיסטרים הרלוונטיים בכל מודול :

$$\begin{cases} DAC12 \rightarrow ADC12MEMx \\ DAC12 \rightarrow DAC12_xDAT \\ TimerB \rightarrow TBCCRx \end{cases}$$

0000 DMAREQ bit (software trigger)
 0001 TACCR2 CCIFG bit
 0010 TBCCR2 CCIFG bit
 0011 URXIFG0 (MSP430FG43x), UCA0RXIFG (MPS430FG461x)
 0100 UTXIFG0 (MSP430FG43x), UCA0TXIFG (MSP430FG461x)
 0101 DAC12_OCTL DAC12IFG bit
 0110 ADC12 ADC12IFGx bit
 0111 TACCR0 CCIFG bit
 1000 TBCCR0 CCIFG bit
 1001 URXIFG1 bit
 1010 UTXIFG1 bit
 1011 Multiplier ready
 1100 No action (MSP430FG43x), UCB0RXIFG (MSP430FG461x)
 1101 No action (MSP430FG43x), UCB0TXIFG (MSP430FG461x)
 1110 DMA0IFG bit triggers DMA channel 1
 DMA1IFG bit triggers DMA channel 2
 DMA2IFG bit triggers DMA channel 0
 1111 External trigger DMAE0

ישנם 3 ערוצים ל-DMA ונבחר את ה-SEL
 בהתאמה למודול הרצוי על מנת לבחור את
 הטריגר הרצוי להעברת המידע

(5) הסבר/י את המושג DMA Channel Priorities ומדוע יש צורך בו.

קיימים 3 ערוצים ל-DMA עלול להיות מצב שמופיע טריגר באחד הערוצים בעוד שערוץ
 אחר בעבודה, לכן יש צורך לקבוע סדר עדיפויות עבודה.
 ברירת המחדל היא DMA0 DMA1 DMA2 אך ניתן לשנות זאת ע"י רגיסטר
 ROUNDROBIN

(6) הסבירו כיצד מורכב ה- Time Cycle Transfer DMA- זמן העברה בפועל + תקורה) במקרים הבאים:

באופן כללי ל-DMA לוקח זמן לבצע העברת מידע, הסנכרון לוקח בין 1 ל-2 מחזורי שעון
 לאחר מכן העברת כתובת המכילה בתוכה בית או מילה לוקח עוד 2 מחזורי שעון.

מקרה ראשון : לפי הטבלה לוקח 4 מחזורי שעון כשה-CPU עובד.
 מקרה שני: לוקח 5 מחזורי שעון במצב שינה
 בשני המקרים השעון הוא MCLK.

(7) הסבר/י באילו תנאים תתבצע בקשת פסיקה של מודול

לכל ערוץ קיים וקטור פסיקה, המקבל ערך ע"י טריגר IFG כמתואר למעלה.
 הטריגר עולה כאשר ה-DMA מסיים את העברת המידע. צריך לאפשר פסיקות
 גלובליות

(8) הסבר/י האם מודול פריפריאל י יכול לבצע בקשת DMA ובקשת פסיקה בו זמנית.

הוא לא יכול הוא יאלץ לחכות, הגיוני כי יכול להיות שהמידע בו הוא משתמש במהלך
 הפסיקה יהיה שגוי כי בזמן זה מתבצעת העברת מידע.
 עם זאת, פסיקות שירות של מודולי פריפריה יכולים להיחתך על ידי ה-DMA, לכן בכדי
 להתמודד עם זה נדרש לבטל את פעילות ה-DMA בכל פעם שנרצה להפסיק
 להשתמש בו ולאפשר אותו בתחילת כל פעם.