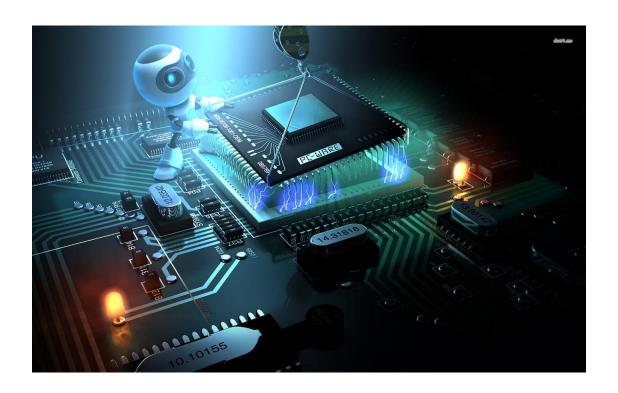
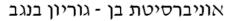


Homework No. 2



Created By Eliran Abdu









מבוא ל-VLSI ומעגלים משולבים VLSI ומעגלים עבודה מספר 2 עבודה מספר MUX and 8-bit Barrel Shift Register

פרמטרים לביצוע תרגילים:

על מנת שניתן יהיה לוודא שכל זוג ביצע את התרגילים בעצמו ובזמן, יעשה שימוש במספר הקבוצה שלכם לקבוע פרמטר. <u>מעתה, נקרא למספר הקבוצה G</u>. נא לציין את מספר הקבוצה בגדול בראש העבודה.

מספר הערות להגשת העבודות בקורס:

- 1. יש לצרף שרטוטים וסכמות של המעגלים + Testbench.
- 2. יש לצרף סימולציות וגרפים כולל הסבר קצר והגיוני עבור כל גרף. על הגרפים להיות קריאים וברורים.

איור כהה/לא ברור/מועתק וכו' ייחשב כ-0 עבור השאלה!

- יש לשנות את עובי וצבע העקומות בגרפים כדי שיבלטו בתמונות.
- 3. במידה ונעשו סימולציות באמצעות שימוש במחשבון (expression) יש לעשות צילום מסך של ה-ADEXL עם התוצאות ולא רק לכתוב את התוצאה בוורד, כלומר יש להראות את הפונקציה (ראו סעיף 4.5.1 בקובץ הדרכה מס' 1).
- 4. במידה וצריך לעשות LAYOUT, יש לצרף תמונה של כל תא, להראות שעברתם DRC,LVS,PEX, לכל תא.
- 5. יש להציג תוצאות של סימולציות לאחר פרזיטיקה והשוואה לפני ואחרי (ריכוז התוצאות בטבלה מסודרת).
 - 6. יש לכתוב באופן מפורש חישובים ונוסחאות במידה ויש חישובים מתמטיים.
- 7. יש להסביר כל תוצאה שקיבלתם בצורה מדויקת ככל הניתן ע"י פיתוחים מתמטיים שנלמדו בקורס זה או בקורסים קודמים.

יש לתעד כל שלב שאתם עושים במהלך העבודה, וזאת על מנת להציג את העבודה בצורה האיכותית ביותר עם רמת הבנה נדרשת.

הדוח לא צריך להיות סתם אוסף של תמונות, אלא עליו להיות נקי, מאורגן ומסודר היטב לפי שלבים בעבודה ומלווה בהסברים מתאימים על מנת להראות שיישמתם ולמדתם מהעבודה.

כמו כן, הדף הראשון בדוח יהיה נקי ויכלול רק את שם ומספר המטלה, שמות בני הזוג + מס ת"ז, מספר קבוצה ותאריך ההגשה.

בהצלחה!

המחלקה להנדסת חשמל ומחשבים

BEN - GURION UNIVERSITY OF THE NEGEV

Department of Electical and Computer Engineering



MUX בניית רכיב – 'א

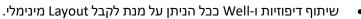
1. תכנון סכמתי של הרכיב ובדיקתו:

- .Complimentary MOS (CMOS) בשיטת MUX בקורס מעגלים ספרתיים למדתם איך לממש רכיב MUX בקורס מעגלים ספרתיים למדתם איך לממש רכיב. יש להקפיד על β אופטימלית אשר מחושבת MUX 2x1 (אם עשיתם המפך בעל NMOS דיפולטיבי (W=420nm,L=180nm) בטכנולוגיית 1.8v זאת בעבודה 1, ניתן להשתמש ישירות בתוצאה זו).
- 1.2 אנו רוצים לבדוק את הביצועים של הרכיב ולשם כך, ראשית עלינו לבנות סכמת (Test Bench (TB) סיגנל שונה (0, 1 לוגי) והראו סימולציה בזמן עם גל ריבועי בתדר MUX סיגנל שונה (10, 1 לוגי) והראו סימולציה נוספת. האם התוצאות 1MHz וקיבול מוצא של 100fF. שנו את סדר הכניסות ובצעו סימולציה נוספת. האם התוצאות שהתקבלו מעידות על תכנון תקין של הרכיב? הסבירו.
- יש להכניס לדו"ח תיעוד של הדרך שבה מדדתם את כל "MUX" הבולל של ה- T_{pd}, T_{cd} מדדו את ה- T_{pd}, T_{cd} הבולל של ה-20 און מדדתם או באמצעות המחשבון. יש להסביר את שיקוליכם. בין אם זה באמצעות סיגנל עליו מדדתם או באמצעות המחשבון. יש להסביר את שיקוליכם.
- <u>רמז</u>: ההגדרות הללו הן דיגיטליות ונלמדו בקורס "מערכות ספרתיות" בשנה א'. בקורס "מעגלים ספרתיים" בשנה ג'/ד' למדתם איך לעבור מהעולם האנלוגי לעולם הדיגיטלי. עליכם להסביר כיצד אתם מפיקים את פרמטרי תזמון דיגיטליים אלו מתוך התבוננות באותות אנלוגיים.

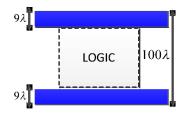
2. תכנון LAYOUT של השער ובדיקתו:

דגשים:





- $\lambda = 0.09$ עלי עובי של 9 λ , באשר Metal בעלי עובי של 9 λ
 - גובה כול התא יהיה בדיוק 100λ , כולל קווי האספקה.



הקפידו להיעזר במדריכי העזר כדי להימנע מעבודה כפולה בסעיפים הבאים!

- עבור התא. Layout שרטטו 2.1
- .Coverage/Density למעט בעיות DRC וודאו שאין בעיות 2.2
- 2.3 בצעו LVS והכניסו לדוח את הפלט של הבדיקה אשר מאשר התאמה (סמיילי ירוק).
- על מנת לוודא config, וצור קובץ PEX, וודאו שהתא תקין ובצעו סימולציה לא משנה איזו על מנת לוודא בצע בדיקת שהוא פעול כהלכה.
- ערכו טבלה עם תוספת הפרזיטיקה, ערכו טבלה עבור התא עם תוספת הפרזיטיקה, ערכו טבלה 2.5 בצעו את הסימולציות אשר ביצעתם בשאלה 1 עבור התא עם (T_{pd},T_{cd}) PEX אשרים אווה בין ערכי ה-MUX לפני ואחרי

BEN - GURION UNIVERSITY OF THE NEGEV

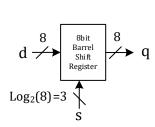


המחלקה להנדסת חשמל ומחשבים

8-bit Barrel Shift Register חלק ב' – בניית רכיב

1. רקע תיאורטי על הרכיב והכנה לקראת Virtuoso:

8-bit Barrel Shift Register הוא רכיב שימושי ב-Arithmetic Logic Unit (ALU) של מעבדים רבים. הרכיב הזה יודע לבצע Shift-X לרצף ביטים נתון (נקרא לו d) כאשר X הוא ערך שאנו גם מזינים למערכת. אם אנו מזינים X=0, המערכת תוציא לנו את רצף הביטים הנתון d, בדיוק כפי שהוא. אם נזין X=3, המערכת תוציא לנו את d אך עם 3 הזזות. להלן סימון גנרי למערכת עם טבלת האמת שלו:



Select Line (s[2:0])	Input (d[7:0])	Output (q[7:0])
000	00001111	00001111
001	00001111	10000111
010	00001111	11000011
011	00001111	11100001
100	00001111	11110000
101	00001111	01111000
110	00001111	00111100
111	00001111	00011110

קיימות דרכים רבות לממש את הרכיב הזה, אבל אנחנו כבר בנינו MUX 2x1 בחלק א', אז אנו כמובן נממש אותו בשיטה המתבססת רק על רכיבי MUX.

הציעו מימוש של רכיב זה באמצעות רכיבי MUX 2x1 (יש לצרף איור).

רמז: מרכיב MUX 2x1 ניתן לייצר MUX 4x2 שממנו ניתן לייצר MUX 4x2 שממנו ניתן לייצר 3x1 אמנו שממנו ניתן לייצר רכיבים אלו, אך יש להציג מימוש של אותם רכיבים באמצעות MUX 2x1.

הערה: ניתן לממש מערכת זו באמצעות רכיבי MUX 2x1 בלבד והיא אף תצרוך שבריר מהשטח של המערכת המורכבת על סמך הרמז, ומאחר שבחלק הבא אתם הולכים לבצע Layout לרכיב, אולי שווה להקדיש מחשבה לתכנון אופטימלי (אין לבחירת המימוש השפעה על הציון, רק על כמות העבודה שתצטרכו להשקיע בו).

2. תכנון סכמתי של הרכיב ובדיקתו:

- 2.1 ממשו את הסכמה שתכננתם בסעיף 1 וצרו לרכיב סימבול.
- 2.2 צרו סכמת TB לרכיב, הכניסו ב-Input את מספר הקבוצה הבינארי שלכם (למשל, ה-Input של קבוצה 49 יהיה 00110001) וצרפו 3 תמונות ל-3 צירופים שונים של Select Line המעידות על תקינות הרכיב שלכם. <u>יש לצרף טבלה של המכילה את רצף הכניסה, רצף ה-Select Line ורצף</u>
- וסכמו $s_1=000,\;s_2=111$ מדדו את ה-בולל של התא לכל אחד מ- T_{pd},T_{cd} מדדו את ה-d=G עבור קלט 2.3 את התוצאות בטבלה. יש להכניס לדו"ח תיעוד של הדרך שבה מדדתם את כל הערכים. בין אם זה באמצעות סיגנל עליו מדדתם או באמצעות המחשבון. הסבירו את שיקוליכם.

BEN - GURION UNIVERSITY OF THE NEGEV

Department of Electical and Computer Engineering



המחלקה להנדסת חשמל ומחשבים

אוניברסיטת בן - גוריון בנגב

3. תכנון LAYOUT של הרכיב ובדיקתו:

- בחלק א' הקפדתם ליצור את רכיב ה-MUX בצורה של תא דיגיטלי סטנדרטי. כשאנו מממשים תא דיגיטלי סטנדרטי גדול יותר באמצעות תאים דיגיטליים סטנדרטיים, אנו מניחים את התאים הסטנדרטים אחד ליד השני ולאחר מכן מחווטים אותם (אין מניעה לחווט ישירות מעליהם).
- הקפידו ליצור מבנה מלבני כדי שכל ה-Die ינוצל בצורה מיטבית ולא יהיו לנו סתם שטחים מתים בתוכו, וכיבו Process Variations וליצור רכיב ולאת על מנת למזער Process Variations וליצור רכיב מהימן ככל האפשר.

הקפידו להיעזר במדריכי העזר כדי להימנע מעבודה כפולה בסעיפים הבאים!

- .4 שרטטו Layout עבור התא
- .Coverage/Density למעט בעיות DRC וודאו שאין בעיות
- 2.3 בצעו LVS והכניסו לדוח את הפלט של הבדיקה אשר מאשר התאמה (סמיילי ירוק).
- 2.4 בצע בדיקת PEX, וצור קובץ config. וודאו שהתא תקין ובצעו סימולציה לא משנה איזו על מנת לוודא שהוא פעול בהלכה.
- 3.5 בצעו את הסימולציות אשר ביצעתם בשאלה 2 (2.2, 2.3) עבור התא עם תוספת הפרזיטיקה, ערכו טבלה המשווה בין ערכי הרכיב לפני ואחרי PEX.