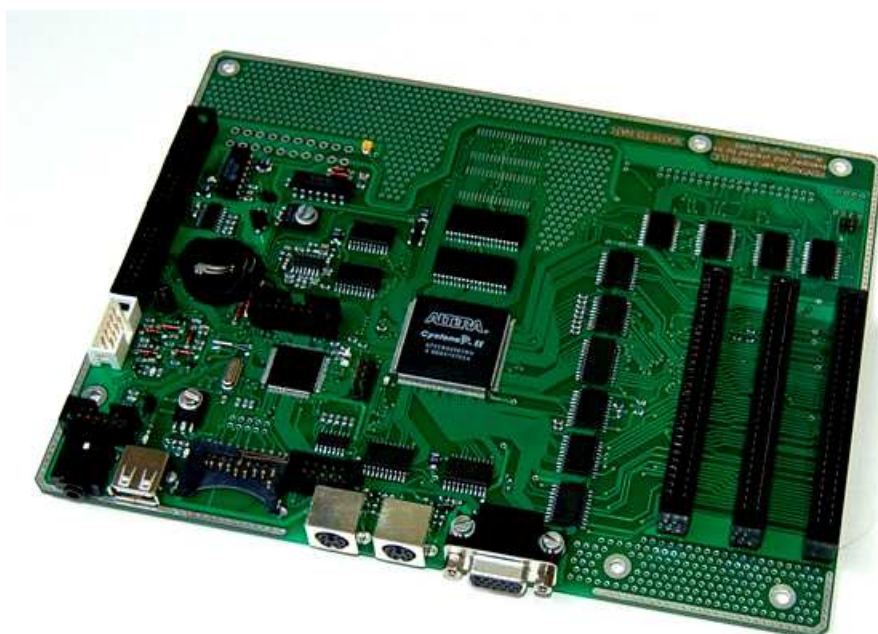


# **ZX Spectrum-совместимая электронно-вычислительная машина**

## **“PENTAGON” ver. 2.666 (LE)**

TFM (Руководство пользователя)

Версия документа 20.04.2025



Москва, Рязань, Ногинск 2007 - 2025

## Содержание

1. Основные технические характеристики .....	3
2. Управление конфигурацией компьютера .....	4
3. Работа с графическими режимами .....	11
4. Подключение .....	15
5. Общие сведения о текущих прошивках FPGA и MCU .....	16
6. Загрузка и обновление программного обеспечения .....	18
7. Рекомендации по самостоятельной сборке .....	20
Приложение 1. Перечень элементов .....	21
Приложение 2. Схема электрическая принципиальная .....	25
Приложение 3. Схема монтажная .....	26

## 1. Основные технические характеристики

Тип микропроцессора	Z80-совместимое VHDL ядро
Тактовая частота процессора	3.5/14/28 МГц
Объем ОЗУ	2048к
Тип используемой ПЛИС	EP2C8Q208C8N, ф. Altera
Тип встроенного периферийного контроллера	LPC2368FBD100, ф. NXP
Тактовая частота периферийного контроллера	72 МГц
Объем встроенного ПЗУ	512к
Тип музыкального синтезатора	YM2149-совместимое VHDL ядро/Turbo sound
Интерфейсы ввода	PS/2 keyboard/mouse
Интерфейсы ввода/вывода	SD-CARD (стандарт ZC), IDE (стандарт Nemo), UART (в текущей прошивке не поддержан)
Экран	SVGA, 5 бит на каждый цвет (стандартный Spectrum-экран, Pentagon 16 color, ATM 320x200, ATM hardware multicolor 640x200, ATM textmode 80x25)

## 2. Управление конфигурацией компьютера

### 2.1. Порт 7FFDh (запись) (физический адрес %1xxxxxxxxxxx0x)

- bit 0 - page0, выбор страницы ОЗУ для режима 128k;
- bit 1- page1, выбор страницы ОЗУ для режима 128k;
- bit 2 - page2, выбор страницы ОЗУ для режима 128k;
- bit 3 - проецирование экрана (0 - с адреса 4000h (страница 5), 1 - с адреса C000h (страница 7));
- bit 4 - выбор страницы ПЗУ (0-бейсик-128, 1-бейсик-48);
- bit 5 - при bit 2 EFF7h = 0 - page5, выбор страницы ОЗУ для режима 1024k;  
при bit 2 EFF7h = 1 - защелка (0 - порт 7FFDh работает нормально,  
1 - порт и все функции, осуществляемые им, блокируются. Выход из этого режима возможен только путем аппаратного сброса;
- bit 6 - page3, выбор страницы ОЗУ для режима 1024k;
- bit 7 - page4, выбор страницы ОЗУ для режима 1024k.

Номер страницы ОЗУ при коммутации через порт 7FFDh в режиме Pentagon-1024 складывается из битов page[5...0]. Доступна коммутация 64 страниц (1024k). В режиме 128k номер определяется битами page[2...0]. Для доступа к ОЗУ сверх 1024к необходимо использовать диспетчер памяти (см. раздел 2.5).

### 2.2. Порт EFF7h (запись) (физический адрес %1110xxxxxxxx0xxx)

- bit 0 - включение режима Pentagon 16 color (0 – выкл, 1 – вкл.),
- bit 1 - не используется,
- bit 2 - включение режима 128k. При Bit 2 = 1 память сверх 128k блокируется, а на место bit 5 7FFDh встает защелка 48k.
- bit 3 - блокировка ПЗУ. При bit 3 = 1 с адреса 0000h вместо ПЗУ проецируется 0-я страница ОЗУ
- bit 4 – бит turbo0 управления тактовой частотой процессора (см. п. 2.3)
- bit 5 - не используется,
- bit 6 - не используется,
- bit 7 - включение регистров часов реального времени (RTC) и CMOS-памяти

### 2.3. Порты xx77h (запись, доступен только в режиме DOS) (физический адрес %xxxxxxxx01110111)

Если разряд шины адреса A9 = 0, включается режим DOS (ПЗУ и теньные порты ввода-вывода)

Если разряд шины адреса A14 = 0, включается доступ к палитре из ПЗУ DOS

Назначение битов шины данных:

bit 3 – бит turbo1 управления тактовой частотой процессора. Значение тактовой частоты можно определить по таблице 2.1.

Таблица 2.1

Биты управления		Значение тактовой частоты, МГц
turbo1	turbo0	
0	0	14
0	1	3.5
1	X	28

bit 2...0 – выбор графического режима (см. п.3). Графический режим определяется по таблице 2.2:

Таблица 2.2

Биты управления			Графический режим
bit 2	Bit 1	bit 0	
0	1	1	Режим ZX-Spectrum / Pentagon – 1024 (видеорежимы управляются через порт EFF7h)
0	0	0	ATM 320x200
0	1	0	ATM hardware multicolor 640x200
1	1	0	ATM textmode 80x25

После сброса в порт записывается число %xxxx1011.

#### 2.4. Порты хxFEh (чтение/запись) (физический адрес %xxxxxxxxxxxxxxxx0)

Назначение битов при записи следующее:

bit 7 - не используется,  
 bit 6 - не используется,  
 bit 5 - не используется,  
 bit 4 - beeper,  
 bit 3 - tape out,  
 bit 2 - компонента G цвета рамки ZX-экрана (border),  
 bit 1 - компонента R цвета рамки ZX-экрана (border),  
 bit 0 - компонента B цвета рамки ZX-экрана (border).

Назначение битов при чтении:

bit 7 - не используется,  
 bit 6 - tape in,  
 bit 5 - не используется, если bit 2 EFF7h = 1, иначе флаг кадрового прерывания, устанавливается в 1 при активации сигнала INT, когда источником сигнала является кадровое прерывание. Сбрасывается записью числа 20h в порт хxFEh. При этом только сбрасывается флаг кадрового прерывания, остальные биты порта не обновляются.  
 bit 4 ... bit 0 – данные ZX-клавиатуры

ZX-клавиатура представляет собой матрицу клавиш размером 5x8 (таблица 2.3), на строки которой выставляется содержимое старшей половины шины адреса при чтении из порта хxFEh. Столбцы матрицы подключены к битам 4...0 порта хxFEh. По умолчанию на столбцах матрицы задан уровень

лог.1 с помощью подтягивающих резисторов. При нажатии на какую-либо клавишу разряд шины данных при чтении из порта дублирует состояние соответствующей ему линии шины адреса. Таким образом, сканирование клавиатуры осуществляется путем выставления уровня лог.0 на одну из линий шины адреса при чтении из порта ххFEh, наличие уровня лог.0 в одном из битов 4...0 шины данных говорит о том, что соответствующая клавиша в данный момент нажата. В таблице 2.3 указаны адреса портов, используемые для сканирования горизонтальных рядов клавиатуры.

Таблица 2.3

Порт	Шины адреса/данных	D0	D1	D2	D3	D4	D4	D3	D2	D1	D0	Шины адреса/данных	Порт
F7FEh	A11	1	2	3	4	5	6	7	8	9	0	A12	EF FEh
FBFEh	A10	Q	W	E	R	T	Y	U	I	O	P	A13	DF FEh
FDFEh	A9	A	S	D	F	G	H	J	K	L	ENT	A14	BF FEh
FEFEh	A8	CS	Z	X	C	V	B	N	M	SS	SPC	A15	7F FEh

## 2.5. Порты управления диспетчером памяти

### 2.5.1. Порты хFF7h (запись, доступен только в режиме DOS)

Группа из 4-х портов управления диспетчером памяти (3FF7h, 7FF7h, BFF7h, FFF7h, дешифрация адресов полная). Биты A14, A15 шины адреса определяют окно в адресном пространстве процессора в активной карте памяти, в которое включается страница, номер которой определяется инверсными значениями битов 5..0 записанного в порт числа. Неактивная карта памяти не изменяется. Номер активной карты памяти (0 или 1) определяется битом 4 порта 7FFDh.

A14=0, A15=0 (порт 3FF7h): 0 окно (адреса 0 ... 3FFFh);  
A14=1, A15=0 (порт 7FF7h): 1 окно (адреса 4000h ... 7FFFh);  
A14=0, A15=1 (порт BFF7h): 2 окно (адреса 8000h ... BFFFh);  
A14=1, A15=1 (порт FFF7h): 3 окно (адреса C000h ... FFFFh).

Назначение битов шины данных:

bit 7=0: в текущем окне диспетчер памяти работает в режиме адресации страниц через порты хxF7;

bit 7=1: в текущем окне диспетчер памяти работает в режиме адресации страниц через порт 7FFDh (режим Pentagon-1024);

bit 6=0: в выбранном окне проецируются страницы ПЗУ;

bit 6=1: в выбранном окне проецируются страницы ОЗУ;

bit 5... bit 0 – инверсные биты номера подключаемой страницы ОЗУ.

При работе с портами хFF7h в режиме проецирования страниц ПЗУ доступна коммутация только 4 страниц ПЗУ, значения битов 2...5 игнорируются. При работе в режиме проецирования страниц ОЗУ доступна коммутация 64 страниц ОЗУ (младший мегабайт ОЗУ).

### 2.5.2. Порты x7F7h (запись, доступны только в режиме DOS)

Группа из 4-х портов управления диспетчером памяти (37F7h, 77F7h, B7F7h, F7F7h, дешифрация адресов полная). Биты A14, A15 шины адреса определяют окно в адресном пространстве процессора в активной карте памяти, в которое включается страница, номер которой определяется инверсными битами записанного в порт числа. Неактивная карта памяти не изменяется. Номер активной карты памяти (0 или 1) определяется битом 4 порта 7FFDh.

A14=0, A15=0 (порт 37F7h): 0 окно (адреса 0 ... 3FFFh);  
A14=1, A15=0 (порт 77F7h): 1 окно (адреса 4000h ... 7FFFh);  
A14=0, A15=1 (порт B7F7h): 2 окно (адреса 8000h ... BFFFh);  
A14=1, A15=1 (порт F7F7h): 3 окно (адреса C000h ... FFFFh).

Назначение битов шины данных:

bit 7... bit 0 – инверсные биты номера подключаемой страницы ОЗУ.

Если ранее был выбран режим проецирования ПЗУ в заданном окне (через порты xFF7h), то при записи в порты x7F7h этот режим заменяется на режим проецирования ОЗУ.

При записи в порты x7F7h диспетчер памяти в текущем окне переходит в работу в режиме адресации страниц через порты xxF7.

При работе в режиме проецирования страниц ОЗУ доступна коммутация 128 страниц ОЗУ (2 Мб ОЗУ). Старший бит номера страницы игнорируется.

### 2.5.3. Порты xxBEh (чтение)

Группа портов предназначена для определения номера текущей страницы памяти в заданном окне. Номера возвращаются в неинвертированном виде. Дешифрация портов полная. Доступные адреса:

00BEh: номер страницы ОЗУ в 0 окне 0 карты памяти (адреса 0 ... 3FFFh);  
01BEh: номер страницы ОЗУ в 1 окне 0 карты памяти (адреса 4000h ... 7FFFh);  
02BEh: номер страницы ОЗУ во 2 окне 0 карты памяти (адреса 8000h ... BFFFh);  
03BEh: номер страницы ОЗУ в 3 окне 0 карты памяти (адреса C000h ... FFFFh);  
04BEh: номер страницы ОЗУ в 0 окне 1 карты памяти (адреса 0 ... 3FFFh);  
05BEh: номер страницы ОЗУ в 1 окне 1 карты памяти (адреса 4000h ... 7FFFh);  
06BEh: номер страницы ОЗУ во 2 окне 1 карты памяти (адреса 8000h ... BFFFh);  
07BEh: номер страницы ОЗУ в 3 окне 1 карты памяти (адреса C000h ... FFFFh);

## 2.6. Регистры RTC и CMOS-памяти

CMOS память представляет собой массив статического ОЗУ с питанием от автономной батарейки, в котором можно хранить информацию о текущей конфигурации системы. *Внимание: во избежание преждевременного разряда батарейки, ее нужно устанавливать только при включенном основном питании платы (дальнейшие циклы выключения/включения основной платы на работу CMOS не повлияют). Подробнее см. errata sheet LPC2368.*

### **2.6.1. DFF7h (запись) – регистр адреса ячейки (физический адрес %1101111111110111)**

В регистре адреса указывается номер ячейки CMOS, доступ к которой можно получить через регистр данных. Количество ячеек – 64.

### **2.6.2. BFF7h (чтение/запись) – регистр данных CMOS (физический адрес %1011111111110111)**

Через регистр данных происходит чтение из ячейки CMOS или запись в ячейку CMOS, номер которой задан в регистре адреса ячейки.

### **2.6.3. Особенности реализации RTC и CMOS-памяти**

Ячейки с адресами 00h – 2Eh – служебные. Назначение ячеек в соответствии с таблицей 2.4.

Таблица 2.4.

<b>Адрес</b>	<b>Функция</b>
00h	время (секунды), формат BCD
01h	не используется
02h	время (минуты), формат BCD
03h	не используется
04h	время (часы), формат BCD
05h	не используется
06h	дата (день недели)
07h	дата (число), формат BCD
08h	дата (месяц), формат BCD
09h	дата (две последние цифры года), формат BCD
0Ah	ячейка всегда выдает значение 20h
0Bh	ячейка всегда выдает значение 02h
0Ch	не используется
0Dh	не используется
0Eh	режим работы памяти (48/128/all)
0Fh	не используется
11h	ячейка всегда выдает значение AAh
12h	флаг "user message", если = "G", то вместо стандартного "MR GLUK RESET SERVICE Vx.xx" будет выводиться сообщение из CMOS-памяти (ячейки 13h ... 2Eh). Сообщение должно заканчиваться байтом FFh
13h ... 2Eh	Текстовое сообщение, выводимое на экран в меню Gluk Reset Service

## **2.7. Порты Kempston Mouse Interface**

Поддерживаются трехкнопочные мышки PS/2 типа, а также колесо прокрутки (при наличии)

### **2.7.1. Порт FADFh (чтение) (физический адрес %1111101011011111) – состояние кнопок мышки**



bit 0 – RMB,  
bit 1 – LMB,  
bit 2 – MMB,  
bit 3 – не используется,  
bit 4 ... 7 – счетчик колеса прокрутки.

### **2.7.2. Порт FBDFh (чтение) (физический адрес %111110111101111) – координата X**

Отображает перемещение указателя мышки по горизонтали.

### **2.7.3. Порт FFDFh (чтение) (физический адрес %111111111101111) – координата Y**

Отображает перемещение указателя мышки по вертикали.

## **2.8. Интерфейс SPI (SD-CARD)**

Для подключения SD-карты реализован последовательный интерфейс передачи данных SPI. Программно интерфейс доступен с помощью двух портов ввода-вывода: порта конфигурации 77h и порта данных 57h.

### **2.8.1. Порт конфигурации SPI 77h (обычный режим), 57h (режим DOS) (чтение/запись)**

Физический адрес %xxxxxxxx01110111 в обычном режиме и %1xxxxxxxx01010111 в режиме DOS.

#### **Запись:**

bit 0 – питание SD-карты (0 – выключено, 1 - включено)  
bit 1 – управление сигналом CS  
bit 2..7 – не используются

#### **Чтение:**

bit 0 – если 0 – SD-карта установлена, 1 – SD-карта отсутствует  
bit 1 - если 1 – то на карте включен режим Read only, если 0 – режим Read only не включен  
bit 2..7 – не используются.

### **2.8.2. Порт данных SPI xx57h (чтение/запись)**

Физический адрес %xxxxxxxx01010111 в обычном режиме и при чтении в режиме DOS, %0xxxxxxxx01010111 при записи в режиме DOS. Порт используется для обмена данными по SPI-интерфейсу. Временная диаграмма передачи байта данных по SPI показана на рис.1.

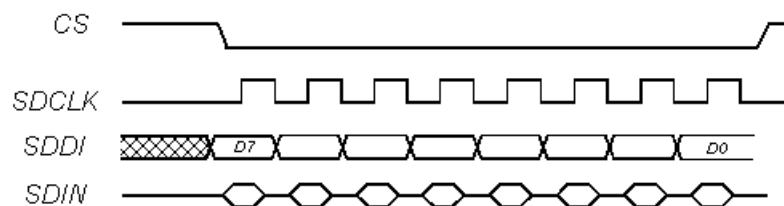


Рис.1. Временная диаграмма передачи байта данных по SPI

Тактирование (сигнал SDCLK) осуществляется автоматически при любом обращении к порту данных SPI. При этом формируются 8 тактовых импульсов на выходе SDCLK, на выход SDDI поступают данные из буфера записи последовательно от старшего бита к младшему с каждым фронтом сигнала SDCLK. Буферный регистр порта 57h, используемый для чтения, заполняется данными со входа SDIN последовательно от старшего бита к младшему с каждым фронтом сигнала SDCLK. При чтении из порта 57h выдается значение, записанное в буфер чтения SPI во время предыдущей транзакции, а в буфер записи автоматически записывается число FFh.

## 2.9. Порты эмулятора Beta Disk Interface

Все порты эмулятора Beta Disk Interface (BDI) доступны только в режиме DOS. Эмулятор BDI работает аналогично BDI, однако вместо floppy-диска использует образ дискеты, расположенный в старшем мегабайте ОЗУ. Образ диска загружается сверху вниз в страницы 118 ... 78.

### 2.9.1. Регистр команд (запись) / статуса (чтение) xx1Fh (физический адрес %xxxxxxxx000xxx11)

Эмулирует регистры команд/статуса KP1818BG93.

### 2.9.2. Регистр дорожки (чтение/запись) xx3Fh (физический адрес %xxxxxxxx001xxx11)

Эмулирует регистр дорожки KP1818BG93.

### 2.9.3. Регистр сектора (чтение/запись) xx5Fh (физический адрес %xxxxxxxx010xxx11)

Эмулирует регистр сектора KP1818BG93.

### 2.9.4. Регистр данных (чтение/запись) xx7Fh (физический адрес %xxxxxxxx011xxx11)

Эмулирует регистр данных KP1818BG93.

### 2.9.5. Системный регистр BDI (чтение/запись) xxFFh (физический адрес %xxxxxxxx111xxx11)

Эмулирует системный регистр BDI.

## 2.10. Порты музыкального синтезатора (AY-3-8910/YM2149F)

### 2.10.1. FFFDh (запись) (физический адрес %11xxxxxxxxxxxx01)

Выбор номера регистра AY/YM.

В системе аппаратно реализован Turbo Sound, т.е. для синтеза звука доступно 2 музыкальных чипа AY/YM, но для программирования по портам доступен только один. Выбор текущего чипа происходит путем задания номера регистра, неиспользуемого звуковым чипом, а именно: FEh – выбор первого чипа; FFh – выбор второго чипа.

### 2.10.2. FFFDh (чтение) (физический адрес %11xxxxxxxxxxxx01)

Чтение содержимого регистра AY/YM.

### 2.10.3. BFFDh (запись) (физический адрес %10xxxxxxxxxxxx01)

Запись в регистр AY/YM.

## 2.11. Порт COVOX ххFBh (запись) (физический адрес %xxxxxxxx1111011)

Число, записанное в порт, выводится в аудио-ЦАП. Производится суммирование с данными, выводимыми из AY/YM/beeper без проверки переполнения. Данные, записанные в порт, автоматически сбрасываются в 0 при сбросе компьютера.

## 2.12. Порты интерфейса RS-232 (UART)

Реализован упрощенный интерфейс RS-232 с сигналами TXD, RXD, RTS, CTS на основе стандарта 16550 с поддержкой маскируемых прерываний. Сигналы DTR, DSR, RI не реализованы. Передача данных происходит через два буфера FIFO размером в 16 слов, FIFO всегда включено. Обмен данными с пользовательской программой происходит через набор из 8 регистров, каждому соответствует свой порт ввода-вывода. Физическая адресация портов следующая:

%11111<reg\_number>11101111, где reg\_number – 3-битное число, соответствующее номеру регистра. Список регистров приведен в таблице 2.5.

Таблица 2.5.

Адрес порта	Номер регистра	Регистр
F8EFh, чтение/запись	%000	Если бит 7 регистра LCR = 0, то DAT, регистр данных UART; Если бит 7 регистра LCR = 1, то DLL, младший регистр делителя;
F9EFh, чтение/запись	%001	Если бит 7 регистра LCR = 0, то IER, регистр разрешения прерываний; Если бит 7 регистра LCR = 0, то DLM, старший регистр делителя;

FAEFh, чтение/запись	%010	Чтение: ISR – регистр статуса прерываний; Запись: FCR – регистр управления FIFO;
FBEFh, чтение/запись	%011	LCR – регистр управления линией
FCEFh, чтение/запись	%100	MCR – регистр управления модемом
FDEFh, чтение	%101	LSR – регистр статуса линии
FEEFh, чтение	%110	MSR – регистр статуса модема
FFEFh, чтение/запись	%111	SPR – пользовательский регистр

**2.12.1. Регистр данных DAT** используется для обмена данными.

**2.12.2. Регистры делителя DLM, DLL** задают скорость обмена данными по интерфейсу в соответствии с соотношением  

$$\text{baudrate} = 115200 / (\text{DLM} * 256 + \text{DLL})$$

**2.12.3. Регистр управления FIFO (FCR)**

bit 7 ... 6 задают величину заполненности FIFO, при которой произойдет прерывание receiver\_data\_available\_interrupt: %00 – 1 символ, %01 – 4 символа; %10 – 8 символов, %11 – 14 символов;

bit 5 ... 3 не используются;

bit 2: XMIT FIFO reset – сброс FIFO передатчика. При записи “1” в этот бит сбрасываются в 0 указатели на номер записываемого/считываемого в/из FIFO символа, сбрасывается в 0 счетчик записанных символов, устанавливается флаг transmitter\_empty в регистре LSR. Значение “1”, записанное в этот бит, сбрасывается автоматически;

bit 1: RCVR FIFO reset – сброс FIFO приемника. При записи “1” в этот бит сбрасываются в 0 указатели на номер записываемого/считываемого в/из FIFO символа, сбрасывается в 0 счетчик записанных символов, сбрасывается флаг data\_received в регистре LSR. Значение “1”, записанное в этот бит, сбрасывается автоматически;

bit 0: не используется.

**2.12.4. Регистр управления линией (LCR)**

bit 7: DL enable. Когда установлен в “1”, номерам регистров %000 и %001 ставятся в соответствие регистры DLL и DLM соответственно. Когда сброшен в 0, номерам регистров %000 и %001 ставятся в соответствие регистры DAT и IER соответственно;

bit 6..5: не используется;

bit 4: Выбор метода расчета бита четности. Если установлен в “1”, то используется even parity, если сброшен в “0”, то используется odd parity. Бит четности присутствует в послылке, только если установлен бит parity\_enable;

bit 3: parity\_enable. Если установлен в “1”, то в послылку включается бит четности, если сброшен в “0”, то бит четности отсутствует в послылке;

bit 2: stop\_bits. Количество стоповых битов в послылке. Если сброшен в “0”, то передается один стоповый бит, если установлен в “1”, то передается два стоповых бита;

bit 1..0: word\_length. Длина слова данных. %00 – 5 бит, %01 – 6 бит, %10 – 7 бит, %11 – 8 бит.

#### **2.12.5. Регистр управления модемом (MCR)**

bit 7..2: не используются;

bit 1: RTS. При записи “1” сигнал RTS устанавливается в “1”. При записи “0” сигнал RTS управляется автоматически и устанавливается в “1”, когда FIFO приемника заполнено наполовину, сбрасывается в “0”, когда FIFO приемника заполнено менее чем наполовину;

bit 0: не используется.

#### **2.12.6. Регистр статуса линии (LSR)**

bit 7: Бит устанавливается в “1”, если возникает хотя бы одна из ошибок parity\_error, framing\_error или break\_interrupt;

bit 6: transmitter empty. Устанавливается в “1”, если FIFO и сдвигающий регистр передатчика пустые;

bit 5: THR empty. Устанавливается в “1”, если FIFO передатчика пустое;

bit 4: break\_interrupt indicator. Устанавливается в “1”, если вход приемника удерживается в состоянии логического “0” в течение времени, превышающего время передачи одного символа (start\_bit + data\_bits + parity\_bit + stop\_bit(s)). Бит автоматически сбрасывается при чтении из LSR;

bit 3: framing\_error. Устанавливается в “1”, если при приеме символа не обнаружен stop\_bit. Бит автоматически сбрасывается при чтении из LSR;

bit 2: parity\_error. Устанавливается в “1”, если при приеме символа не совпал parity\_bit. Бит автоматически сбрасывается при чтении из LSR;

bit 1: overrun\_error. Устанавливается в “1” при переполнении FIFO приемника. Бит автоматически сбрасывается при чтении из LSR;

bit 0: receiver\_data\_ready. Устанавливается в “1”, если FIFO приемника содержит хотя бы один символ (не пустое). Бит сбрасывается в “0” после прочтения всех символов, содержащихся в FIFO приемника.

#### **2.12.7. Регистр статуса модема (MSR)**

bit 7: CD status. Всегда “1”;

bit 6: RI status. Всегда “0”;

bit 5: DSR status. Всегда “1”;

bit 4: CTS status. Транслирует состояние линии CTS интерфейса;

bit 3..1: Не используются, всегда “0”;

bit 0: CTS change. Устанавливается в “1”, если произошло изменение состояния линии CTS по сравнению с последним прочитанным значением. Бит автоматически сбрасывается при чтении из MSR.

#### **2.12.7. Пользовательский регистр (SPR)**

Может быть использован для хранения пользовательских оперативных данных.

#### **2.12.8. Регистр управления прерываниями (IER)**

bit 7..4: Не используются;

bit 3: Разрешает прерывание `modem_status_interrupt`. Прерывание происходит при изменении состояния линии CTS по сравнению с последним прочитанным значением. Флаг прерывания сбрасывается при чтении из MSR.

bit 2: Разрешает прерывание `receiver_line_status_interrupt`. Прерывание происходит при возникновении любой из ошибок `parity_error`, `framing_error`, `overrun_error` или события `break_interrupt`. Флаг прерывания сбрасывается после чтения из LSR (в случае `parity_error`, `framing_error` или `break_interrupt`) или после чтения из FIFO (в случае `overrun_error`);

bit 1: Разрешает прерывание `transmitter_holding_register_empty_interrupt`. Прерывание происходит после начала передачи по интерфейсу последнего символа, хранящегося в FIFO передатчика. Флаг прерывания сбрасывается после записи в FIFO передатчика хотя бы одного символа;

bit 0: Разрешает прерывания `receiver_data_available_interrupt` и `fifo_timeout_interrupt`. Прерывание `receiver_data_available_interrupt` происходит, когда FIFO заполняется до уровня, заданного в битах 7..6 регистра FCR. Флаг прерывания `receiver_data_available_interrupt` сбрасывается, когда заполнение FIFO становится ниже заданного уровня. Прерывание `fifo_timeout_interrupt` происходит, когда выполняются одновременно условия:

а) FIFO приемника не пустое;

б) с момента записи в FIFO приемника последнего принятого символа прошел интервал времени, равный времени передачи 4-х символов или с момента последнего чтения из FIFO приемника прошел интервал времени, равный времени передачи 4-х символов. Счетчик интервалов времени сбрасывается при приеме следующего символа или при чтении из FIFO приемника.

Флаг прерывания сбрасывается при чтении из FIFO приемника.

## 2.12.8. Регистр статуса прерываний (ISR)

bit 7..6: Эти биты дублируют бит 0 регистра FCR;

bit 5..4: Эти биты всегда равны “0”;

bit 3..1: %001 – нет прерывания, %000 - прерывание `modem_status_interrupt`, %010 – прерывание `transmitter_holding_register_empty_interrupt`, %100 - прерывание `receiver_data_available_interrupt` или `fifo_timeout_interrupt`, %110 - прерывание `receiver_line_status_interrupt`;

bit 0: Устанавливается в “1”, когда произошло любое разрешенное прерывание. Принимает значение “0”, когда сброшены флаги всех разрешенных прерываний.

Сигнал запроса маскируемого прерывания, подаваемый на вход INT центрального процессора, представляет собой логическое “И” сигнала кадрового прерывания, формируемого дисплейным контроллером и инверсным значением бита 0 регистра ISR статуса прерываний UART. В режиме 128k (при bit 2 порта EFF7h = “1”) невозможно отличить кадровое прерывание от прерывания UART, если они произошли одновременно. В расширенном режиме (при bit 2 порта EFF7h = “0”) можно однозначно идентифицировать кадровое прерывание по состоянию бита 5 порта FEh (см. раздел 2.4). При разработке программного обеспечения, использующего прерывания UART, следует иметь в виду, что сигнал INT будет активным до тех пор, пока не будут выполнены условия сброса флагов всех разрешенных прерываний, поэтому, во избежание

многократного вызова обработчика маскируемых прерываний, целесообразно делать проверку состояния бита 0 регистра ISR UART перед выходом из обработчика прерывания.

### 3. Работа с графическими режимами

#### 3.1. Управление цветовой палитрой

Палитра позволяет задать отображение любого цвета в виде набора из 5 градаций яркости компонентов R, G, B. По умолчанию используется стандартная ZX-Spectrum палитра. Для программного изменения цветовой палитры необходимо осуществить запись в порт `xxFFh` (при отключенном режиме DOS, или при включенном режиме DOS после обращения к порту `xx77h` со сброшенным битом A14 (см. п.2.3)). При записи в порт `xxFFh` происходит подмена цвета, компоненты которого определены текущими параметрами порта `xxFEh` в соответствии с таблицей 2.3

Таблица 2.3

Код цвета *	I	G	R	B
Параметр порта <code>xxFEh</code>	<code>border_3</code> **	Бит 2 порта <code>xxFEh</code>	Бит 1 порта <code>xxFEh</code>	Бит 0 порта <code>xxFEh</code>

\* Коды цветов: I – яркость (bright), G – зеленая компонента, R – красная компонента, B – синяя компонента

\*\* Параметр `border_3` определяется инверсным битом A3 шины адреса при записи в порт `xxFEh`.

на цвет, компоненты которого определены текущими параметрами порта `xxFFh` в соответствии с таблицей 2.4:

Таблица 2.4

Код цвета *	R4	R3	R2	R1	R0	G4	G3	G2	G1	G0	B4	B3	B2	B1	B0
Параметр порта <code>xxFFh</code> **	D1	D6	A9	A14	лог.1	D4	D7	A12	A15	лог.1	D0	D5	A8	A13	лог.1

\* Используется 5-битная кодировка цветов, младший бит всегда равен логической 1.

\*\* Параметры порта `xxFFh`: Dx – биты шины данных, записываемые в порт, Axx – биты старшей половины шины адреса при обращении к порту `xxFFh`.

При работе с портами `xxFFh` в режиме DOS необходимо помнить, что этот же порт используется эмулятором Beta Disk Interface, поэтому биты 2 и 3 этого порта при записи в режиме DOS должны быть установлены в лог.1.

Возможность программного управления палитрой блокируется при включении режима 128k установкой в лог.1 бита 2 порта `EFF7h`.

#### 3.2. Стандартный ZX-режим

Выборка данных производится из страницы 5(7). Пиксели каждой строки состоят из бит байтов данных (порядок вывода на экран - от старшего бита к младшему). Одна строка занимает 32 байта. Смещения байтовых строк вычисляются из битов номера строки Y ( $Y=0..191$ ,  $Y=0$  для верхней строки) путем составления из них байта в следующем порядке:  $byte = [bit7, bit6, bit2, bit1, bit0, bit5, bit4, bit3]$ . Для вычисления смещения от начала страницы  $zx\_offset$  полученный байт нужно умножить на 32:  $zx\_offset = byte \cdot 32$ .

Цветовая схема режима разбивается на квадраты (знакоместа) размером 8x8 пикселей. В пределах одного знакоместа можно с помощью одного байта задать 4 атрибута: цвет чернил (ink, задается 3 битами, определяющими цветовые компоненты G, R, B), цвет фона (paper, задается 3 битами, определяющими цветовые компоненты G, R, B), уровень яркости (bright, 1 бит), режим мерцания (flash, 1 бит). Пиксель отображается цветом ink, если соответствующий ему бит данных установлен в лог.1, в противном случае он отображается цветом paper. Уровень яркости (обычная/повышенная) определяется битом bright. Если установлен бит flash, то при отображении знакоместа цвета ink и paper меняются местами с частотой 2 Гц. Смещения атрибутов от начала страницы вычисляются следующим образом:  $attroffset = 1800h + Y \cdot 32 + X$ , где X,Y — координаты знакоместа (0,0 - верхнее левое). Биты в байте атрибутов имеют следующее значение:

- bit 7 – атрибут flash,
- bit 6 – атрибут bright,
- bit 5 – цвет paper, компонента G,
- bit 4 – цвет paper, компонента R,
- bit 3 – цвет paper, компонента B,
- bit 2 – цвет ink, компонента G,
- bit 1 – цвет ink, компонента R,
- bit 0 – цвет ink, компонента B.

### 3.3. Pentagon 16 color (256x192), 16 цветов

В данном режиме каждый пиксель отображается любым из 16 цветов и кодируется 4-мя битами в формате IGRB, где I – яркость, GRB – цветовые компоненты. Один байт памяти содержит информацию о 2-х выводимых пикселях. При этом размер экрана соответствует стандартному для ZX-Spectrum (256x192), поэтому адресацию данных удобно вычислять по аналогии с ZX-режимом, введя условное разбиение экрана на знакоместа. Для каждого знакоместа вычисляется параметр  $zx\_offset$  (см. п.2.4.2). Линейка из 8 пикселей кодируется 4 байтами (порядок вывода на экран – от старшего байта к младшему), адреса которых вычисляются следующим образом:

- Byte\_0: страница 4(6), смещение =  $zx\_offset$ ;
- Byte\_1: страница 5(7), смещение =  $zx\_offset$ ;
- Byte\_2: страница 4(6), смещение =  $zx\_offset + 2000h$ ;
- Byte\_3: страница 5(7), смещение =  $zx\_offset + 2000h$ .

Назначение битов в байтах:

- bit 7 – I (правый пиксель),



bit 6 – I (левый пиксель),  
bit 5 – G (правый пиксель),  
bit 4 – R (правый пиксель),  
bit 3 – B (правый пиксель),  
bit 2 – G (левый пиксель),  
bit 1 – R (левый пиксель),  
bit 0 – B (левый пиксель).

### **3.4. ATM hardware multicolor 640x200**

Разделим массив пикселей 640x200 на блоки, каждый высотой 1 пиксель и шириной 16 (блоки 16x1). Введём координаты таких блоков X,Y (верхний левый блок – (0,0), нумерация слева-направо, сверху-вниз, X=0..39, Y=0..199). Введём смещение  $offset = X + Y \cdot 40$ . Для отображения блока пикселей считываются 4 байта по следующим адресам:

Byte\_0 — страница 1(3), смещение = offset;  
Byte\_1 — страница 5(7), смещение = offset;  
Byte\_2 — страница 1(3), смещение = offset + 2000h;  
Byte\_3 — страница 5(7), смещение = offset + 2000h.

В пределах каждого блока есть два байта пикселей и два байта атрибутов. Для левых 8 пикселей блока байт пикселей – Byte\_1, байт атрибутов – Byte\_0; для правых 8 пикселей - соответственно Byte\_3 и Byte\_2. Атрибутами задается 2 цвета: цвет чернил (ink, кодируется 4 битами в формате IGRB) и цвет фона (paper, кодируется 4 битами в формате IGRB). Пиксель отображается цветом ink, если соответствующий ему бит данных установлен в лог.1, в противном случае он отображается цветом paper. Назначение битов байта атрибутов следующее:

bit 7 – цвет paper, компонента I,  
bit 6 – цвет ink, компонента I,  
bit 5 – цвет paper, компонента G,  
bit 4 – цвет paper, компонента R,  
bit 3 – цвет paper, компонента B,  
bit 2 – цвет ink, компонента G,  
bit 1 – цвет ink, компонента R,  
bit 0 – цвет ink, компонента B.

### **3.5 ATM 320x200, 16 цветов**

Массив пикселей 320x200 разделяется на блоки 8x1. Введем координаты X,Y аналогично режиму 640x200 hardware multicolor (см. п.3.4). Требуемые для отображения блока 4 байта считываются по тем же адресам, что и в режиме 640x200 hardware multicolor. Составление пикселей из этих 4 байт производится так же, как и в режиме Pentagon 16 color (см. п.3.3).

### **3.6 ATM textmode 80x25**

Массив отображаемых символов разбивается на блоки 2x1, введем координаты блоков X,Y (X=0..39, Y=0..24). В пределах блока коды левого и правого символов обозначим lsym и rsym, а также соответствующие им байты атрибутов latr и ratr считываются по адресам:

lsym: страница 5(7), смещение =  $01C0h + Y \cdot 64 + X$

latr: страница 1(3), смещение =  $21C0h + Y \cdot 64 + X$

rsym: страница 5(7), смещение =  $21C0h + Y \cdot 64 + X$

ratr: страница 1(3), смещение =  $01C1h + Y \cdot 64 + X$

На каждый символ байт атрибутов применяется аналогично режиму ATM hardware multicolor 640x200 (см. п.3.4).

## 4. Подключение

Плата имеет стандартный форм-фактор microATX и может быть установлена в соответствующий корпус.

В качестве источника питания может быть использован блок питания АТХ, для него предусмотрен разъем X4. На плате выведен джампер (рядом с разъемом) для подключения кнопки включения/выключения питания (обычная кнопка на замыкание без фиксации). Однократное нажатие кнопки включает питание, повторное нажатие – выключает.

Допускается использовать не-АТХ блок питания (реально для платы нужно только +5В (источник питания должен быть рассчитан на ток не менее 1 .. 2 А (с учетом потребления возможных периферийных устройств)), которые можно подать на разъем X11, +12В на плате нигде не используются и идут транзитом в слоты ZX-BUS).

Монитор (SVGA) подключается к разъему X10, PS2 клавиатура и мышь к разъемам X7 и X6 соответственно. Звуковые колонки подключаются к разъему X14, его сигналы продублированы и дополнены другими в разъеме X17.

## 5. Общие сведения о текущих прошивках FPGA и MCU

По состоянию на 14.02.2024:

5.1. Прошивки ПЗУ ZX-Spectrum: SOS-48 (стандартная прошивка © 1982 Sinclair Research Ltd), TR-DOS 6.11E, Gluk Reset Service 6.63R, SOS-128, дополнительно загружается программа Fatall для работы с файлами на SD-картах и IDE устройствах.

После подачи питания микроконтроллер (далее - MCU) производит конфигурирование ПЛИС (далее – FPGA) и заливку прошивок ПЗУ ZX-Spectrum, а также код программы fatall в оперативную память (с защитой от записи) из собственной flash-памяти или SD-карты с файловой системой FAT32. Если в корне SD-карты при включении питания будет обнаружен каталог с названием “firmware”, содержащий файлы PaE.rbf (прошивка FPGA), gluk.rom, basic128.rom, trdos.rom, basic48.rom и fatall.rom, то найденные файлы будут загружены с SD-карты, при отсутствии любого из указанных файлов соответствующий ему образ прошивки будет загружен из собственной flash-памяти MCU. Кроме того, при обнаружении в каталоге “firmware” файла test.trd он будет загружен в RAM-диск. После завершения конфигурирования FPGA и в процессе загрузки прошивок на экране отображается фирменная заставка. По окончании загрузки на экран выводится стартовое меню Gluk Reset Service. Прошивки ПЗУ загружаются в следующие страницы ОЗУ (старший мегабайт, доступен через диспетчер памяти, см. раздел 2.5): 48h – Gluk Reset Service, 4Ah – basic-128, 49h – tr-dos, 4Bh – basic-48, 4Ch – fatall. Помимо этого в старшем мегабайте находится RAM-диск, используемый в TR-DOS в качестве диска D и эмулятором Beta Disk Interface в качестве диска A. RAM-диск занимает страницы с 76h по 4Eh и растет сверху-вниз, т.е. начало соответствует странице 76h.

В Gluk Reset Service реализована возможность запуска операционной системы NedoOS по нажатию на клавишу 5. При этом должна быть установлена SD-карта с операционной системой в корневом каталоге. Для нормального запуска системы нужно переименовать файл osp26sd.\$c в sd\_boot.\$c.

Запуск программы Fatall для работы с SD-картой или IDE-устройством с FAT32 возможен после нажатия клавиши “F” либо выбором соответствующего пункта в меню Gluk Reset Service. Перед началом работы с RAM-диск после включения питания (если ранее не был загружен файл test.trd) его необходимо разметить, выбрав пункт Kills/RD Fido 896k.

5.2. В прошивке FPGA реализовано:

Стандартный режим: Пентагон-1024: ZX-видеорежим, развертки по стандарту “Пентагон”, 1024к памяти через порт 7FFD, режим Pentagon 16 color, реализованы интерфейсы IDE (Nemo) и SD-card (ZC), Kempston Mouse Interface, RTC, CMOS-память.

Дополнительные возможности: диспетчер памяти с управлением через порты xFF7h и x7F7h (поддержано 1024/2048к ОЗУ), графические режимы ATM 320x200, ATM hardware multicolor 640x200, ATM textmode 80x25). В 2015 году был реализован аппаратный эмулятор BDI.

Кнопка “Reset” – F12 на PS/2 клавиатуре.

**Дополнительные функциональные клавиши:**

F10 – полный рестарт с перезагрузкой прошивок

F9 – запуск аппаратного отладчика (используется для разработки, в финальной версии прошивки, возможно, будет удален)

## 6. Загрузка и обновление программного обеспечения

Встроенное программное обеспечение (прошивки FPGA, ПЗУ ZX-Spectrum, прошивка самого MCU) находится во flash-памяти MCU. Программное обеспечение распространяется в виде hex-файла `rae_mcu.hex`. Для обновления прошивок можно воспользоваться одним из 2-х способов.

### 6.1. Прошивание через COM-порт с помощью первичного бутлоадера

Один из самых простых способов прошивания, при этом не требуется каких-либо программаторов, нужно только изготовить кабель для подключения платы к PC через COM-порт. К плате кабель подключается через разъем X9. Кабель DB9 -> IDC10 паяется 1 в 1 (т.е. 1й контакт разъема DB9 идет к 1-му контакту разъема IDC10, 2й – ко 2-му и т.д., 10 контакт IDC10 никуда не подключается).

Для загрузки прошивки потребуется программа Flash Magic, которая бесплатно скачивается на сайте <http://www.flashmagictool.com/>.

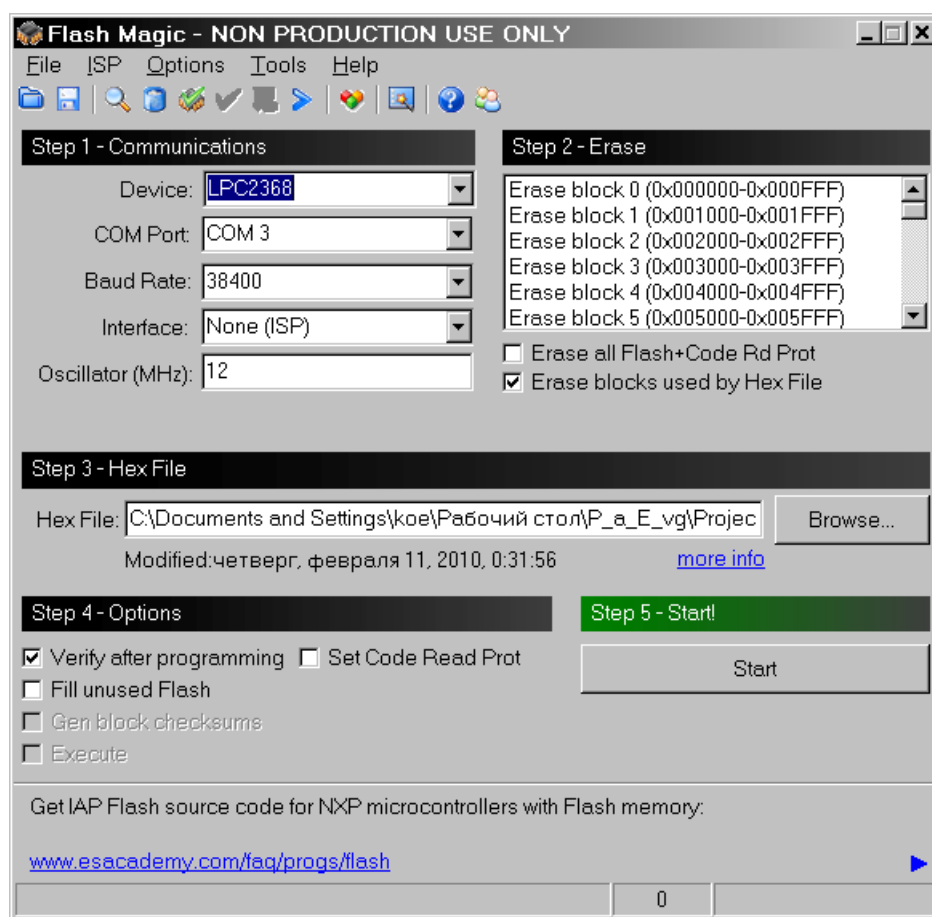


Рис.2. Настройки программы Flash Magic

В настройках программы (рис.2) нужно указать тип MCU – LPC2368, номер COM-порта, к которому подключена плата, скорость передачи данных (во избежании появления ошибок скорость не следует ставить более 38400 бит/с), интерфейс ISP, тактовую частоту основного кварцевого резонатора – 12 МГц, путь к hex-файлу и поставить галочки “Erase blocks used by Hex file” и “Verify

after programming”. Нажатие на кнопку старт начинает прошивку. В процессе прошивания должен моргать светодиод на плате, расположенный рядом с разъемом X9. Нужно прошить файл `rae_mcu.hex`.

## **6.2. Прошивка через JTAG с помощью программатора**

Для этого потребуется JTAG-адаптер (Keil U-Link, Segger или MT-Link JTAG programmer/debugger). Адаптер подключается к разъему X8. В случае питания адаптера от платы необходимо замкнуть перемычки, расположенные рядом с разъемом X8, в этом случае на контакты 1 и 2 разъема X8 будет подано напряжение питания +3.3В. Прошивка осуществляется с помощью программного обеспечения, распространяемого в комплекте с программатором.

## 7. Рекомендации по самостоятельной сборке

Для пайки удобнее использовать вариант монтажных схем с номиналами,

для разборательств - с позиционными обозначениями. При сборке платы каких-либо особенностей нет, все паяется по монтажным схемам, последовательность пайки элементов особого значения не имеет.

При пайке желательно соблюдать элементарные правила приличия (паяльник с гальванической развязкой от сети, если специально оборудованного заземления нет, то лучше и не заземлять паяльник вовсе (от батареи ни в коем случае нельзя), температура жала не более 350 град.С).

Перед первым включением можно установить все элементы, кроме индуктивностей, стоящих в фильтрах в цепях питания (так, чтобы цепи питания были оторваны от нагрузки). При этом нужно проверить правильность установки всех напряжений питания (3.3В, 1.2В), установив временный эквивалент нагрузки (резистор прибл. 100 Ом). Если напряжения питания в норме (отличаются от номиналов не более  $\pm 0.1\text{В}$ ), то можно подключать питания к ПЛИС и контроллеру, установив оставшиеся индуктивности. Рекомендую сделать эту проверку питания заранее, т.к. в случае каких-либо катаклизмов ПЛИС или контроллер могут выйти из строя, а перепаяивать их нелегко. Следует обратить внимание на индуктивность L3, ее нужно либо закортить, либо поставить очень малого номинала ( $\sim 100\text{ нГн}$ ).

Далее для оживления платы потребуется прошить контроллер в соответствии с разделом 6.



**Перечень элементов на плату Pentagon ver.2.666LE (редакция 11.10.2009)**

Тип	Количество	Позиционные обозначения	Примечания
<b>Микросхемы</b>			
EP2C8Q208C8N	1	DD1	Возможная замена EP2C8Q208I8N, EP2C8Q208C7N, EP2C8Q208I7N
LPC2368FBD100	1	DD6	
74ACT373	7	DD7, DD8, DD10, DD11, DD13, DD14, DD19	Корпус SOIC
74ACT374	4	DD12, DD15, DD17, DD20	Корпус SOIC
74ACT244	1	DD18	Корпус SOIC
74ACT245	1	DD16	Корпус SOIC
74ACT04	1	DD21	Корпус SOIC, можно заменить на 74AC04
K561ЛН2	1	DD23	
K561ТМ2	1	DD22	
LMC6484AIM	1	DA4	Можно заменить на другой КМОП ОУ (rail-to-rail) с аналогичной цоколевкой и питанием +5В
KP142ЕН19А	1	DA1	Можно заменить на TL431C
MAX232CSE	1	DD28	
SN74LVC8T245MDWREP	1	DD8	
K6R4008V1D-JI10	4	DD2, DD3, DD4, DD5	Можно заменить на CY7C1049DV33-10VXI
LM1117DT-ADJ	1	DA3	
<b>Транзисторы</b>			
KT3129A9	2	VT2, VT8	Можно заменить на BC857
KT3130A9	11	VT3, VT6, VT7, VT13, VT14, VT15, VT16, VT17, VT18, VT19, VT20	Можно заменить на BC847
KT972A	1	VT1	Можно заменить на KT972 с любой буквой
KT814A	1	VT4	Можно заменить на KT814 или KT816 с любой буквой
NTR1P02LT1G	1	VT5	Ставится на плату опционально вместо VT4
<b>Диоды</b>			
КД522Б	9	VD4, VD5, VD6, VD7, VD8, VD9, VD10, VD11, VD12	Можно заменить на КД521, КД522 с любой буквой, 1N4148
<b>SMD светодиоды</b>			
0805	7	HL4, HL5, HL6, HL7, HL9, HL10, HL11	Светодиоды любого цвета, типоразмер 0805

Резонаторы кварцевые			
12.000 МГц	1	ZQ1	Корпус усеченный с выводами (не SMD)
32768 Гц	1	ZQ5	
Резисторы SMD типоразмер 0805			
0	1	R128	
330	4	R194, R198, R199, R200	
1k	29	R98, R99, R100, R105, R208, R209, R28, R29, R31, R33, R35, R37, R39, R41, R43, R46, R56, R57, R58, R59, R60, R61, R62, R63, R111, R121, R159, R207, R226	
1.3k	3	R16, R21, R27	
2.2k	5	R122, R134, R139, R143, R149	
2.7k	3	R15, R22, R106	
3.3k	4	R130, R137, R142, R147	
4.7k	6	R109, R110, R132, R138, R141, R148	
5.1k	10	R14, R25, R118, R131, R136, R140, R146, R163, R188, R197	
5.6k	20	R4, R5, R6, R7, R8, R9, R10, R11, R12, R73, R74, R75, R76, R77, R78, R83, R201, R202, R203, R204	
10k	47	R3, R44, R45, R54, R55, R89, R90, R91, R92, R93, R94, R124, R127, R151, R154, R161, R162, R164, R166, R170, R171, R172, R173, R174, R175, R176, R177, R178, R179, R180, R181, R182, R183, R184, R185, R186, R187, R189, R190, R191, R195, R196, R205, R206, R210, R232, R246	
22k	1	R165	
27	2	R192, R193	
30k	1	R2	
33	3	R120, R125, R160	
33k	2	R114, R116	
47	3	R80, R81, R82	
47k	8	R79, R84, R85,	

		R107, R108, R19, R23, R113	
51k	3	R244, R247, R248	
56k	2	R64, R65	
75	6	R123, R153, R156, R157, R158, R224	
100	20	R76, R68, R69, R70, R71, R72, R86, R87, R96, R97, R119, R234, R235, R236, R237, R238, R239, R240, R241, R242	
100k	9	R115, R117, R133, R135, R144, R145, R167, R168, R169	
220	3	R126, R129, R150	
330	4	R1, R18, R20, R26	
330k	1	R231	
510	16	R30, R32, R34, R36, R38, R40, R42, R47, R48, R49, R50, R51, R52, R53, R152, R155	
560	4	R66, R88, R95, R245	
680	4	R17, R24, R112, R243	
680k	2	R230, R233	
<b>Резисторы C2-23, C2-33 0.125 Вт</b>			
2.2k	3	R101, R102, R104	
220	1	R103	
<b>Конденсаторы керамические SMD, типоразмер 0805, рабочее напряжение 50В (можно 16В)</b>			
0.1mkF	84	C1, C2, C3, C5, C12, C14, C15, C16, C17, C18, C19, C20, C21, C22, C23, C24, C25, C26, C27, C28, C29, C30, C31, C32, C33, C34, C35, C36, C37, C41, C44, C45, C46, C47, C53, C54, C57, C58, C60, C63, C65, C66, C67, C68, C69, C70, C72, C78, C79, C80, C81, C82, C83, C84, C87, C88, C91, C92, C93, C95, C96, C97, C98, C99, C100, C103, C106, C107, C108, C110, C111, C112, C113, C114, C115, C116,	

		C119, C123, C124, C125, C129, C130, C136, C162	
1mkF	18	C43, C50, C51, C56, C59, C71, C75, C76, C101, C105, C128, C139, C151, C179, C180, C181, C182, C183	
1nF	4	C49, C55, C61, C62	
1pF	3	C120, C121, C122	На плату можно не ставить
18pF	2	C127, C127	
22pF	2	C117, C118	
39pF	2	C85, C86	
100pF	3	C42, C52, C64	
<b>Конденсаторы танталовые SMD, тип “B”, рабочее напряжение 25В (допустимо 16В)</b>			
4.7mkF	4	C4, C48, C102, C104	Можно 4.7 ... 22 mkF
10mkF	6	C6, C8, C94, C109, C164, C165	Можно 10 ... 22 mkF
<b>Индуктивности типоразмер 1210, максимальный рабочий ток не менее 50 мА, активное сопротивление не более 10 Ом</b>			
10mkH	7	L1, L2, L3, L4, L5, L6, L7	L3 закоротить или поставить номинал до 100 нГн
<b>Разъемы</b>			
IDC10MS	7	X11, X15, X9, X13, X16, X17, X19	
IDC20MS	1	X8	
IDC40MS	1	X5	
SDC09W4	1	X3	
USB_A	1	X12	
ОПП-ВГ-68	1	X14	
Mini-DIN 6 pin (PS2)	2	X6, X7	
DHR-15F	1	X10	
SL-62	3	XS3, XS4, XS6	
ATX power connector	1	X4	
Battery connector	1	GB1	



