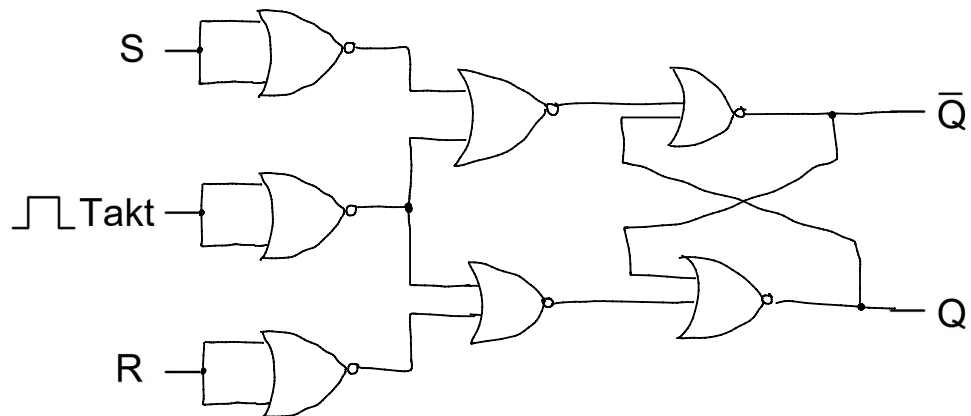


**Aufgabe 52: (H) Latch- bzw. Flip-Flop-Schaltungen**

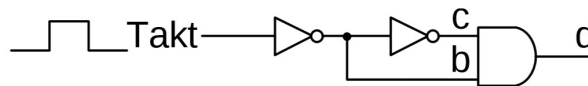
(11 Pkt.)

Bearbeiten Sie die folgenden Teilaufgaben zum Thema Schaltwerke:

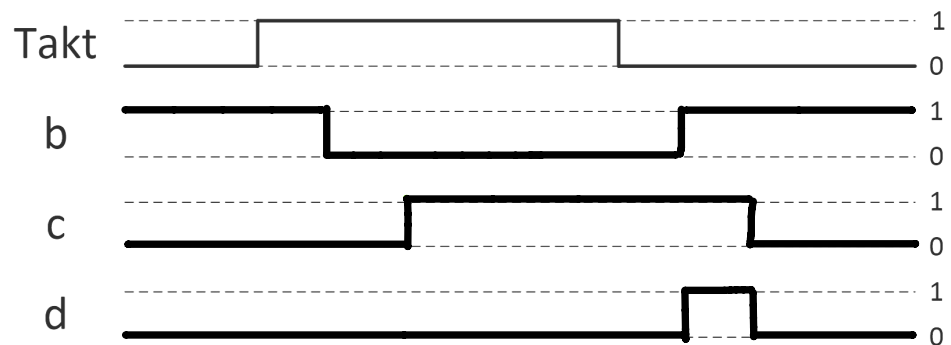
- a. Zeichnen Sie das Schaltnetz eines getakteten SR-Latch, indem Sie folgende Vorlage ergänzen. Verwenden Sie dabei ausschließlich **NOR-Gatter** und Leitungen.

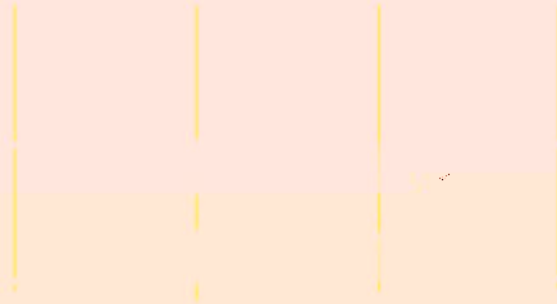


- b. Gegeben sei folgendes Schaltnetz eines Impulsgenerators.



Ergänzen Sie folgende Vorlage zu einem Impulsdiagramm für die Ausschnitte b, c, d basierend auf dem eingezeichneten Takt. Dabei verursacht jedes Gatter eine kurze aber nicht vernachlässigbare Verzögerung des Signals. Insbesondere ist die Verzögerung der NOT-Gatter größer als die des AND-Gatters.





(iii)  $S = 1, R = 1$   
Beide Bits werden zurückgesetzt

(iv) NAND-Gatter  
Zwei Eingänge

(i) flanken-  
gesteuert

(ii) (a NAND a)  
NAND (b NAND b)

(vi) Register