

4.15

4.15 设 CPU 共有 16 根地址线,8 根数据线,并用 \overline{MREQ} (低电平有效) 作访存控制信号, R/\overline{W} 作读/写命令信号(高电平为读,低电平为写)。现有这些存储芯片:ROM(2 K×8 位,4 K×4 位,8 K×8 位),RAM(1 K×4 位,2 K×8 位,4 K×8 位)及 74138 译码器和其他门电路(门电路自定)。

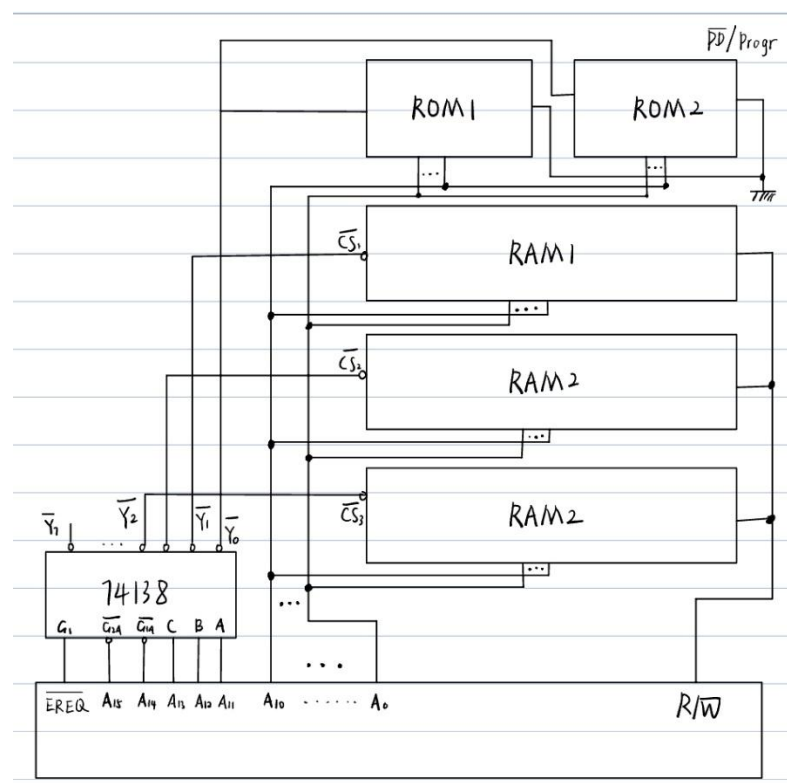
试从上述规格中选用合适的芯片,画出 CPU 和存储芯片的连接图。要求如下:

- (1) 最小 4 K 地址为系统程序区,4096~16383 地址范围为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出片选逻辑。

$16,384 = 2^{14}$, 故需要的总存储容量为 16K×8 位。

系统程序区使用 2 片 4K×4 位的 ROM, 位扩展; 用户程序区使用 3 片 4K×8 位的 RAM。

CPU 的 16 根地址线其中 12 根用于确定片内访存地址, 剩余 4 根用于生成片选信号。

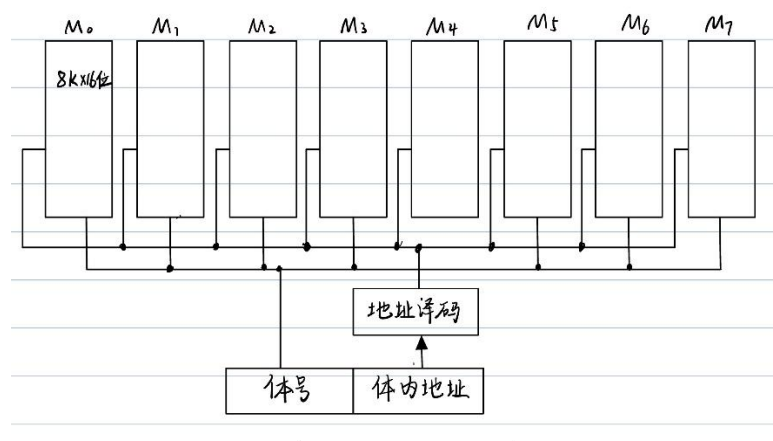


4.22

某机字长为 16 位, 常规的存储空间为 64 K 字, 若想不改用其他高速的存储芯片, 而使访存速度提高到 8 倍, 可采取什么措施? 画图说明。

可采取多体并行系统, 采用高位交叉顺序编址, 每个存储器容量为 8K×64 位, 地址的最高

3 位为存储器体号:



4.24

一个 4 体低位交叉的存储器, 假设存取周期为 T , CPU 每隔 $1/4$ 存取周期启动一个存储体,

试问依次访问 64 个字需多少个存取周期?

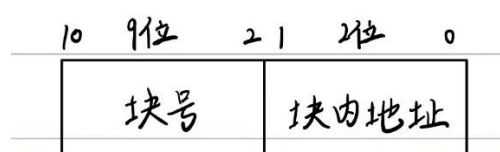
需要 $(64+4-1) \times 1/4 \approx 17$ 个存取周期

4.28

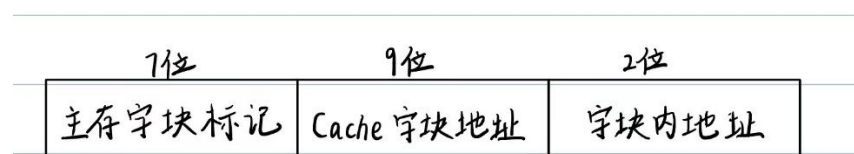
4.28 设主存容量为 256 K 字, Cache 容量为 2 K 字, 块长为 4。

- (1) 设计 Cache 地址格式, Cache 中可装入多少块数据?
- (2) 在直接映射方式下, 设计主存地址格式。
- (3) 在四路组相联映射方式下, 设计主存地址格式。
- (4) 在全相联映射方式下, 设计主存地址格式。
- (5) 若存储字长为 32 位, 存储器按字节寻址, 写出上述三种映射方式下主存的地址格式。

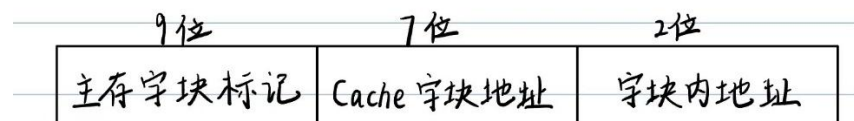
(1) 块长为 4 个字, 容量为 2K 字, 则共有 $2^9=512$ 块。Cache 地址格式为:



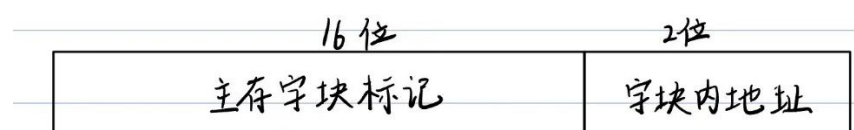
(2)



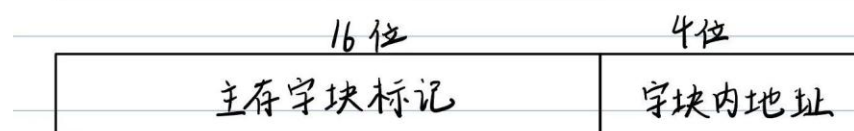
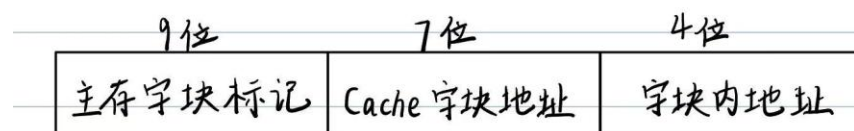
(3)



(4)



(5) 字长为 32bit, 则一个 Cache 块内有 $4 \times 4 = 16B$, 块内按字节寻址需要 4 位地址



4.29

4.29 假设 CPU 执行某段程序时共访问 Cache 命中 4 800 次, 访问主存 200 次, 已知 Cache 的存取周期是 30 ns, 主存的存取周期是 150 ns, 求 Cache 的命中率以及 Cache-主存系统的平均访问时间和效率, 试问该系统的性能提高了多少?

(1) 命中率 $h = 4800 / (4800 + 200) = 0.96$

(2) Cache-主存系统的平均访问时间 $t = 0.96 \times 30ns + 0.04 \times 150ns = 34.8ns$

(3) Cache-主存系统的效率 $e = 30 / 34.8 \times 100\% = 86.2\%$

(4) 以加速比衡量性能提高, $\text{Speedup} = 150\text{ns}/34.8\text{ns} = 4.31$, 即性能提高了 3.31 倍

4.32

4.32 设某机主存容量为 4 MB, Cache 容量为 16 KB, 每字块有 8 个字, 每字 32 位, 设计一个四路组相联映射(即 Cache 每组内共有 4 个字块)的 Cache 组织。

(1) 画出主存地址字段中各段的位数。

(2) 设 Cache 的初态为空, CPU 依次从主存第 0, 1, 2, ..., 89 号单元读出 90 个字(主存一次读出一个字), 并重复按此次序读 8 次, 问命中率是多少?

(3) 若 Cache 的速度是主存的 6 倍, 试问有 Cache 和无 Cache 相比, 速度约提高多少倍?

(1) Cache 容量为 2^{14} 字, 采用四路组相联映射, 故 Cache 地址共有 12 位。假设按字节编址, 字块内有 $8 \times 4 = 32\text{B}$, 字块内地址需要 5 位。

10 位	7 位	5 位
主存字块标记	Cache 字块地址	字块内地址

(2) 首轮读出时, 从 0 号单元开始, 每读连续的 8 个字中, 第一个字未命中, 然后一个字块写入 Cache 中, 其余的七个字均可命中。因此首轮读出 0~89 单元的过程中共有 $90/8 = 12$ 次未命中, 其余 78 次均命中。后面 7 轮读出时, Cache 中已有需要的数据, 故均命中。

命中率 $h = (8 \times 90 - 12) / (8 \times 90) \approx 0.983$

(3) 加速比 $= 6 / (h \times 1 + (1 - h) \times 6) \approx 5.538$, 则速度提高了 4.538 倍

4.38

4.38 磁盘组有 6 片磁盘, 最外两侧盘面可以记录, 存储区域内径 22 cm, 外径 33 cm, 道密度为 40 道/cm, 内层密度为 400 位/cm, 转速 3 600 r/min。

(1) 共有多少存储面可用?

(2) 共有多少柱面?

(3) 盘组总存储容量是多少?

(4) 数据传输率是多少?

(1) 6 片磁盘, 每片最外两侧盘面可以记录, 共有 $6 \times 2 = 12$ 存储面可用

(2) 有效存储半径 $= (33 - 22) \div 2 = 5.5\text{cm}$, 柱面数 $= 40 \text{ 道/cm} \times 5.5\text{cm} = 220 \text{ 道}$

(3) 内层道周长= $22\text{cm} \times \pi = 69.08\text{cm}$, 道容量= $400 \text{ 位}/\text{cm} \times 69.08\text{cm} = 27632\text{b} = 3454 \text{ B}$

面容量= $3454\text{B} \times 220 = 759880 \text{ B}$, 盘组总容量= $759880 \text{ B} \times 12 = 9118560 \text{ B}$

(4) 数据传输率 = $3454 \text{ B} \times 60 \text{ 转}/\text{s} = 207240 \text{ B}/\text{s}$

4.39

4.39 某磁盘存储器转速为 $3\,000 \text{ r}/\text{min}$, 共有 4 个记录盘面, 每毫米 5 道, 每道记录信息 12 288 字节, 最小磁道直径为 230 mm , 共有 275 道, 求:

- (1) 磁盘存储器的存储容量。
- (2) 最高位密度(最小磁道的位密度)和最低位密度。
- (3) 磁盘数据传输率。
- (4) 平均等待时间。

(1) 存储容量= $275 \text{ 道} \times 12288 \text{ B}/\text{道} \times 4 \text{ 面} = 13516800\text{B}$

(2) 最高位密度= $12288 \text{ B} \div (230\text{mm} \times \pi) \approx 17\text{B}/\text{mm}$

最大磁道直径= $230\text{mm} + 275/5 \text{ mm} = 340\text{mm}$

最低位密度= $12288 \text{ B} \div (340\text{mm} \times \pi) = 11\text{B}/\text{mm}$

(3) 数据传输率= $12288 \text{ B} \times 50 \text{ 转}/\text{s} = 614400\text{B}/\text{s}$

(4) 平均等待时间= $(60\text{s} / 3000) \div 2 = 0.01\text{s}$