

ИЗУЧЕНИЕ РАБОТЫ МНОГОПРОЦЕССОРНЫХ ВС С РАЗДЕЛЯЕМОЙ (ОБЩЕЙ) ПАМЯТЬЮ

Цель работы. Анализ функционирования и эффективности многопроцессорных ВС с общей памятью.

Общие положения

Многопроцессорные системы с раздельным управлением (тип М1). Принцип построения ВС с раздельным управлением иллюстрируется рис. 1. Система состоит из N процессоров, каждый из которых содержит свое устройство управления (УУ), арифметико-логическое устройство (АЛУ) и свое устройство памяти (П). Все процессоры связаны между собой через общую память, и с ней же связаны общие для всех процессоров каналы внешнего обмена.

В отличие от многомашинных комплексов, где общая память является внешней памятью, здесь общая память - это часть внутренней памяти системы. Возможно, что устройства локальной памяти в составе каждого процессора вообще отсутствуют либо чаще всего представляют собой только сверхоперативную память.

Возможны и такие построения ВС с раздельным управлением, в которых общей внутренней памяти вообще нет, а обмен информацией между процессорами идет через специальные цепи. При этом общие каналы адресуются ко всей внутренней памяти системы, указывая в качестве адреса обращения номер процессора и адрес его памяти.

Системы типа М1 лучше всего приспособлены к использованию параллелизма независимых ветвей.

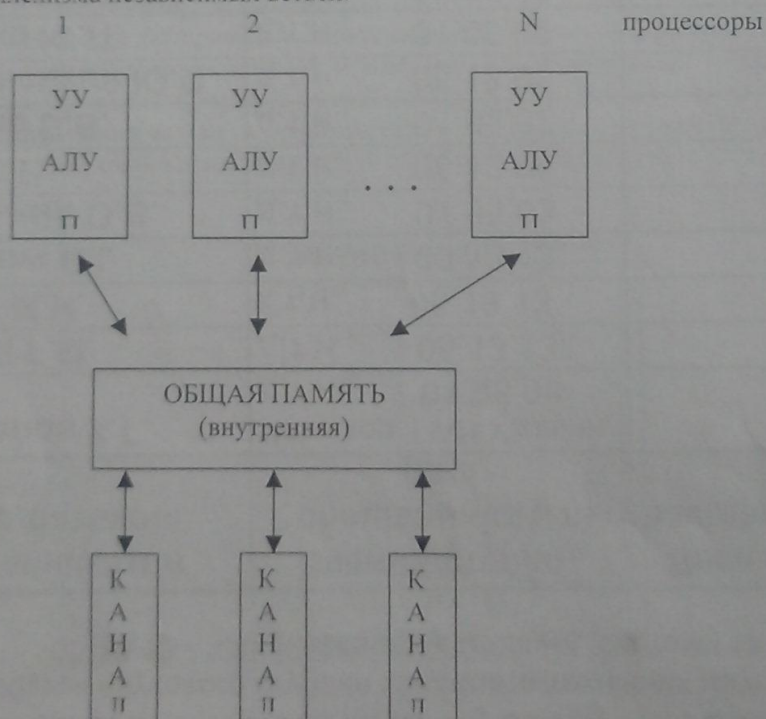


Рис. 1.

На такую ситуацию можно рассчитывать либо в специализированной системе, построенной для решения определенной задачи (класса задач), либо как на результат специального преобразования программы решения задачи.

Поэтому ВС типа М1 с большим количеством процессоров используются для достижения высокой системной производительности, т.е. производительности, достигаемой при решении совокупности пользовательских задач. Если в потоке задач, проходящих через систему, встречается задача, которая могла бы эффективно использовать N_1 -процессорную систему ($N_1 \leq N$), то ей выделяется подсистема из N_1 процессоров. Таким образом, попутно - там, где это возможно - решается проблема повышения пользовательской производительности, т.е. производительности, достигаемой при решении одной, отдельно взятой пользовательской задачи.

Главным достоинством данных ВС является потенциально очень быстрое взаимодействие процессоров. Серьезный недостаток состоит в том, что общая память может потребоваться одновременно различным процессорам. В таких случаях возникают задержки с доступом к памяти: продолжительность подобных задержек, называемая временем конфликтов памяти, может расти с возрастанием числа процессоров.

Многопроцессорные ВС с общим управлением, ориентированные на параллелизм смежных операций (тип М2). Принцип построения ВС с общим управлением иллюстрируется рис. 2.

Под общим управлением собрано N арифметико-логических процессоров А. Каждый из них может иметь свою небольшую память, но может и не иметь ее (на рисунке блоки локальной памяти П показаны штриховыми линиями). В основном процессоры работают над общей памятью. Из нее же устройством управления (УУ) просчитываются инструкции, по которым оно работает.

Имеются два принципиальных варианта организации работы такой системы.

Первый вариант состоит в том, что УУ просчитывает инструкции "вперед" со скоростью, намного превышающей скорость исполнения одной инструкции одним арифметико-логическим процессором. Прочитав очередную инструкцию, УУ анализирует, имеются ли условия для того, чтобы начать ее исполнение, если возможно,



Рис 2 2

поручает ее выполнение любому свободному процессору (либо первому освобождающемуся процессору, если все они были заняты), анализирует следующую

инструкцию и т.д. Просмотр программы "вперед" и выполнение отдельных ее инструкций может продолжаться и в том случае, когда выясняется, что исполнение очередной инструкции нужно отложить; инструкции, выполнение которых отложено, накапливаются в буфере УУ.

Во втором варианте УУ прочитывает из памяти непосредственно векторы-инструкции (VLIW-структуры ВС). Один вектор-инструкция содержит в пределе N компонент - по числу процессоров. Каждая из них указывает, какую операцию должен выполнить соответствующий процессор.

В первом варианте анализ программы и организация параллельных вычислений производится УУ непосредственно на этапе выполнения программы, методом интерпретации, во втором варианте - на этапе программирования, при трансляции программы на машинный язык. Оптимизация программы методом трансляции может быть выполнена более эффективно, чем методом интерпретации, поскольку при трансляции можно обеспечить просмотр программы вперед на большее количество шагов.

Характерной особенностью систем типа М2 является тот факт, что, несмотря на наличие общего для всех N процессоров УУ, все они управляются разными инструкциями или разными компонентами вектора инструкций.

Системы типа М2 предъявляют определенные требования к памяти. В первом варианте требуется высокое быстродействие памяти (чтобы читать инструкции быстрее, чем идет их исполнение), во втором - требуется широкий формат обращения к памяти (чтобы за одно обращение прочесть один вектор-инструкцию).

"Высокое быстродействие" памяти - это время обращения к памяти, примерно в N раз меньше, чем время выполнения операции в процессоре; "широкий формат" памяти - это возможность выборки ориентировочно N слов за одно обращение.

Критерии эффективности ВС. В качестве критериев эффективности решения задач на параллельных ВС будем рассматривать:

$$\text{коэффициент ускорения } K_n = T_o / T_n,$$

где T_o - время решения задачи в традиционной ЭВМ (однопроцессорной), равной сумме времен выполнения операций сложения, умножения и деления, составляющих рассматриваемую вычислительную задачу; T_n - время решения задачи в ВС;

$$\text{коэффициент загрузки } K_s = T_o / (N * T_n),$$

где N - число процессоров в ВС.

Для определения перечисленных показателей эффективности достаточно знать не абсолютные временные величины выполнения различных арифметических операций, а их относительные соотношения. Для этого введем следующие обозначения:

$$\alpha = t_*/t_+, \quad \beta = t_-/t_+,$$

где t_+ , t_* , t_- - времена выполнения операций соответственно сложения, умножения и деления.

Задание и исходные данные к лабораторной работе № 1

Задание и исходные данные по изучению многопроцессорных ВС с раздельным управлением

Исходные данные:

- 1) алгоритм решения вычислительной задачи (табл.1);
- 2) число процессоров ВС (табл.2.2);

3) значения коэффициентов α и β (табл.2).

Требуется выполнить следующие задание:

1) по заданному алгоритму построить граф, в котором вершинам соответствует вычисление ветвей алгоритма, а дугам - связи (информационные или по памяти) между ветвями алгоритма;

2) определить значение T_o (в тактах) для каждой ветви алгоритма, учитывая, что $t_+ = 1 \text{ такт}$; $t_* = \alpha \cdot t_+$; $t_- = \beta \cdot t_+$;

3) выполнить задачу оптимального потактового распределения (планирование) вычислительных ветвей алгоритма по процессорам ВС;

4) проверить правильность выполнения задачи планирования на программной модели;

5) сравнить показатели эффективности работы многопроцессорной ВС при "ручном" и автоматическом режимах планирования вычислений;

6) проанализировать эффективность функционирования данной ВС по результатам работы программной модели.

Задание и исходные данные по изучению многопроцессорных ВС с общим управлением

Исходные данные:

1) арифметическое выражение (табл.1);

2) число процессоров (табл.2).

Требуется выполнить следующее задание:

1) построить граф арифметического выражения, в котором вершинам соответствует выполнение какой-либо арифметической операции, а дугам - связи между операциями;

2), 3), 4), 5) те же, что и 3), 4), 5), 6) для ВС типа М1.

Табл.1

№ вариант	ВЫЧИСЛИТЕЛЬНЫЙ АЛГОРИТМ
1	Перемножение двух матриц
2	Сложение двух матриц
3	Транспонирование матрицы

Табл.2.

№ вар	Число процессоров (слоев)	Коэффициент α	Коэффициент β
1	3	4	3
2	2	3	4
3	4	2	3