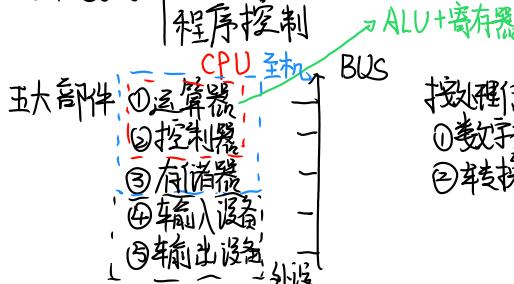


→ 使用二进制 ① 二进制运算规则简单 ② “0”和“1”两个状态更容易用物理状态实现
 冯诺依曼思想 | 有存储程序 | ③ 适合采用布尔代数方法实现运算电路



按处理信息类型划分
 ① 数字硬件
 ② 非转换硬件

】 软件：一切程序的集合，可运行的思想和内容的数字化
 固件：具有软件功能，具有硬件形态的部件
 互相依存，逻辑等效性，协同发展

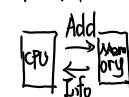
计算机系统层次结构

计算机系统采用各种抽象与封装技术，表现为明显层次性

计算机系统性能指标

1. 非时间指标

- ① 机器字长：机器一次能处理的二进制位数 N ALU
- ② 总线宽度：数据总线上一次能并行传送的最大信息位数
- ③ 主存容量：一台计算机主存所含存储单元总数 单位



Add

Info



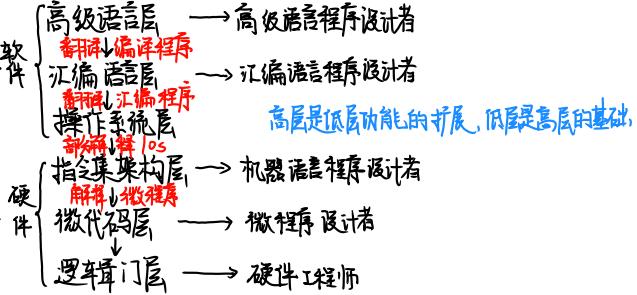
Add

Info



Add

Info



2. 时间频率

① 主频 f：CPU 工作的时钟，与 CPU 运算能力之间是唯一的、直接关系

② 时钟周期 T：最小时间单位，一个周期内 CPU 只完成一个最基本的动作

③ 外频：源码的工作频率

④ 倍频：主频 = 外频 × 倍频

⑤ CPI：执行指令（平均）所需时钟周期数 \Rightarrow 取决于计算机的实现技术和指令集结构

a. 单条指令（80386为例）

DIU, ADD 与访存数据操作数类型有关

MUL 与最高位有关（操作数类型）

b. 执行所有指令的 CPI $CPI = \frac{m}{IC} \rightarrow$ 所需执行需时钟周期数 \rightarrow 总指令条数

统计平均

c. 整个系统 CPI $CPI = \sum_{i=1}^n (CPI_i \times P_i) = \sum_{i=1}^n (CPI_i \times \frac{IC_i}{f}) \rightarrow$ 加权平均
 每类指令的 CPI 每类指令使用频率

⑥ MIPS 每秒百万条指令 /MIPS = $\frac{\text{指令条数}}{\text{执行时间} \times 10^6}$ \rightarrow $\frac{\text{指令条数}}{\text{所有CPU时钟周期数} \times 10^6} = \frac{IC}{T_{cpu} \times 10^6} = \frac{f}{CPI \times 10^6} = IPC \times f$ (f 单位取MHz)

⑦ IPC：每时间周期 CPU 能执行指令条数，CPI 倒数

⑧ CPU 时间：

$T_{cpu} = M \times T = \frac{m}{f} = CPI \times IC \times T = \frac{CPI \times IC}{f} \rightarrow$ 所有指令时钟周期数之和 \rightarrow 执行指令（平均）所需时钟周期数

IC

MIPS

执行一段程序所需时间：CPU 时间 + I/O 时间 + 间道访问时间 + 各类排队时间

⑨ MFLOPS：每秒执行浮点运算的次数（百万）

$$MFLOPS = \frac{IC_{flops}}{T_{cpu} \times 10^6} = \frac{\text{浮点运算次数}}{\text{执行时间} \times 10^6}$$

影响因素

硬件或软件指标	如何影响	影响什么
算法	影响指令数量和指令类型	CPI、MIPS、CPU时间
编程语言	影响指令数量和指令类型	CPI、MIPS、CPU时间
编译程序	影响指令数量和指令类型	CPI、MIPS、CPU时间
指令集体系结构	全面影响	f/T CPI MIPS CPU时间

- CPU 硬件确定后，算法、编程语言和编译程序仍然会影响 CPU 性能，表明软硬件密切相关
- 修改指令集体系结构相当于重新设计 CPU，将对性能产生全面影响