

硬布线控制器设计

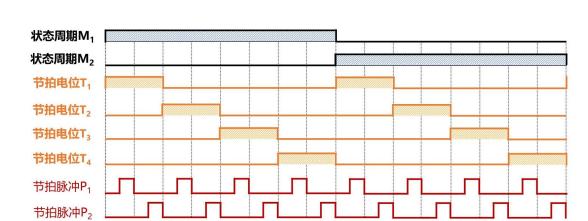
单总线结构 CPU 指令周期(控制流)



传统三级时序

状态周期、节拍电位、节拍脉冲

现代时序只有时钟信号



控制方式

同步控制 无时钟，应答机制

异步控制 同步，异步相结合

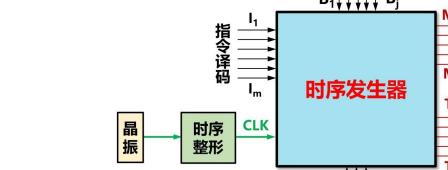
定长指令周期三级时序(同步控制)



时序发生器

构造定长指令周期三级时序

输入节拍脉冲输出 MF, M_{cal}, M_{Ex}, T₁~T₄



循环产生周期电位、节拍电位，供控制器对信号进行时间调制

操作控制信号仅与状态寄存器现态有关

传统三级时序与现代时序对比

特点：适用于VLSI，速度快

状态机结构复杂，不规则，设计和调试难度高

投产后不可改变指令系统和指令功能

设计周期长，成本高

设计风险大，容易出错

设计修改困难，代价高

设计成本高，维护困难

设计周期长，资源消耗大

设计风险大，容易出错

设计修改困难，代价高</