

嵌入式图像处理

图像处理 DSP, FPGA, GPU, ASIC, SoC, SoPC
空中目标ATR处理流程复杂性

DSP 数字信号处理器

分类 { 数据格式类 { 定点 \Rightarrow 开环环境支持下可进行定点运算
浮点 \Rightarrow 也可进行定点运算
用途分类 { 通用型
专用型

性能指标 { 指令周期
MIPS
MOPS
MFLOPS
Mbps
Mac执行时间
FFT执行时间

架构① 超级哈佛结构 (dual memory)

a. 冯诺伊曼 CPU \Leftrightarrow data memory

b. 哈佛 program memory \Leftrightarrow CPU \Leftrightarrow data memory

c. 超级哈佛 program memory $\xrightarrow{\text{Instruction}} \text{CPU} \xrightarrow{\text{data}} \text{data memory} \Leftrightarrow \text{IO controller} \Leftrightarrow \text{data}$
cache cache

② 多总线

③ 流水线技术: 实现多条指令并行执行

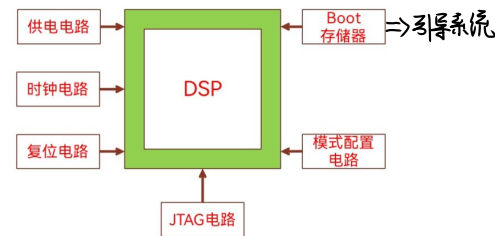
④ 集成强大CPU

⑤ 集成专用硬件乘法器

⑥ 特殊专用指令

⑦ 嵌入强大硬件功能

DSP硬件最小系统



DSP 内存接口 EMIF \Rightarrow 可编程支持多种类型存储器

EMIF 异步接口读时序

① $T_{\text{setup}} + T_{\text{strode}} + T_{\text{Hd}} \geq T_{\text{rc_min}}$

② $T_{\text{setup}} + T_{\text{strode}} \geq T_{\text{AA_max}}$

③ $T_{\text{strode}} \geq T_{\text{OE_max}}$

通过 CE 空间控制寄存器四字段编程

EMIF 时序与内存时序总结