

位4	<b>CC4G</b> : 产生捕获/比较4事件 (Capture/compare 4 generation) 参考CC1G描述。
位3	<b>CC3G</b> : 产生捕获/比较3事件 (Capture/compare 3 generation) 参考CC1G描述。
位2	<b>CC2G</b> : 产生捕获/比较2事件 (Capture/compare 2 generation) 参考CC1G描述。
位1	<b>CC1G</b> : 产生捕获/比较1事件 (Capture/compare 1 generation) 该位由软件置'1', 用于产生一个捕获/比较事件, 由硬件自动清'0'。 0: 无动作; 1: 在通道CC1上产生一个捕获/比较事件: 若通道CC1配置为输出: 设置CC1IF=1, 若开启对应的中断和DMA, 则产生相应的中断和DMA。 若通道CC1配置为输入: 当前的计数器值捕获至TIMx_CCR1寄存器; 设置CC1IF=1, 若开启对应的中断和DMA, 则产生相应的中断和DMA。若CC1IF已经为1, 则设置CC1OF=1。
位0	<b>UG</b> : 产生更新事件 (Update generation) 该位由软件置'1', 由硬件自动清'0'。 0: 无动作; 1: 重新初始化计数器, 并产生一个更新事件。注意预分频器的计数器也被清'0'(但是预分频系数不变)。若在中心对称模式下或DIR=0(向上计数)则计数器被清'0', 若DIR=1(向下计数)则计数器取TIMx_ARR的值。

#### 14.4.7 捕获/比较模式寄存器 1(TIMx\_CCMR1)

偏移地址: 0x18

复位值: 0x0000

通道可用于输入(捕获模式)或输出(比较模式), 通道的方向由相应的CCxS定义。该寄存器其它位的作用在输入和输出模式下不同。OCxx描述了通道在输出模式下的功能, ICxx描述了通道在输出模式下的功能。因此必须注意, 同一个位在输出模式和输入模式下的功能是不同的。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC2CE	OC2M[2:0]			OC2PE	OC2FE	CC2S[1:0]		OC1CE	OC1M[2:0]			OC1PE	OC1FE	CC1S[1:0]	
IC2F[3:0]				IC2PSC[1:0]				IC1F[3:0]			IC1PSC[1:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

输出比较模式:

位15	<b>OC2CE</b> : 输出比较2清0使能 (Output compare 2 clear enable)
位14:12	<b>OC2M[2:0]</b> : 输出比较2模式 (Output compare 2 mode)
位11	<b>OC2PE</b> : 输出比较2预装载使能 (Output compare 2 preload enable)
位10	<b>OC2FE</b> : 输出比较2快速使能 (Output compare 2 fast enable)
位9:8	<b>CC2S[1:0]</b> : 捕获/比较2选择 (Capture/Compare 2 selection) 该位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2上; 10: CC2通道被配置为输入, IC2映射在TI1上; 11: CC2通道被配置为输入, IC2映射在TRC上。此模式仅工作在内部触发器输入被选中时(由TIMx_SMCR寄存器的TS位选择)。 注: CC2S仅在通道关闭时(TIMx_CCER寄存器的CC2E='0')才是可写的。

位7	<b>OC1CE</b> : 输出比较1清除使能 (Output compare 1 clear enable) 0: OC1REF 不受ETRF输入的影响; 1: 一旦检测到ETRF输入高电平, 清除OC1REF=0。
位6:4	<b>OC1M[2:0]</b> : 输出比较1模式 (Output compare 1 enable) 该3位定义了输出参考信号OC1REF的动作, 而OC1REF决定了OC1的值。OC1REF是高电平有效, 而OC1的有效电平取决于CC1P位。 000: 冻结。输出比较寄存器TIMx_CCR1与计数器TIMx_CNT间的比较对OC1REF不起作用; 001: 匹配时设置通道1为有效电平。当计数器TIMx_CNT的值与捕获/比较寄存器1 (TIMx_CCR1)相同时, 强制OC1REF为高。 010: 匹配时设置通道1为无效电平。当计数器TIMx_CNT的值与捕获/比较寄存器1 (TIMx_CCR1)相同时, 强制OC1REF为低。 011: 翻转。当TIMx_CCR1=TIMx_CNT时, 翻转OC1REF的电平。 100: 强制为无效电平。强制OC1REF为低。 101: 强制为有效电平。强制OC1REF为高。 110: PWM模式1— 在向上计数时, 一旦TIMx_CNT<TIMx_CCR1时通道1为有效电平, 否则为无效电平; 在向下计数时, 一旦TIMx_CNT>TIMx_CCR1时通道1为无效电平(OC1REF=0), 否则为有效电平(OC1REF=1)。 111: PWM模式2— 在向上计数时, 一旦TIMx_CNT<TIMx_CCR1时通道1为无效电平, 否则为有效电平; 在向下计数时, 一旦TIMx_CNT>TIMx_CCR1时通道1为有效电平, 否则为无效电平。 注1: 一旦LOCK级别设为3(TIMx_BDTR寄存器中的LOCK位)并且CC1S='00'(该通道配置成输出)则该位不能被修改。 注2: 在PWM模式1或PWM模式2中, 只有当比较结果改变了或在输出比较模式中从冻结模式切换到PWM模式时, OC1REF电平才改变。
位3	<b>OC1PE</b> : 输出比较1预装载使能 (Output compare 1 preload enable) 0: 禁止TIMx_CCR1寄存器的预装载功能, 可随时写入TIMx_CCR1寄存器, 并且新写入的数值立即起作用。 1: 开启TIMx_CCR1寄存器的预装载功能, 读写操作仅对预装载寄存器操作, TIMx_CCR1的预装载值在更新事件到来时被传送到当前寄存器中。 注1: 一旦LOCK级别设为3(TIMx_BDTR寄存器中的LOCK位)并且CC1S='00'(该通道配置成输出)则该位不能被修改。 注2: 仅在单脉冲模式下(TIMx_CR1寄存器的OPM='1'), 可以在未确认预装载寄存器情况下使用PWM模式, 否则其动作不确定。
位2	<b>OC1FE</b> : 输出比较1快速使能 (Output compare 1 fast enable) 该位用于加快CC输出对触发器输入事件的响应。 0: 根据计数器与CCR1的值, CC1正常操作, 即使触发器是打开的。当触发器的输入出现一个有效沿时, 激活CC1输出的最小延时为5个时钟周期。 1: 输入到触发器的有效沿的作用就象发生了一次比较匹配。因此, OC被设置为比较电平而与比较结果无关。采样触发器的有效沿和CC1输出间的延时被缩短为3个时钟周期。 该位只在通道被配置成PWM1或PWM2模式时起作用。
位1:0	<b>CC1S[1:0]</b> : 捕获/比较1选择 (Capture/Compare 1 selection) 这2位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC1通道被配置为输出; 01: CC1通道被配置为输入, IC1映射在TI1上; 10: CC1通道被配置为输入, IC1映射在TI2上; 11: CC1通道被配置为输入, IC1映射在TRC上。此模式仅工作在内部触发器输入被选中时(由TIMx_SMCR寄存器的TS位选择)。 注: CC1S仅在通道关闭时(TIMx_CCER寄存器的CC1E='0')才是可写的。

## 输入捕获模式:

位15:12	<b>IC2F[3:0]</b> : 输入捕获2滤波器 (Input capture 2 filter)
位11:10	<b>IC2PSC[1:0]</b> : 输入/捕获2预分频器 (input capture 2 prescaler)

位9:8	<b>CC2S[1:0]: 捕获/比较2选择 (Capture/compare 2 selection)</b> 这2位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC2通道被配置为输出; 01: CC2通道被配置为输入, IC2映射在TI2上; 10: CC2通道被配置为输入, IC2映射在TI1上; 11: CC2通道被配置为输入, IC2映射在TRC上。此模式仅工作在内部触发器输入被选中时(由TIMx_SMCR寄存器的TS位选择)。 注: CC2S仅在通道关闭时(TIMx_CCER寄存器的CC2E='0')才是可写的。
位7:4	<b>IC1F[3:0]: 输入捕获1滤波器 (Input capture 1 filter)</b> 这几位定义了TI1输入的采样频率及数字滤波器长度。数字滤波器由一个事件计数器组成, 它记录到N个事件后会产生一个输出的跳变: 0000: 无滤波器, 以 $f_{DTS}$ 采样 0001: 采样频率 $f_{SAMPLING}=f_{CK\_INT}$ , N=2 0010: 采样频率 $f_{SAMPLING}=f_{CK\_INT}$ , N=4 0011: 采样频率 $f_{SAMPLING}=f_{CK\_INT}$ , N=8 0100: 采样频率 $f_{SAMPLING}=f_{DTS}/2$ , N=6 0101: 采样频率 $f_{SAMPLING}=f_{DTS}/2$ , N=8 0110: 采样频率 $f_{SAMPLING}=f_{DTS}/4$ , N=6 0111: 采样频率 $f_{SAMPLING}=f_{DTS}/4$ , N=8 1000: 采样频率 $f_{SAMPLING}=f_{DTS}/8$ , N=6 1001: 采样频率 $f_{SAMPLING}=f_{DTS}/8$ , N=8 1010: 采样频率 $f_{SAMPLING}=f_{DTS}/16$ , N=5 1011: 采样频率 $f_{SAMPLING}=f_{DTS}/16$ , N=6 1100: 采样频率 $f_{SAMPLING}=f_{DTS}/16$ , N=8 1101: 采样频率 $f_{SAMPLING}=f_{DTS}/32$ , N=5 1110: 采样频率 $f_{SAMPLING}=f_{DTS}/32$ , N=6 1111: 采样频率 $f_{SAMPLING}=f_{DTS}/32$ , N=8 注: 在现在的芯片版本中, 当ICx F[3:0]=1、2或3时, 公式中的 $f_{DTS}$ 由CK_INT替代。
位3:2	<b>IC1PSC[1:0]: 输入/捕获1预分频器 (Input capture 1 prescaler)</b> 这2位定义了CC1输入(IC1)的预分频系数。 一旦CC1E='0'(TIMx_CCER寄存器中), 则预分频器复位。 00: 无预分频器, 捕获输入口上检测到的每一个边沿都触发一次捕获; 01: 每2个事件触发一次捕获; 10: 每4个事件触发一次捕获; 11: 每8个事件触发一次捕获。
位1:0	<b>CC1S[1:0]: 捕获/比较1选择 (Capture/Compare 1 selection)</b> 这2位定义通道的方向(输入/输出), 及输入脚的选择: 00: CC1通道被配置为输出; 01: CC1通道被配置为输入, IC1映射在TI1上; 10: CC1通道被配置为输入, IC1映射在TI2上; 11: CC1通道被配置为输入, IC1映射在TRC上。此模式仅工作在内部触发器输入被选中时(由TIMx_SMCR寄存器的TS位选择)。 注: CC1S仅在通道关闭时(TIMx_CCER寄存器的CC1E='0')才是可写的。

#### 14.4.8 捕获/比较模式寄存器 2(TIMx\_CCMR2)

偏移地址: 0x1C

复位值: 0x0000

参看以上CCMR1寄存器的描述

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OC4CE	OC4M[2:0]			OC4PE	OC4FE	CC4S[1:0]		OC3CE	OC3M[2:0]			OC3PE	OC3FE	CC3S[1:0]	
IC4F[3:0]				IC4PSC[1:0]				IC3F[3:0]			IC3PSC[1:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

输出比较模式:

位15	<b>OC4CE:</b> 输出比较4清0使能 (Output compare 4 clear enable)
位14:12	<b>OC4M[2:0]:</b> 输出比较4模式 (Output compare 4 mode)