

本节主题

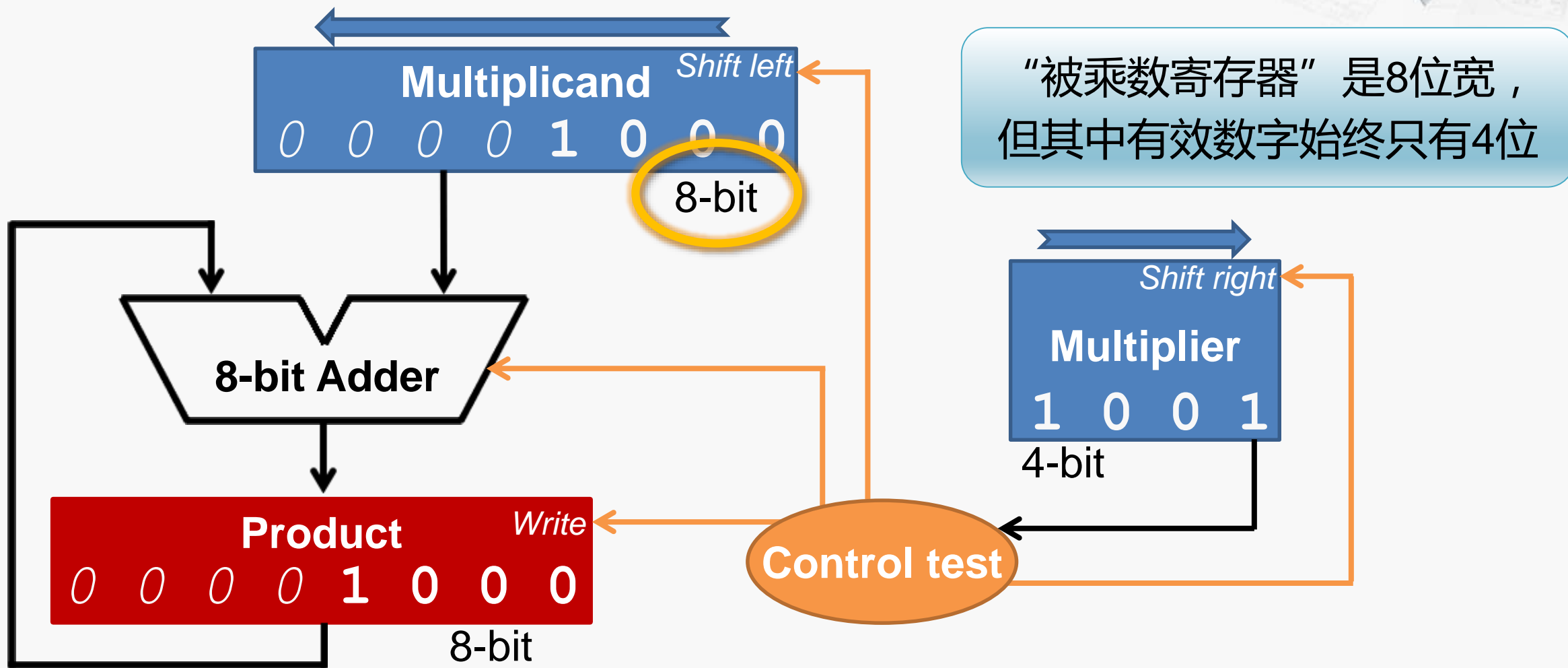


乘法器的优化2

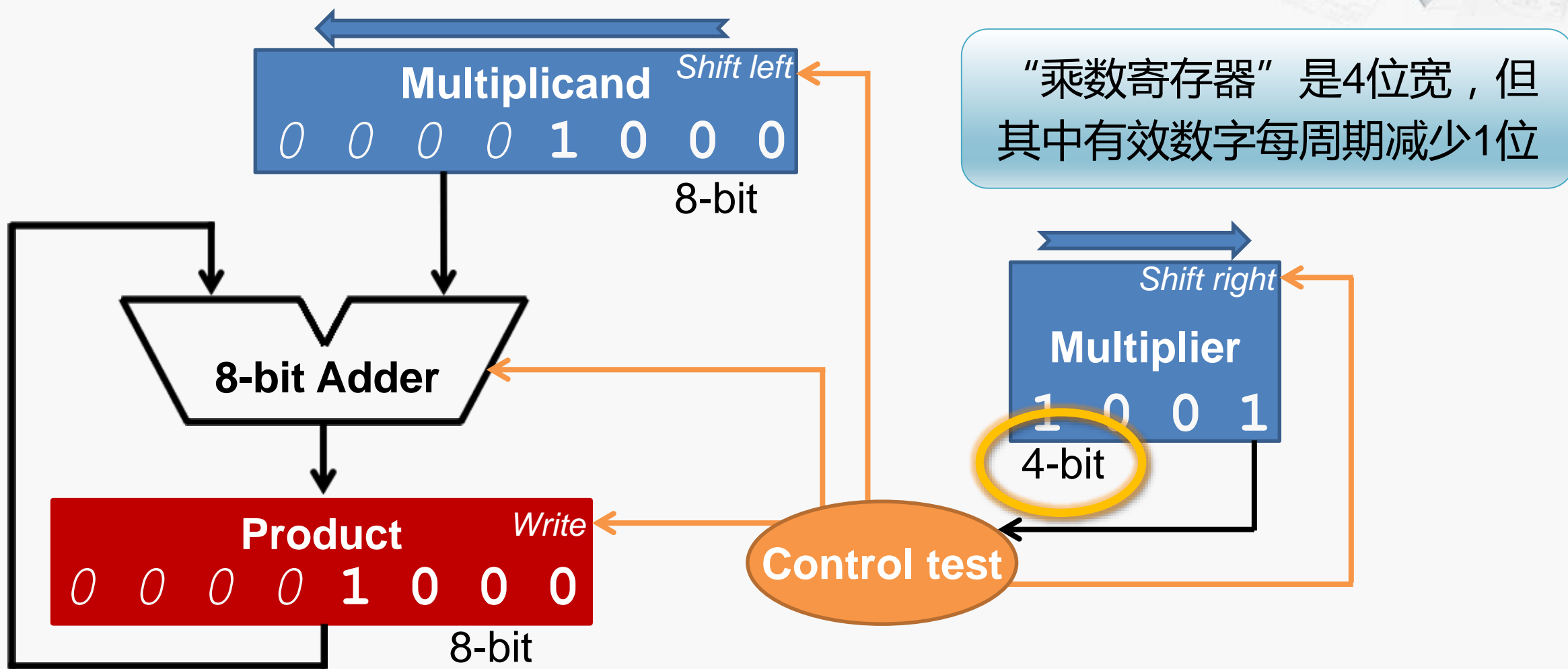
北京大学·慕课
计算机组成
制作人：陆俊林



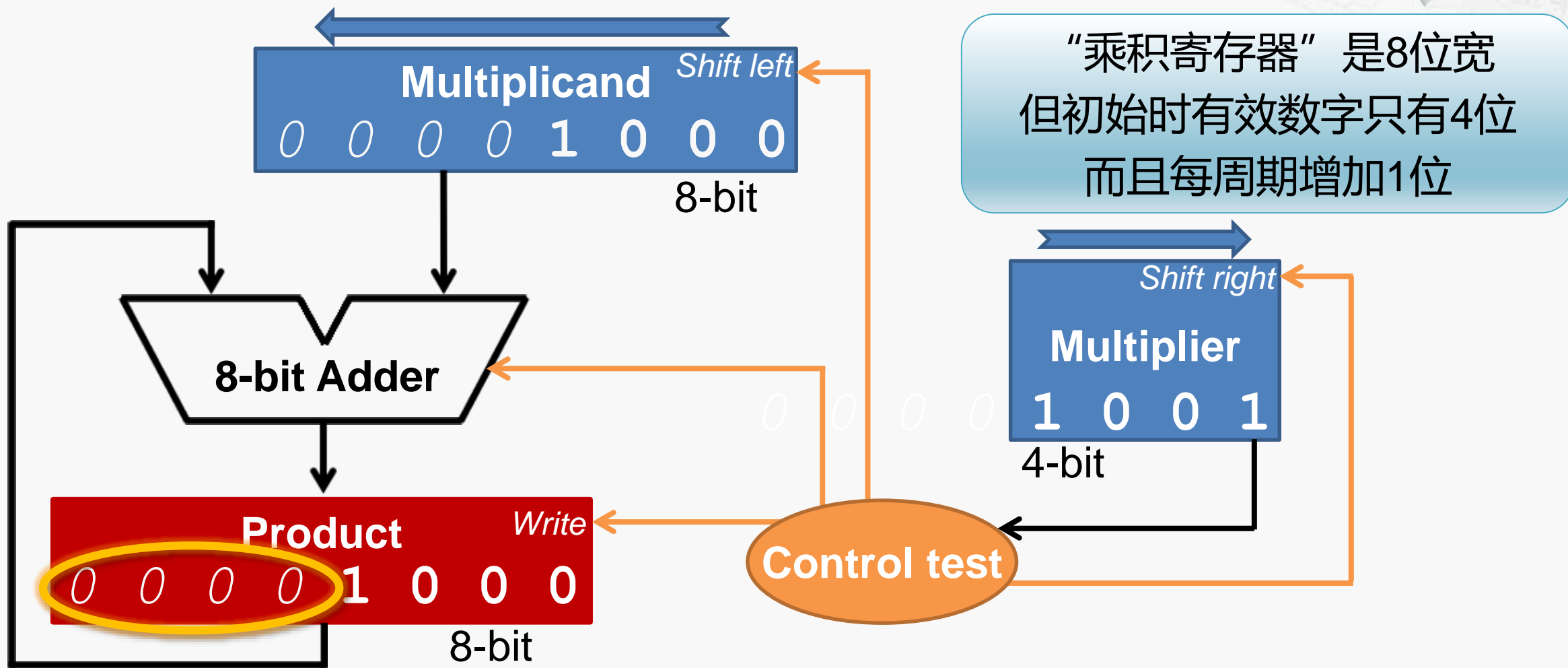
乘法器的优化2：减少不必要的硬件资源



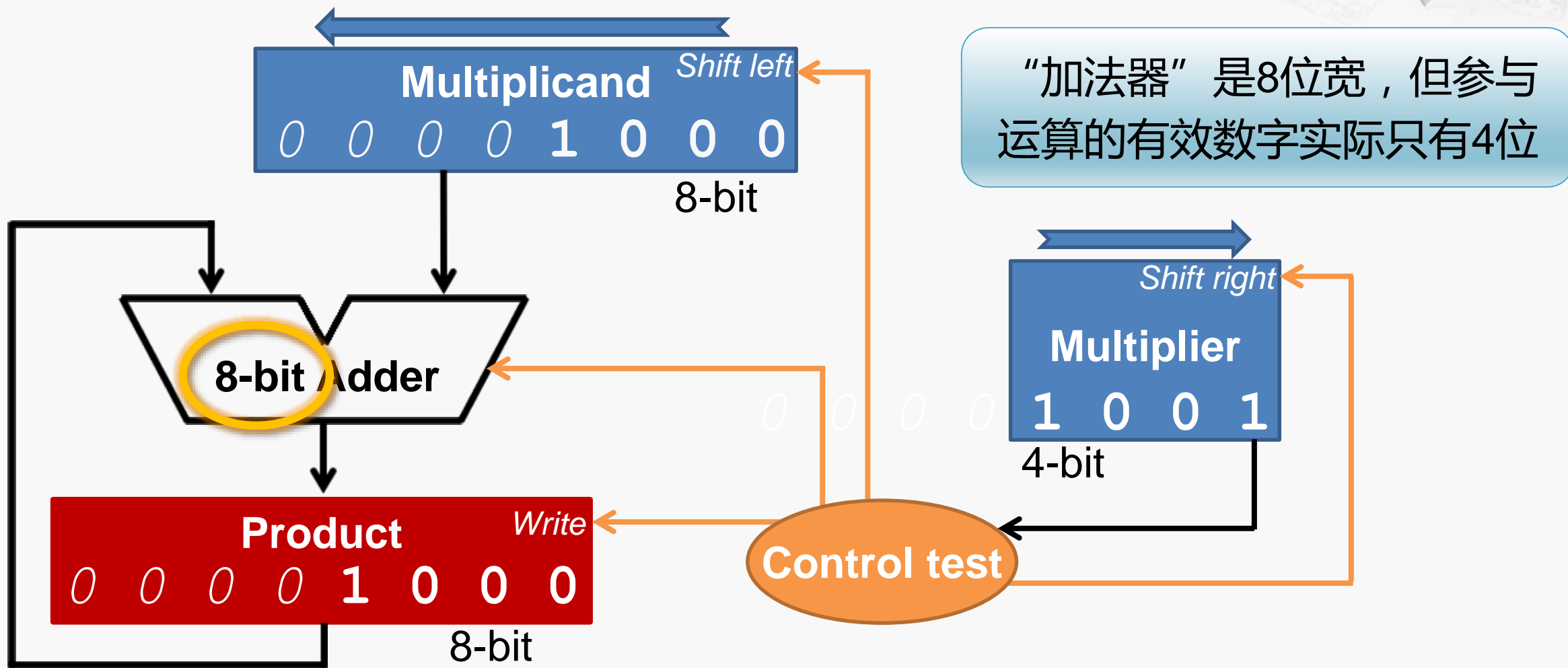
乘法器的优化2：减少不必要的硬件资源



乘法器的优化2：减少不必要的硬件资源



乘法器的优化2：减少不必要的硬件资源



优化方案分析



“被乘数寄存器” 8位宽带左移
但其中有效数字始终只有4位

“乘数寄存器” 4位宽带右移
但其中有效数字每周期减少1位

“乘积寄存器” 8位宽
但初始时有效数字只有4位
而且每周期增加1位

“加法器” 8位宽，但参与运算
的有效数字实际只有4位

优化方案分析

Multiplicand

1 0 0 0

4-bit

“被乘数寄存器” 缩减为4位
而且取消左移功能

“乘数寄存器” 4位宽带右移
但其中有效数字每周期减少1位

“乘积寄存器” 8位宽
但初始时有效数字只有4位
而且每周期增加1位

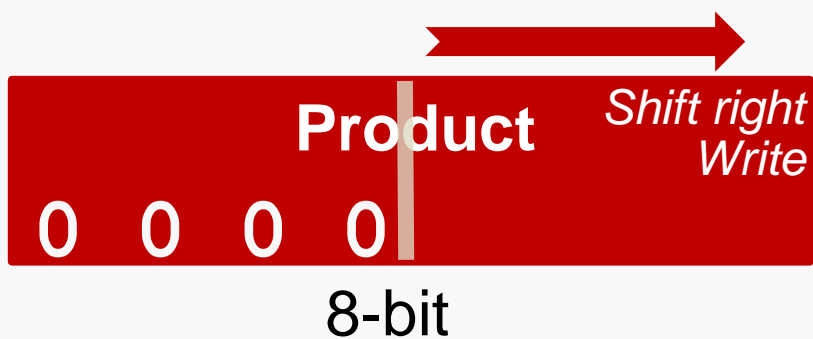
“加法器” 8位宽，但参与运算
的有效数字实际只有4位

优化方案分析

Multiplicand

1 0 0 0

4-bit



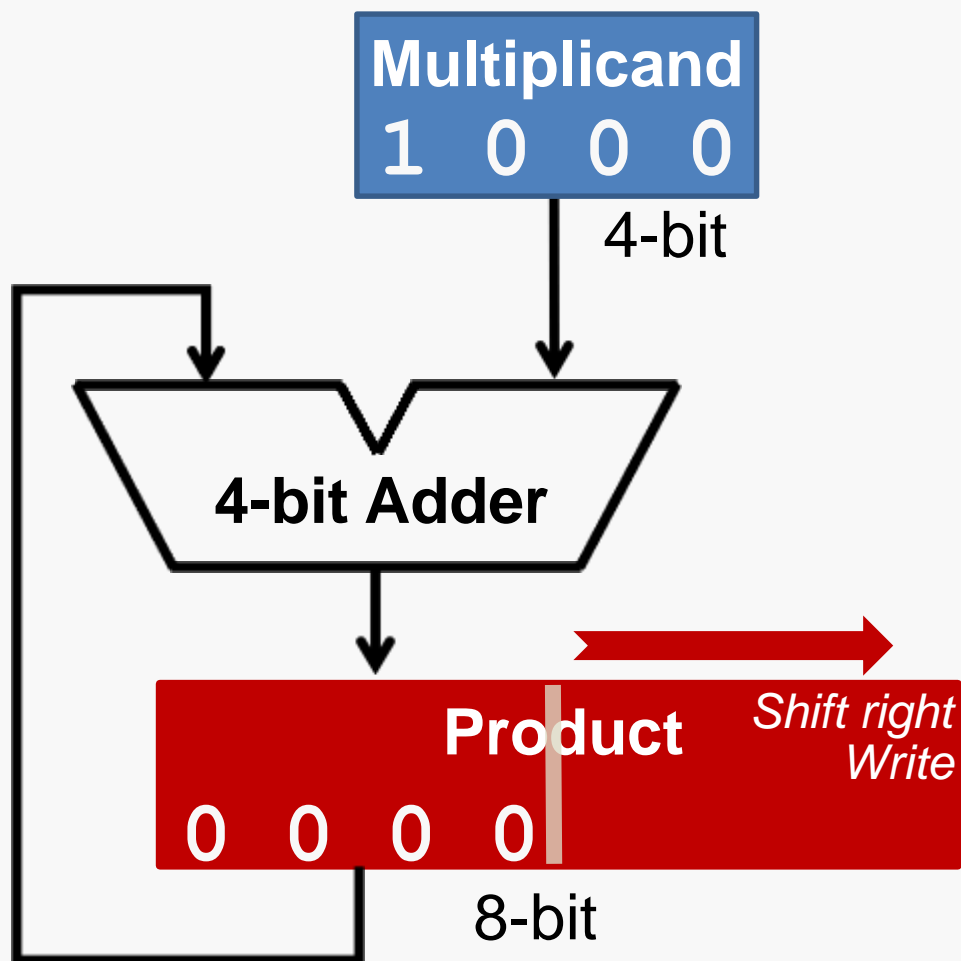
“被乘数寄存器” 缩减为4位
而且取消左移功能

“乘数寄存器” 4位宽带右移
但其中有效数字每周期减少1位

“乘积寄存器” 增加右移功能
乘积初始值置于其中高4位，随
着运算过程不断右移

“加法器” 8位宽，但参与运算
的有效数字实际只有4位

优化方案分析



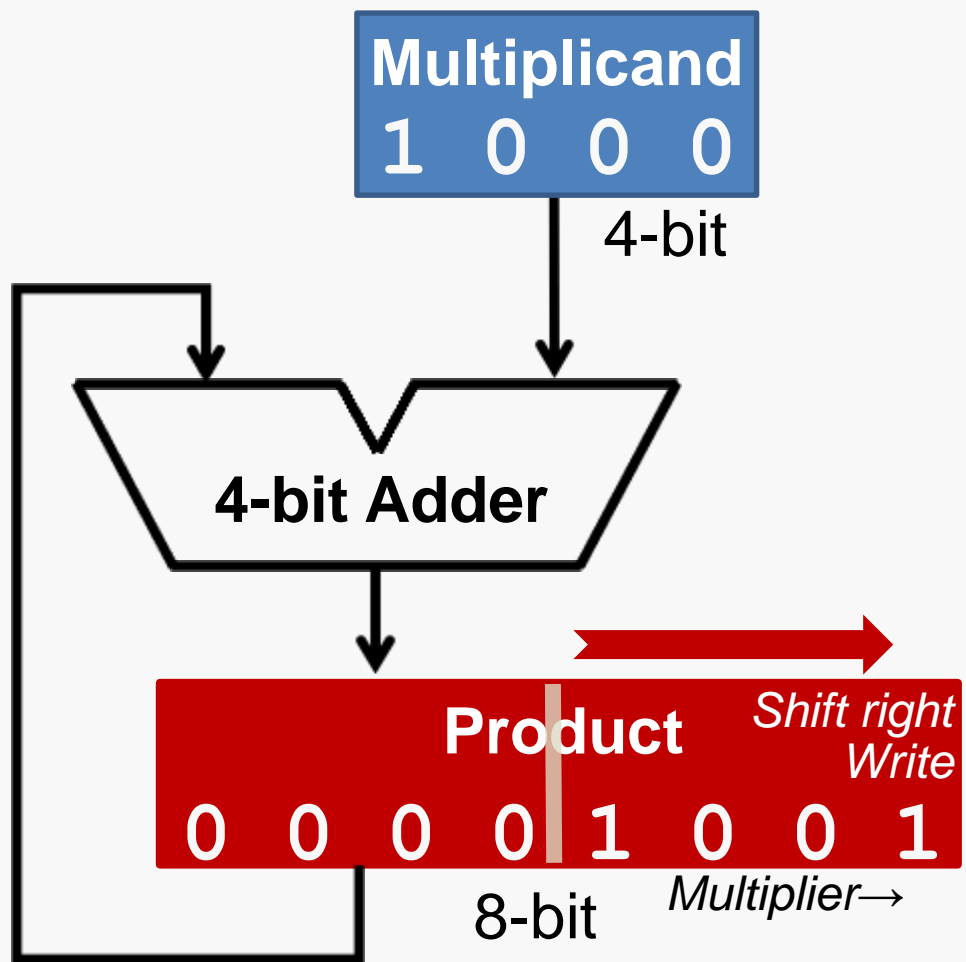
“被乘数寄存器” 缩减为4位
而且取消左移功能

“乘数寄存器” 4位宽带右移
但其中有效数字每周期减少1位

“乘积寄存器” 增加右移功能
乘积初始值置于其中高4位，随
着运算过程不断右移

“加法器” 缩减为4位宽，“乘
积寄存器” 只有高4位参与运算

优化方案分析



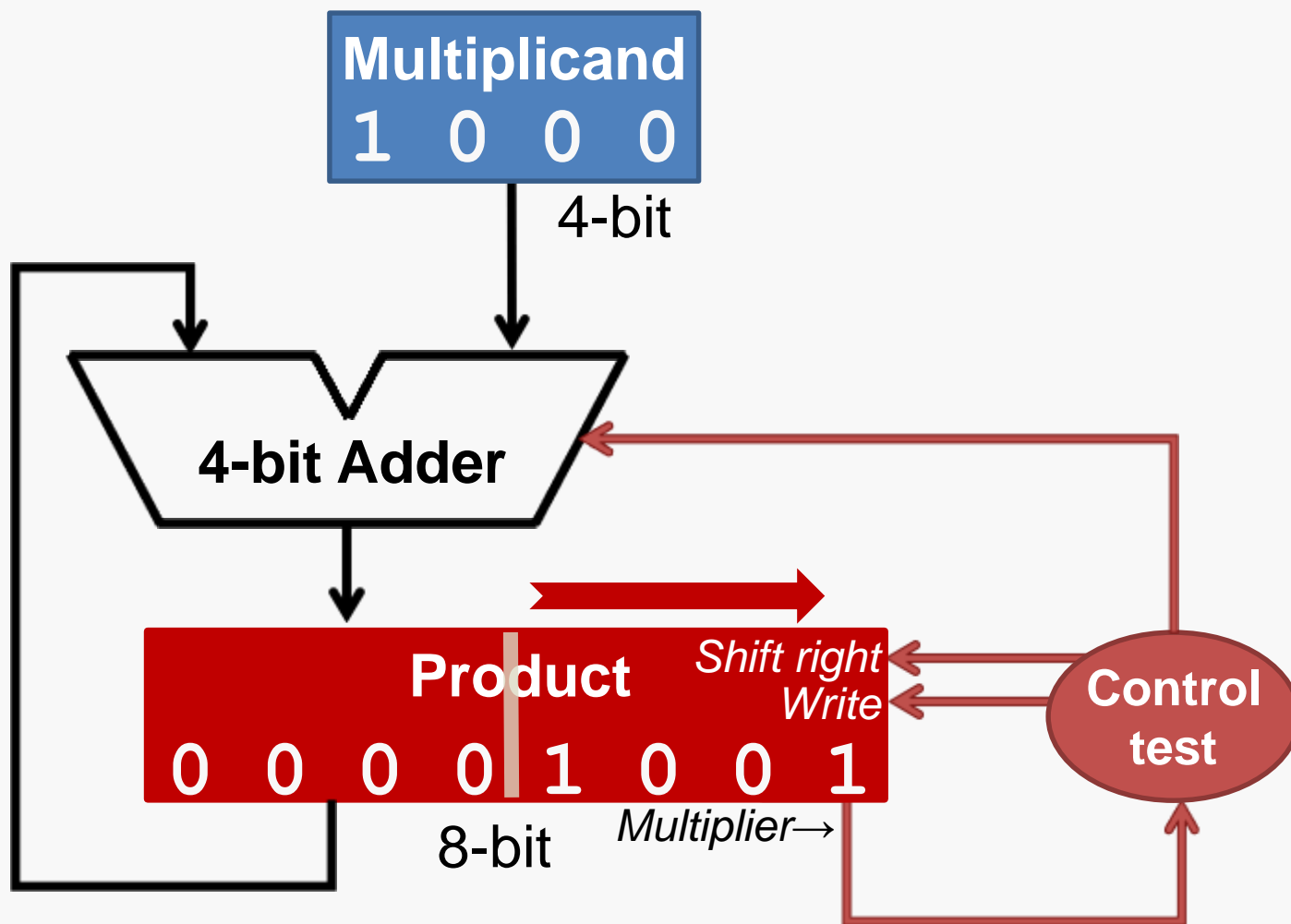
“被乘数寄存器” 缩减为4位
而且取消左移功能

取消“乘数寄存器”，乘数初
始置于“乘积寄存器”低4位

“乘积寄存器” 增加右移功能
乘积初始值置于其中高4位，随
着运算过程不断右移

“加法器” 缩减为4位宽，“乘
积寄存器” 只有高4位参与运算

乘法器的优化2：减少不必要的硬件资源



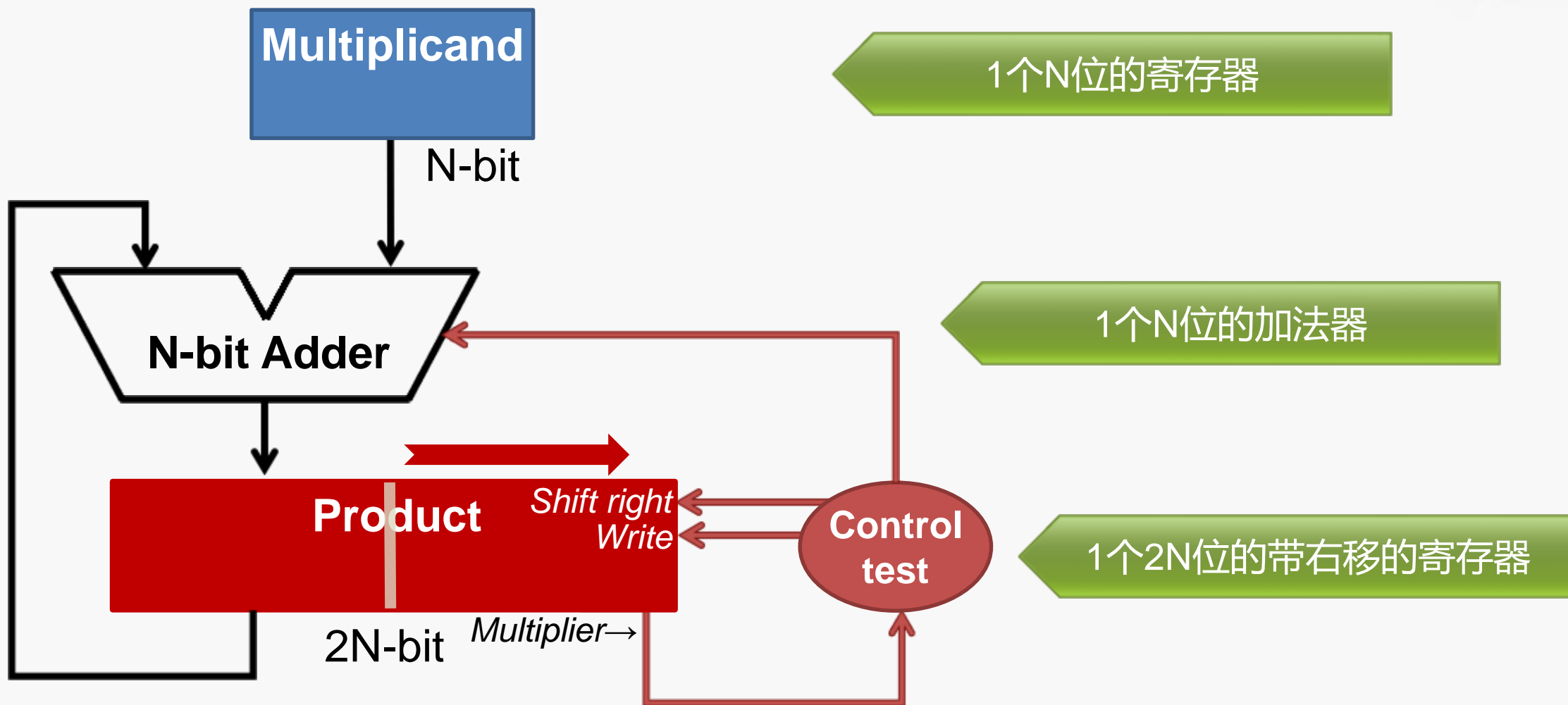
“被乘数寄存器” 缩减为4位
而且取消左移功能

取消“乘数寄存器”，乘数初始置于“乘积寄存器”低4位

“乘积寄存器” 增加右移功能
乘积初始值置于其中高4位，随着运算过程不断右移

“加法器” 缩减为4位宽，“乘积寄存器” 只有高4位参与运算

N位乘法器的实现结构



本节小结



乘法器的优化2

北京大学·慕课
计算机组成
制作人：陆俊林

