

IFT 1215 H21 - Introduction aux systèmes informatiques

Démonstration Semaine 10 - Exercices

01 avril 2021

Exercice 1

Si l'adresse de la mémoire physique est de 32 bits, si la cache (à correspondance directe) est de 256 KiB (1 KiB = 2^{10} octets), et si les blocs sont de 128 octets, quel est le nombre de bits des champs « étiquette », « index » et « offset » de l'adresse mémoire ?

Exercice 2

On a une mémoire dont le temps de latence, i.e. le temps moyen pour trouver le premier mot, est de 40 ns ; le temps de transfert des mots suivants est 10 ns chacun.

- Quel est le temps (espéré) de chargement d'une ligne (le temps pour copier une ligne dans le cache) si le cache a des lignes de 16 mots ?
- Quel est le temps de chargement si les lignes sont de 8 mots ?

Exercice 3

Un programme consiste en deux boucles imbriquées. Soit la structure générale suivante :

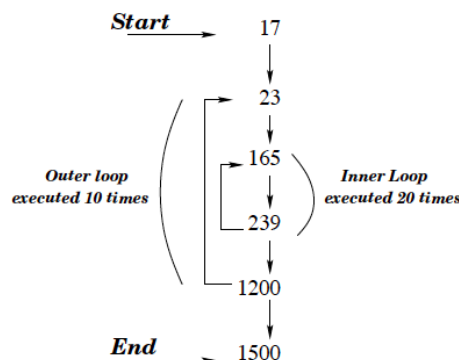


FIGURE 1 – Structure générale d'un certain programme avec deux boucles imbriquées

Les adresses mémoires sont en décimal. À l'exception des deux branches aux adresses 239 et 1200, toutes les instructions utilisent le *straight-line sequencing* et chaque adresse contient une instruction. On exécute le programme sur un ordinateur avec les paramètres suivants :

Taille de la mémoire principale	64 K mots
Taille de la mémoire cache	1 K mots
Taille d'un bloc	128 mots

Un cycle dans la mémoire principale prends 10τ s et un cycle dans la mémoire cache prends 1τ s ($\tau = 10^{-9}$ seconde).

- Déterminer le nombre de bits dans les champs TAG, BLOCK et WORD (TAG, INDEX et OFFSET) d'une adresse mémoire.
- Calculer le nombre de temps total nécessaire pour l'accès aux instructions (*instruction fetching*) durant l'exécution du programme.