

---

# ADA106

## 用户手册

### 高速 AD,DA 子卡

Rev. 1.0



## 版本记录

版本	时间	描述
Rev. 1.0		第一版发布

## 版权声明：

XME/IME 系列核心模块、评估板、配套子卡及其相关知识产权由微相科技有限公司所有。

本文档由微相科技有限公司版权所有，并保留一切权利。在未经微相公司书面许可的情况下，不得以任何方式或形式来修改、分发或复制本文档的任何部分。

## 免责声明

产品中所提供的程序源代码、软件、资料文档等，微相科技不提供任何类型的担保；不论是明确的，还是隐含的，包括但不限于合适特定用途的保证，全部的风险，由使用者来承担。

## 目录

版本记录 .....	1
版权声明: .....	2
免责声明 .....	2
目录 .....	3
1. 产品概述.....	4
2. 硬件结构框图.....	5
3. 高速 DA 转换.....	6
3.1 DA 操作原理 .....	6
3.2 DA 数字时序 .....	8
4. 高速 AD 转换.....	10
4.1 DA 操作原理 .....	10
4.2 ADC 数字时序 .....	11
5. 高速 ADDA 子卡数字接口 .....	12

## 1. 产品概述

### 简介

高速 ADDA 子卡是一款高速 AD DA 数据转换卡，它包含一路高速 ADC 和一路高速 DAC。它可以支持友晶带有 IDC40 接口的 FPGA 板卡，可用于数据采集，信号产生，DSP 应用等。

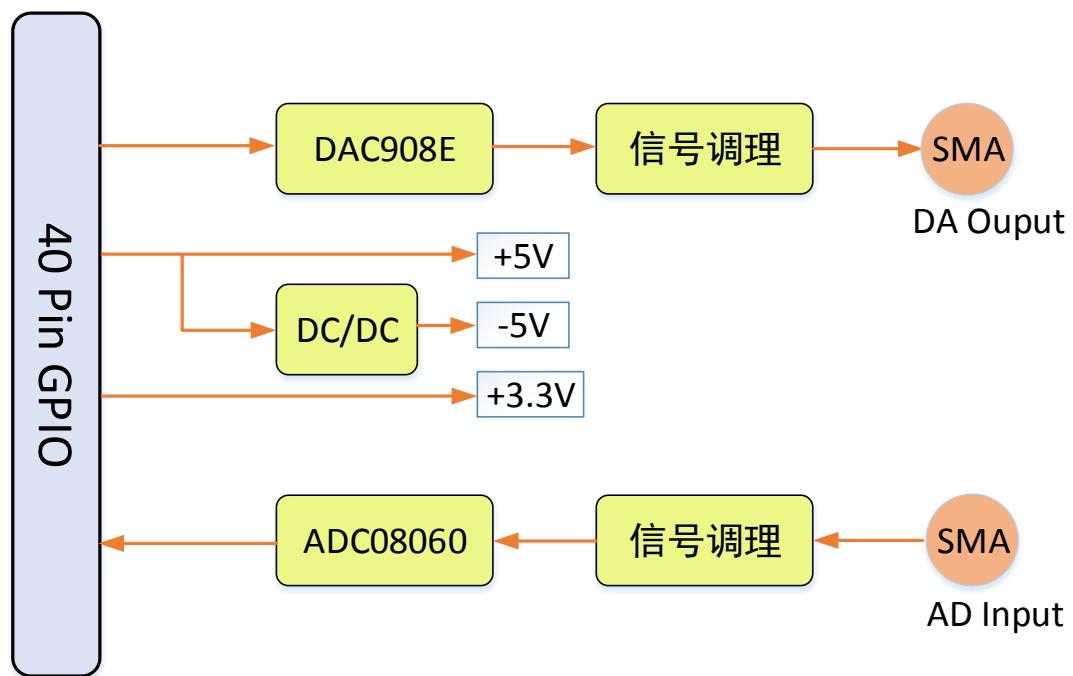
### 特性

- 一路高速 AD 转换，ADC 采用 TI 的 ADC08060，8 位，转换速率 60M；
- 一路高速 DA 转换，DAC 采用 TI 的 DAC908E，8 位 DA，转换速率 165MSPS；
- 40pin GPIO 数字接口，电平电压：3.3V；
- ADC 模拟输入范围+/-5Vpp
- DAC 模拟输出+/-5Vpp；
- AD 和 DA 支持直流和交流信号

### 应用

- 电子测试与测量设备
- 超声信号采集与处理
- 医疗影像
- 高速数据采集与处理

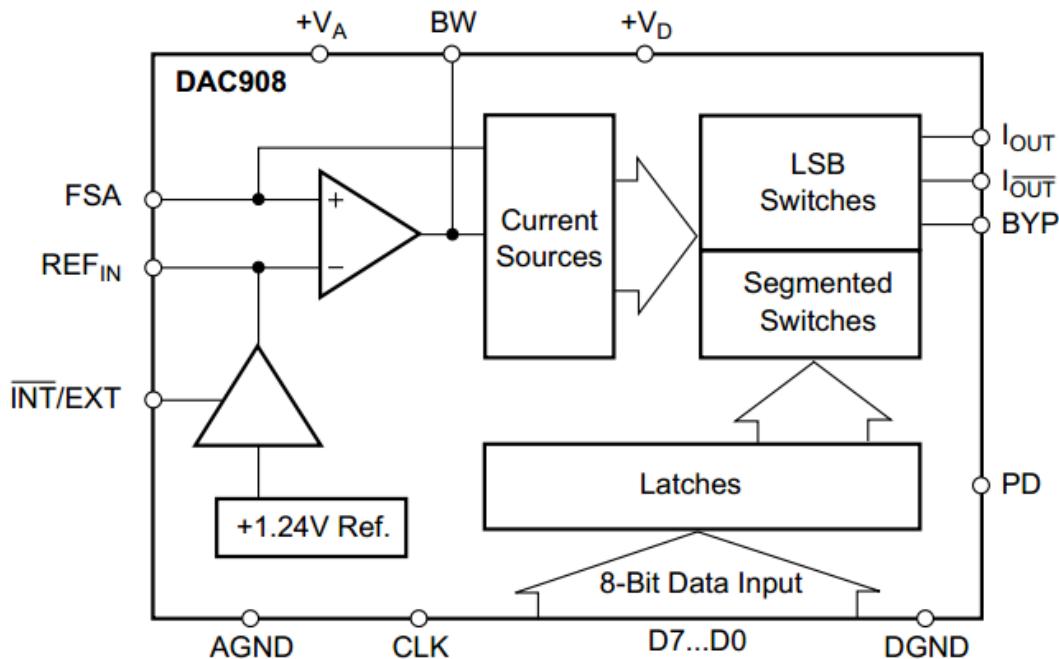
## 2. 硬件结构框图



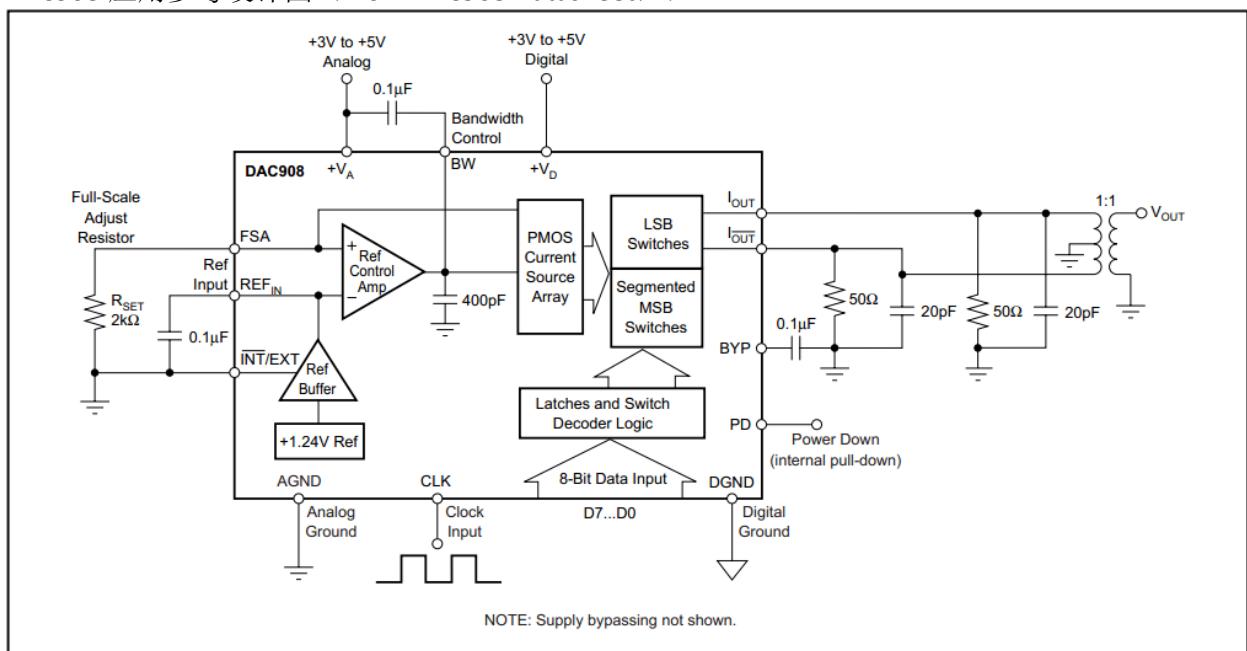
### 3. 高速 DA 转换

#### 3.1 DA 操作原理

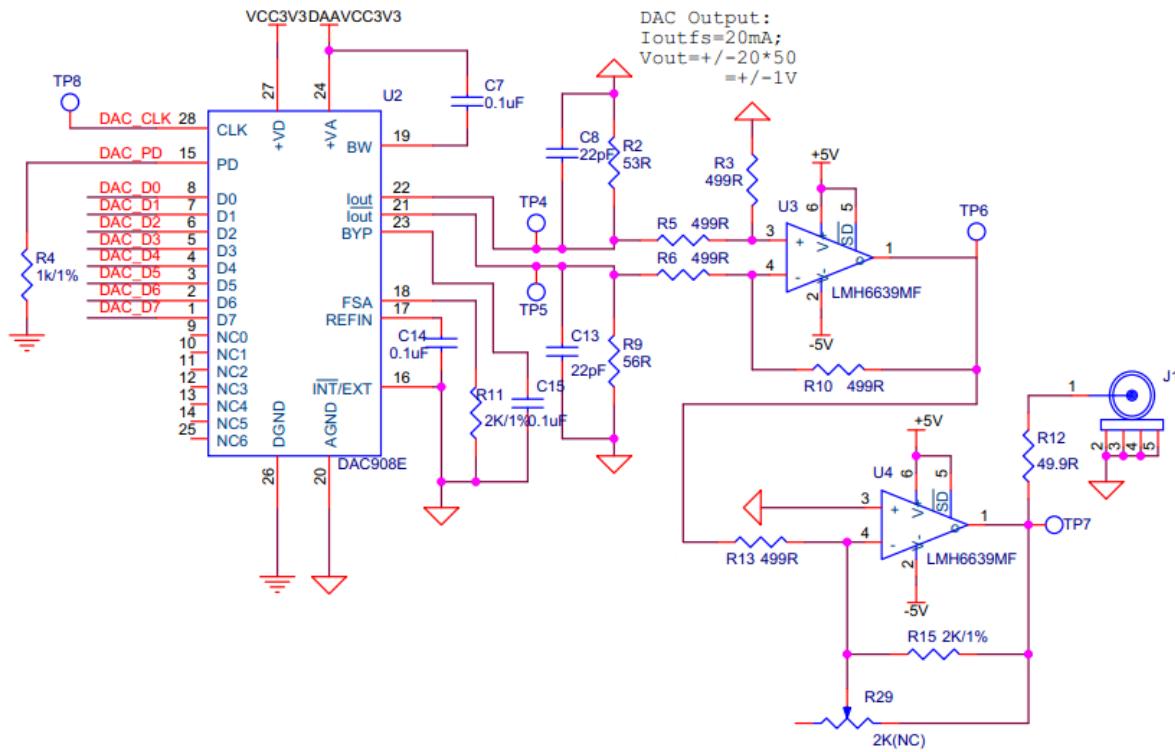
高速 ADDA 子卡采用 TI 高速 DA 转换芯片 DAC908E，其结构图如下：



DAC908 应用参考设计图 (From DAC908 Datasheet) :



高速 ADDA 子卡 DA 部分原理图如下：



高速 ADDA 子卡采用内部参考电压 1.24V, Rset (R11) 取值 2K 欧姆, 根据以下计算公式 (计算公式来自于芯片 datasheet), 其中 Ioutfs 为 DAC 单端最大量程电流输出。

$$I_{OUTFS} = 32 \cdot I_{REF} = 32 \cdot V_{REF} / R_{SET}$$

可得 Ioutfs=20mA, DAC 电流输出如下:

$$I_{OUT} = I_{OUTFS} \cdot (\text{Code}/256)$$

$$\overline{I_{OUT}} = I_{OUTFS} \cdot (255 - \text{Code}/256)$$

算上负载电路 Rload, 可得输出电压如下:

$$V_{OUT} = I_{OUT} \cdot R_{LOAD}$$

$$\overline{V_{OUT}} = \overline{I_{OUT}} \cdot R_{LOAD}$$

DA 输出与数字输入的关系如下：

INPUT CODE (D7 - D0)	$I_{OUT}$	$I_{\bar{OUT}}$
1111 1111	20mA	0mA
1000 0000	10mA	10mA
0000 0000	0mA	20mA

### Input Coding vs Analog Output Current.

Rload=50 欧姆

INPUT CODE(D7-D0)	$I_{out}$	$V_{out}$	$I_{\bar{out}}$	$V_{\bar{out}}$
1111 1111	20mA	1V	0mA	0V
1000 0000	10mA	0.5V	10mA	0.5V
0000 0000	0mA	0V	20mA	1V

### Input Code vs Analog Output Current and Voltage

$V_{out}$  和  $V_{\bar{out}}$  再经过差分 U3 放大，最后测试点 TP6 输出电压值为：

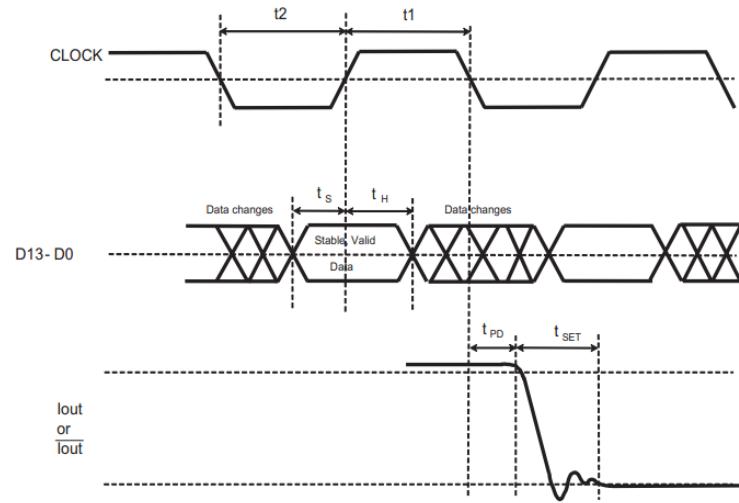
$$\begin{aligned}
 V = V_{out} - V_{\bar{out}} &= (I_{out} - I_{\bar{out}}) * RL = ((Code * 2 - 255) / 256) * I_{outfs} * RL \\
 &= 2 * ((Code * 2 - 255) / 256)
 \end{aligned}$$

测试点 TP6 出的电压再经过 U4 放大，-5 倍的放大倍数，

所以 DAC 的输出范围是 +/- 5V。

## 3.2 DA 数字时序

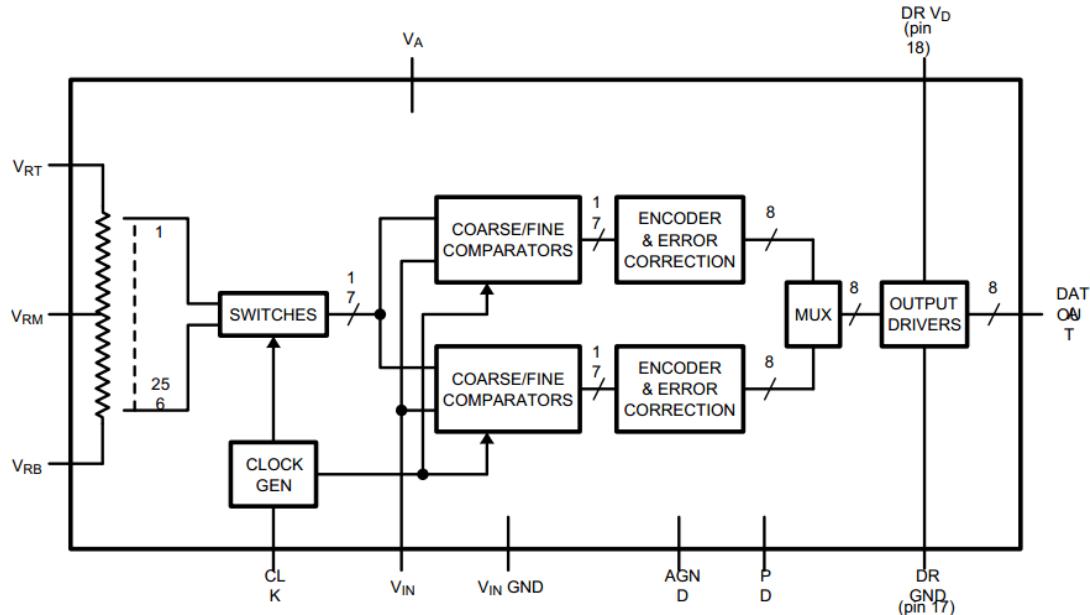
DAC908 时序图如下图所示：



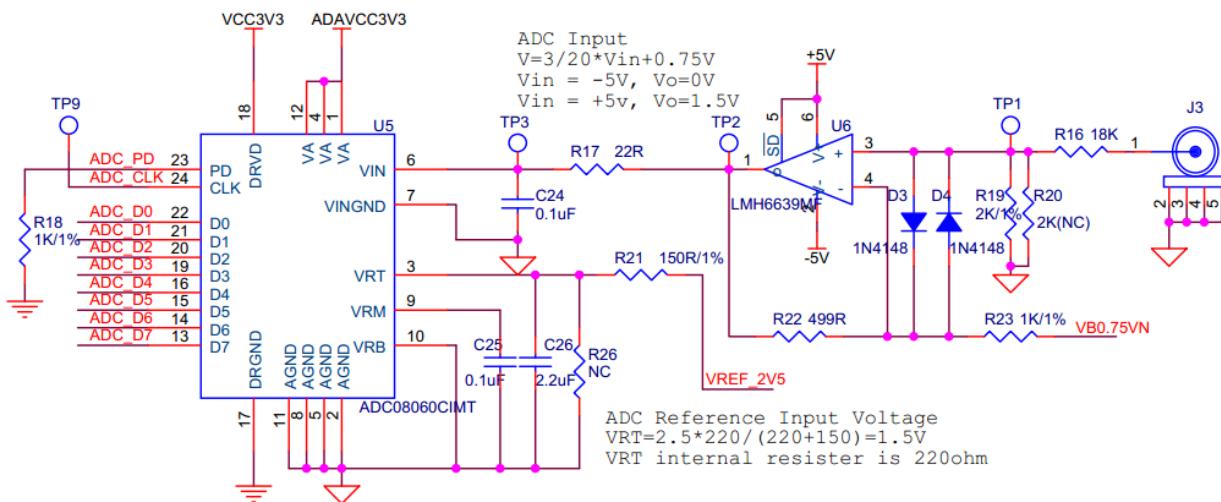
## 4. 高速 AD 转换

### 4.1 DA 操作原理

高速 ADDA 子卡采用 TI 高速 AD 转换芯片 ADC08060，其结构图如下：



高速 ADDA 子卡采用 TI 高速 AD 转换芯片 ADC08060，其结构图如下：



ADC 部分采用外部参考电压，AD 芯片内部 VRT 到 VRB 内部电阻为 220 欧姆，采用 2.5V 参考电压输入经过 R21(150 欧姆)与 AD 内部电阻 (220 欧姆) 分压，最终得到 AD 的参考电压为 1.5V。

所以 ADC 转换数字输出与 ADC 模拟输入的关系：

Code=256\*Vinadc/1.5 (Vinadc 为 AD 芯片模拟输入脚的电压，即测试点 TP3 处的电压)

那么高速 ADDA 子卡模块模拟输入（即测试点 TP1 处电压）与 ADC08060 Pin6 Vinadc（即测试点 TP3 处的电压）出的输入关系为：

$$Vinadc = 3/20 * Vin + 0.75V$$

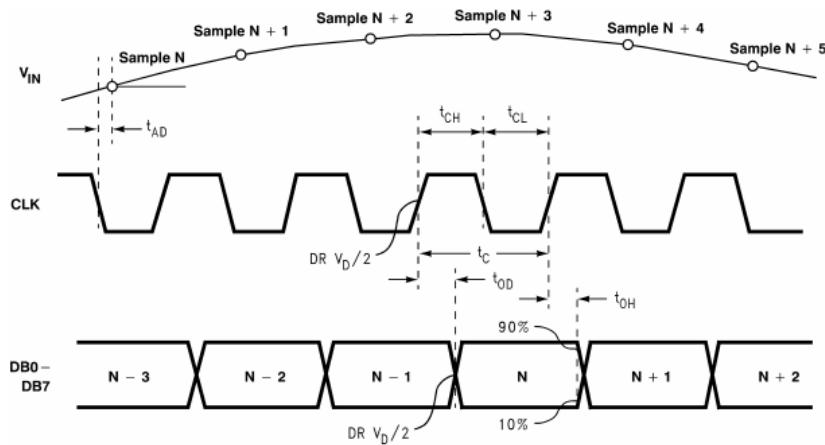
$$Vinadc = -5V, Vo = 0V$$

$$Vinadc = +5V, Vo = 1.5V$$

## 4.2 ADC 数字时序

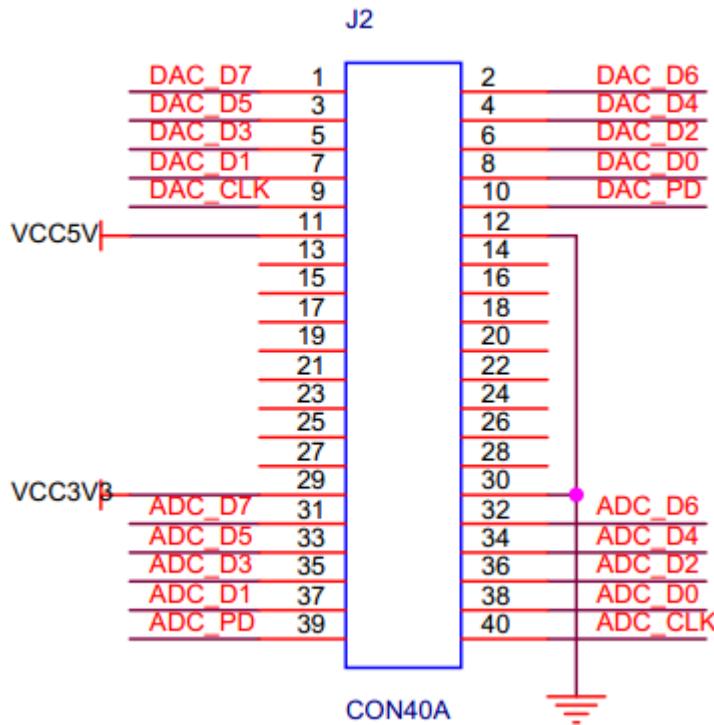
ADC08060 时序图如下图所示：

**Timing Diagram**



## 5. 高速 ADDA 子卡数字接口

子卡数字接口采用 40pin 2.54mm 的连接器，其接口定义如下：



高速 ADDA 子卡数字接口如下表

J2 Pin No.	原理图网络名	IO 类型	说明	电平特性
1	DAC_D7	输出	DAC 输入数据[7]	3.3-V LVTTL
2	DAC_D6	输出	DAC 输入数据[6]	3.3-V LVTTL
3	DAC_D5	输出	DAC 输入数据[5]	3.3-V LVTTL
4	DAC_D4	输出	DAC 输入数据[4]	3.3-V LVTTL
5	DAC_D3	输出	DAC 输入数据[3]	3.3-V LVTTL
6	DAC_D2	输出	DAC 输入数据[2]	3.3-V LVTTL
7	DAC_D1	输出	DAC 输入数据[1]	3.3-V LVTTL
8	DAC_D0	输出	DAC 输入数据[0]	3.3-V LVTTL
9	DAC_CLK	输出	DAC 时钟输入	3.3-V LVTTL
10	DAC_PD	输出	DAC Power Down 使能信号	3.3-V LVTTL
11	VCC5V		+5V 电源输入	
12	GND		地	

13	NC			
14	NC			
15	NC			
16	NC			
17	NC			
18	NC			
19	NC			
20	NC			
21	NC			
22	NC			
23	NC			
24	NC			
25	NC			
26	NC			
27	NC			
28	NC			
29	VCC3V3		+3.3V 电源输入	
30	GND		地	
31	ADC_D7	输入	ADC 数据输出数据[7]	3.3-V LVTTL
32	ADC_D6	输入	ADC 数据输出数据[6]	3.3-V LVTTL
33	ADC_D5	输入	ADC 数据输出数据[5]	3.3-V LVTTL
34	ADC_D4	输入	ADC 数据输出数据[4]	3.3-V LVTTL
35	ADC_D3	输入	ADC 数据输出数据[3]	3.3-V LVTTL
36	ADC_D2	输入	ADC 数据输出数据[2]	3.3-V LVTTL
37	ADC_D1	输入	ADC 数据输出数据[1]	3.3-V LVTTL
38	ADC_D0	输入	ADC 数据输出数据[0]	3.3-V LVTTL
39	ADC_PD	输出	ADC Power Down 使能信号	3.3-V LVTTL
40	ADC_CLK	输出	ADC 时钟输入	3.3-V LVTTL

