

# TD1 Asm Cortex-M3

## Premier sujet de TD

3 IMACS 2010-2011

Vincent MAHOUT

*Abstract*—Le but de ce TD est tout d'abord de comprendre un petit bout de code. Cela suppose donc de voir comment l'enchaînement d'instructions basiques permettent de construire un algorithme simple. Un aspect important de compréhension concerne l'accès en mémoire par indirection. Enfin, il s'agira de jouer sur ces modes d'adressage afin de modifier le code afin de l'optimiser.

### I. L'ALGORITHME

Soit le morceau de programme suivant :

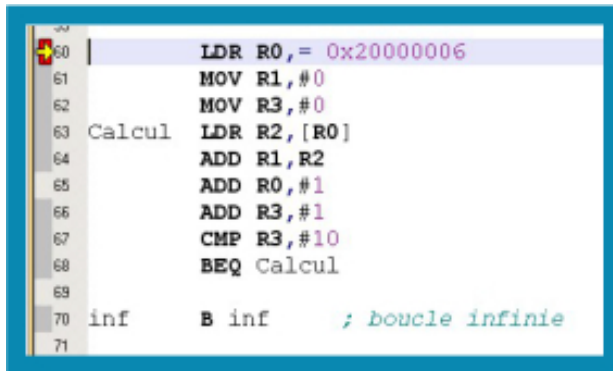


Fig. 1. Premier listing

Lors de l'exécution de ce code la mémoire aura le contenu suivant :

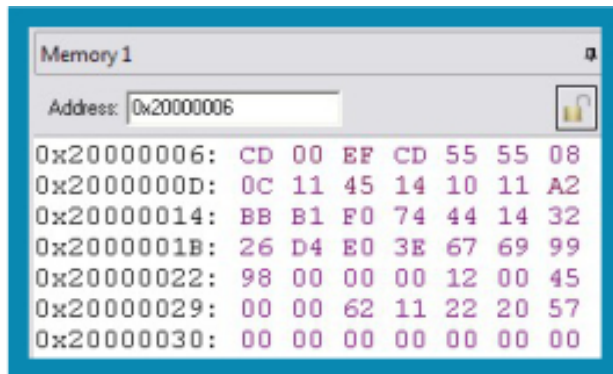


Fig. 2. Contenu mémoire

### II. COMPREHENSION

Dans un premier temps, il s'agit d'analyser ce programme

*Question 1:* Que font les deux lignes *CMP R3, #10* et *BEQ Calcul*? - Que peut-on en déduire sur le déroulement du programme?

*Question 2:* Déterminez ce que fait ce petit programme en extrayant son organigramme général.

### III. ADRESSAGE MÉMOIRE

*Question 3:* Remplissez le tableau relatant l'état des registres *R0* à *R3* (en hexadécimal) à chaque fois que *PC* passe sur l'étiquette *Calcul*.

	R0	R1	R2	R3
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				

*Question 4:* Le programmeur s'est trompé dans son codage. En effet, le tableau contient 5 *int* (2 octets) et non 10 *char* (1 seul octet). Modifiez les instructions pour apporter cette correction.

*Question 5:* Cette modification prise en compte, que vaudra le registre *R1* lorsque *PC* pointerà sur l'étiquette *inf*?

### IV. OPTIMISATION DU CODE

*Question 6:* Modifiez la gestion du pointeur *R0* pour utiliser un adressage indirect avec post-déplacement.

*Question 7:* Modifiez le code pour supprimer l'instruction *CMP* en se rappelant que l'instruction *SUBS* modifie l'état du fanion *Z*.