

Министерство науки и высшего образования РФ  
Федеральное государственное автономное образовательное  
учреждение высшего образования  
«Севастопольский государственный университет»

# **ИССЛЕДОВАНИЕ СПОСОБОВ ПОСТРОЕНИЯ РЕГИСТРОВ**

**Методические указания**

к выполнению лабораторной работы

для студентов, обучающихся по направлениям

**09.03.02 «Информационные системы и технологии»**

**09.03.03 «Прикладная информатика»**

дневной и заочной формы обучения

**Севастополь 2023**

УДК 004.732

**Исследование способов построения регистров.** Методические указания к лабораторным занятиям по дисциплине "Компьютерная схемотехника" / Сост. В.С. Чернега — Севастополь: Изд-во СевГУ, 2023 — 12 с.

Методические указания предназначены для проведения лабораторных работ по дисциплине «Компьютерная схемотехника». Целью методических указаний является помощь студентом в освоении схемотехники построения регистров и экспериментального исследования их функционирования. Излагаются теоретические и практические сведения необходимые для выполнения лабораторной работы, программа исследований, требования к содержанию отчета.

Методические указания рассмотрены и утверждены на методическом семинаре и заседании кафедры информационных систем (протокол № 1 от 31 августа 2022 г)

Допущено учебно-методическим центром СевГУ в качестве методических указаний.

Рецензент: Кротов К.В., канд. техн. наук, доцент кафедры ИС

## ИССЛЕДОВАНИЕ СПОСОБОВ ПОСТРОЕНИЯ РЕГИСТРОВ

### 1. Цель работы

Углубление теоретических знания построения параллельных и последовательных регистров и экспериментальные исследования их функционирования. Приобретение практических навыков измерения электрических параметров и регистрации временных диаграмм с помощью электро- и радиоизмерительных приборов.

### 2. Основные теоретические положения

Регистр — это последовательностное логическое устройство, используемое для хранения  $n$ -разрядных двоичных чисел и выполнения преобразований над ними. Регистры представляют собой несколько (обычно от 4 до 16) D- (чаще всего), RS- или JK-триггеров, соединенных между собой тем или иным способом. Регистры подразделяются на параллельные и последовательные (регистры сдвига). В **параллельных регистрах** (Рисунок 2.1а) каждый из триггеров имеет свой независимый информационный вход (D) и свой независимый информационный выход Q. Тактовые входы (C) всех триггеров соединены между собой.

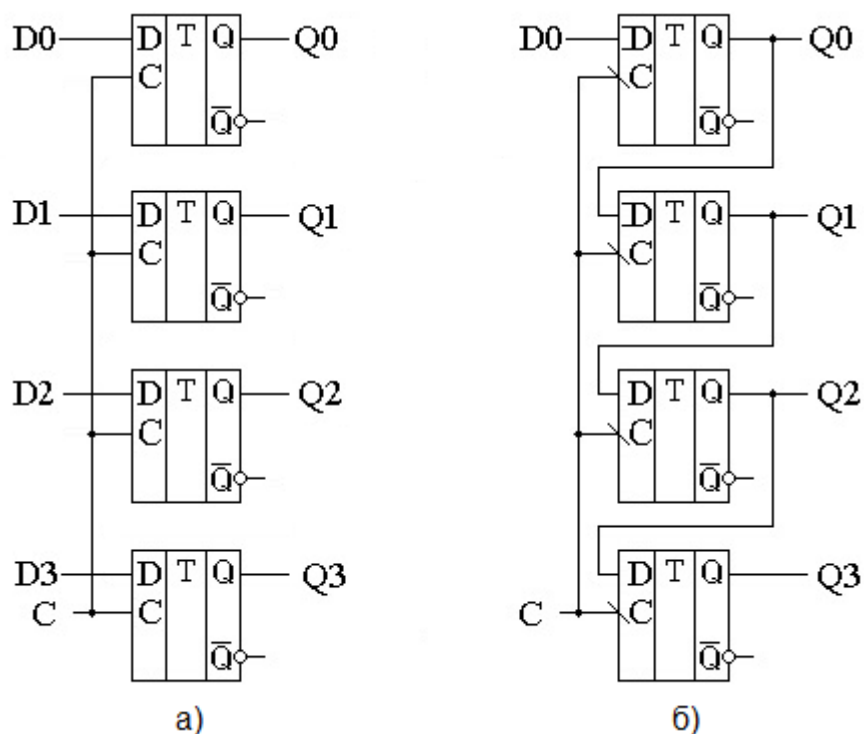


Рисунок 2.1 – Параллельный (а) и последовательный (б) регистры

В **последовательных (сдвиговых) регистрах** (Рисунок 2.1б) все триггеры соединены в последовательную цепочку (*выход Q* каждого предыдущего триггера соединен со входом *D* следующего триггера). Тактовые входы всех триггеров (*C*) объединены между собой. В результате такой регистр может рассматриваться как линия задержки, входной сигнал которой последовательно перезаписывается из триггера в триггер по фронту тактового сигнала *C*. Информационные входы и выходы триггеров могут быть выведены наружу, а могут и не выводиться. Однако всегда выводится выход последнего триггера регистра.

Параллельные регистры, в свою очередь, делятся на две группы:

- регистры, срабатывающие по фронту управляющего сигнала *C*, часто называемые «тактируемыми» регистры;
- регистры, срабатывающие по уровню управляющего сигнала *C*, так называемые «стробируемые» регистры (Рисунок 2.1а).

**Параллельные регистры**, срабатывающие по уровню стробирующего сигнала (их еще называют регистры-защелки, английское "*Latch*"), можно рассматривать как некий гибрид между буфером и регистром. Когда сигнал на стробирующем входе единичный, такой регистр пропускает через себя входные информационные сигналы, т.е., является буферным усилителем. Когда же стробирующий сигнал становится равен нулю, регистр переходит в режим хранения последнего из значений входных сигналов.

В настоящее время промышленность выпускает 4-х или 8-ми разрядные регистры в виде микросхем. Регистры на схемах обозначаются символами **RG**. На рисунке 2.2 показаны несколько разновидностей параллельных регистров.

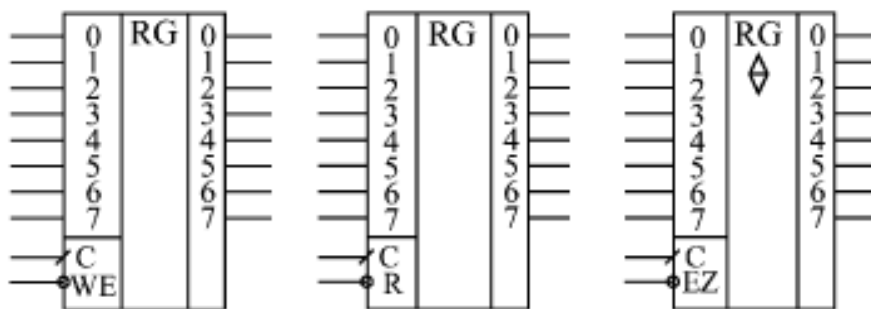


Рисунок 2.2 – Различные модификации параллельных регистров

Наряду с синхронизирующим входом *C*, в регистрах могут быть дополнительные управляющие входы: **R** – сброс триггеров регистра; **WE** (Write Enable) – разрешение записи; **OE** (Output Enable) либо **EZ** (Enable Z) – разрешения выхода. Знак ромба на поле регистра показывает, что регистр имеет три состояния (0, 1 и третье – состояние высокого импеданса, обозначаемое символом *Z*). Такие регистры создаются на основе триггеров с тремя состояниями (см. предыдущие методические указания к лабораторной работе по последовательностным устройствам).

**Регистры сдвига** или **сдвиговые регистры** (англ. *shift register*) представляют собой, как уже отмечалось, последовательно соединенную цепочку триггеров. Основным режим их работы – это сдвиг разрядов кода, записанного в эти триггеры, то есть по тактовому сигналу содержимое каждого предыдущего триггера переписывается в следующий по порядку в цепочке триггер. Код, хранящийся в регистре, с каждым тактом сдвигается на один разряд в сторону старших разрядов или в сторону младших разрядов, что и дало название регистрам данного типа.

Сдвиг бывает двух видов: вправо и влево. Сдвиг вправо (в сторону старшего разряда регистра) является основным режимом, он есть у всех сдвиговых регистров. Регистр, в котором реализован сдвиг как вправо, так и влево, называют **реверсивным**.

В стандартные серии (наборы, чипсеты) цифровых микросхем входит несколько типов сдвиговых регистров, отличающихся возможными режимами работы, режимами записи, чтения и сдвига, а также типом выходных каскадов (с двумя или тремя состояниями). Большинство регистров сдвига имеет восемь разрядов. На рисунке 2.3 показаны, в качестве примера, четыре типа микросхем регистров сдвига серии 1533.

Регистр ИР8 – последовательно-параллельный регистр. Он представляет собой 8-разрядную линию задержки, то есть имеет только один информационный вход D, на который подается последовательная сдвигаемая информация (точнее, два входа, объединенных по функции 2И), и восемь параллельных выходов. Сдвиг в сторону выходов со старшими номерами осуществляется по переднему фронту тактового сигнала C. Имеется также вход сигнала сброса R, по нулевому уровню на котором все триггеры регистра сбрасываются в нуль.

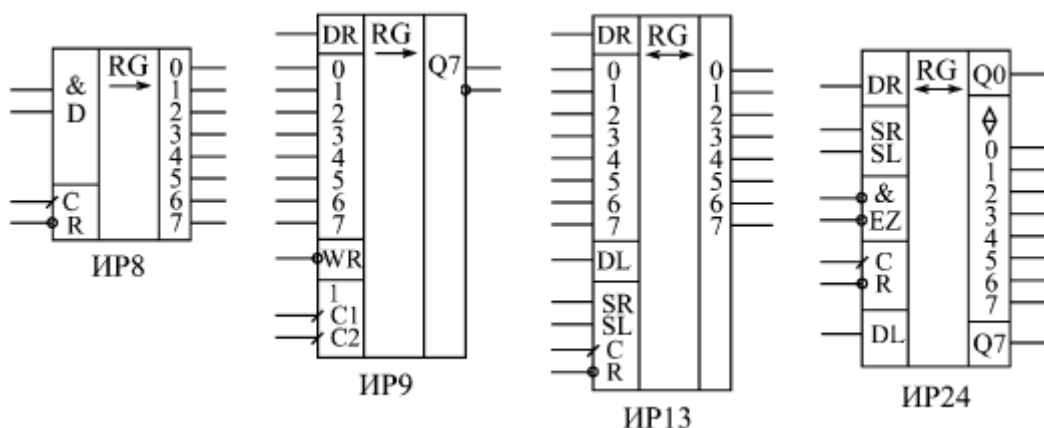


Рисунок 2.3 – Виды регистров сдвига микросхем серии 1533

Регистр ИР9 – параллельно-последовательного типа, выполняет функцию, обратную регистру ИР8. Если ИР8 преобразует входную последовательную информацию в выходную параллельную, то регистр ИР9 преобразует входную параллельную информацию в выходную последовательную. Од-

нако суть сдвига не меняется, просто в ИР9 все внутренние триггеры имеют выведенные параллельные входы, и только один, последний триггер имеет выход (причем как прямой, так и инверсный). Запись входного кода в регистр производится по нулевому сигналу на входе WR. Сдвиг осуществляется по положительному фронту на одном из двух тактовых входов C1 и C2, объединенных по функции 2ИЛИ. Вход DR может быть использован для записи «1» в младший разряд сдвигового регистра.

Регистры ИР13 и ИР24 являются реверсивными. Направление сдвига вправо или влево определяется соответственно сигналами SR и SL. Биты, предназначенные для сдвига вправо, подаются последовательно на вход DR, а для сдвига влево – на вход DL.

### 3. Описание лабораторной установки

Лабораторная установка состоит из персонального компьютера, на котором установлены система симулирования электронных и микропроцессорных систем Proteus VSM. Proteus VSM по умолчанию устанавливается в папку C:\Program\Files\Labcenter Electronics\Proteus.

Лабораторный стенд состоит из трех схем:

- 1) 5-разрядного регистра сдвига на D-триггерах (Рисунок 3.1);
- 2) 8-разрядного регистра сдвига на базе микросхем 4015 (Рисунок 3.2);
- 3) 8-разрядного параллельно-последовательного регистра на базе микросхемы 4021 (Рисунок 3.3).

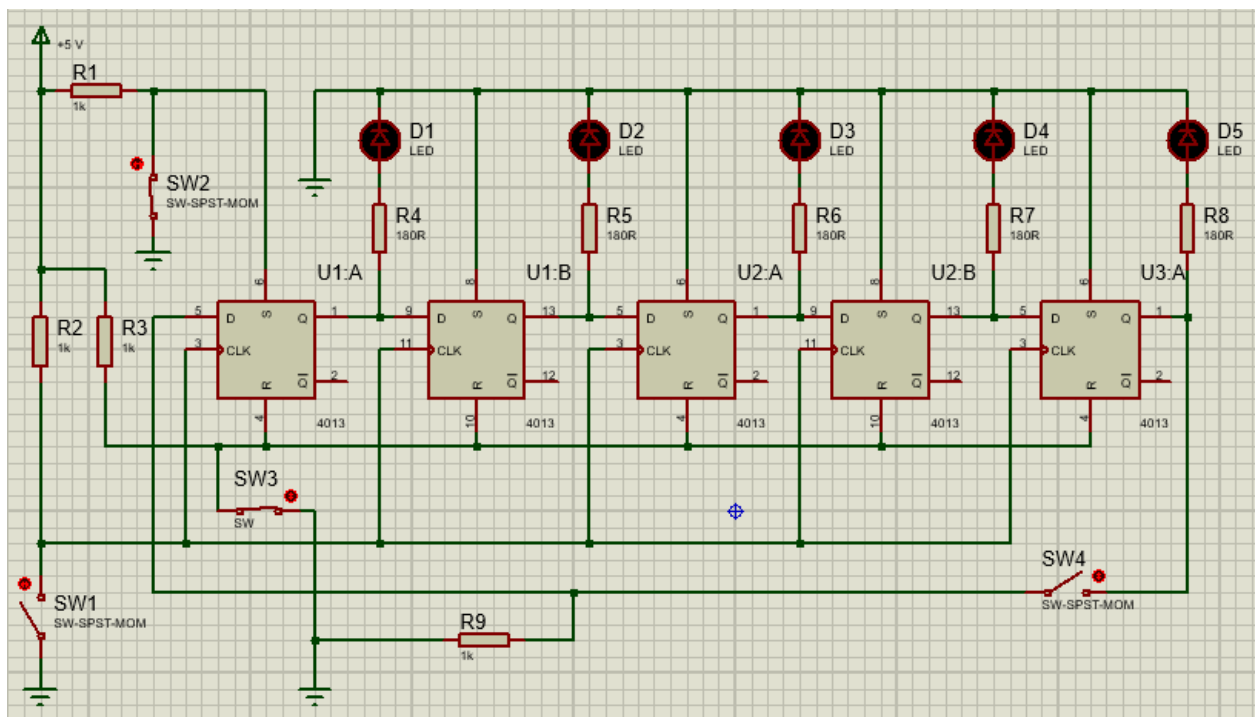


Рисунок 3.1 – Исследование 5-разрядного регистра сдвига на D-триггерах

Кроме собственно регистра сдвига, построенного на основе D-триггеров U1-U3, в схеме первого стенда имеются 5 светодиодных индикаторов D1-D5 и ключи управления SW1 - SW4. Ключ SW1 служит для подачи сигналов синхронизации на триггеры. С помощью SW2 заносится «1» в первый триггер регистра сдвига. Ключ SW3 предназначен для сброса триггеров, а SW4 служит для замыкания регистра в кольцо при котом биты с выхода регистра поступают на его вход.

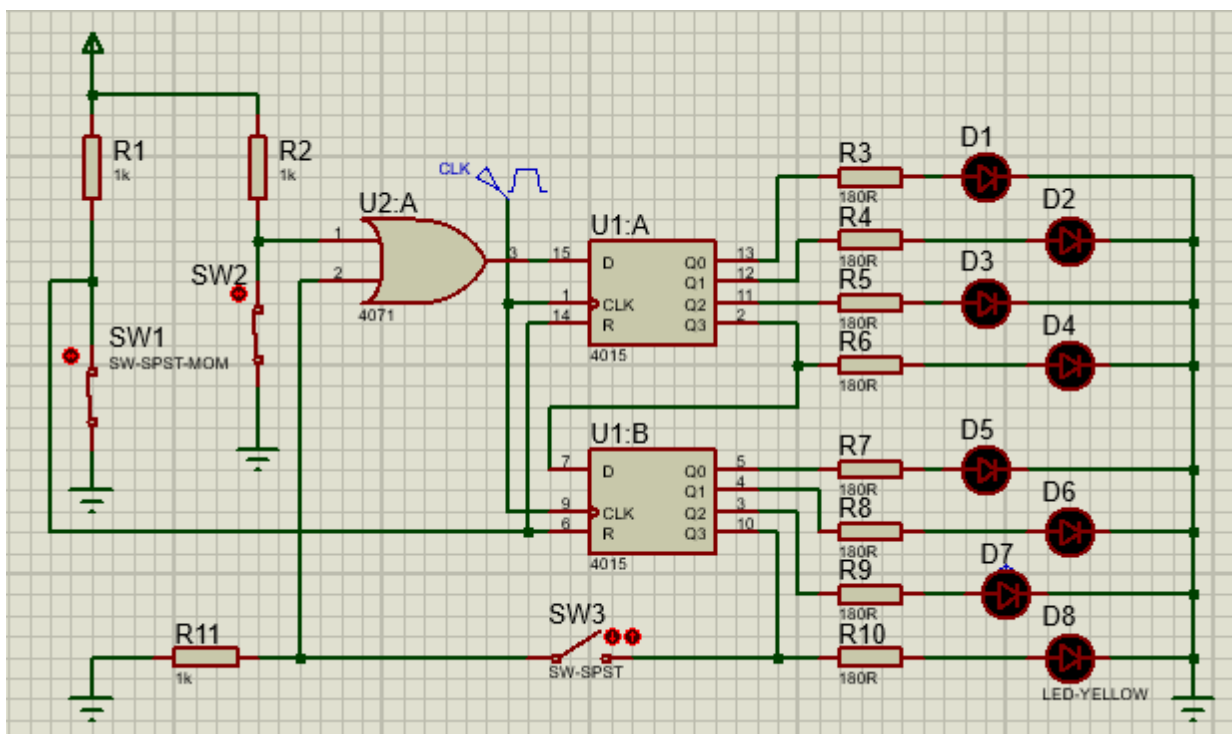


Рисунок 3.2 – Исследование 8-разрядного регистра сдвига на MC 4015

Во втором стенде 8-разрядный регистр сдвига построен на последовательно соединенных двух 4-х разрядных регистрах, содержащихся в микросхеме MC 4015. Ключ SW1 служит для установки регистра в нулевое состояние, ключ SW2 предназначен для занесения «1» в первую ячейку регистра, а ключ SW3 позволяет переключить регистр сдвига в кольцевой режим. Для тактирования регистра сдвига используется генератор прямоугольных импульсов CLK.

В третьем стенде исследуется параллельно-последовательный регистр, построенный на базе микросхемы 4021. Ключи SW0 –SW7 предназначены для записи в регистр входного слова. Ключ SW1 позволяет переключать регистр в режим параллельного ввода 8-разрядного двоичного слова (высокий уровень на входе P/S) или в режим последовательного побитного вывода (нулевой уровень на входе P/S). Светодиодный индикатор отображает логический уровень выводимых битов. Скорость вывода определяется тактовой частотой генератора прямоугольных импульсов (CLK).

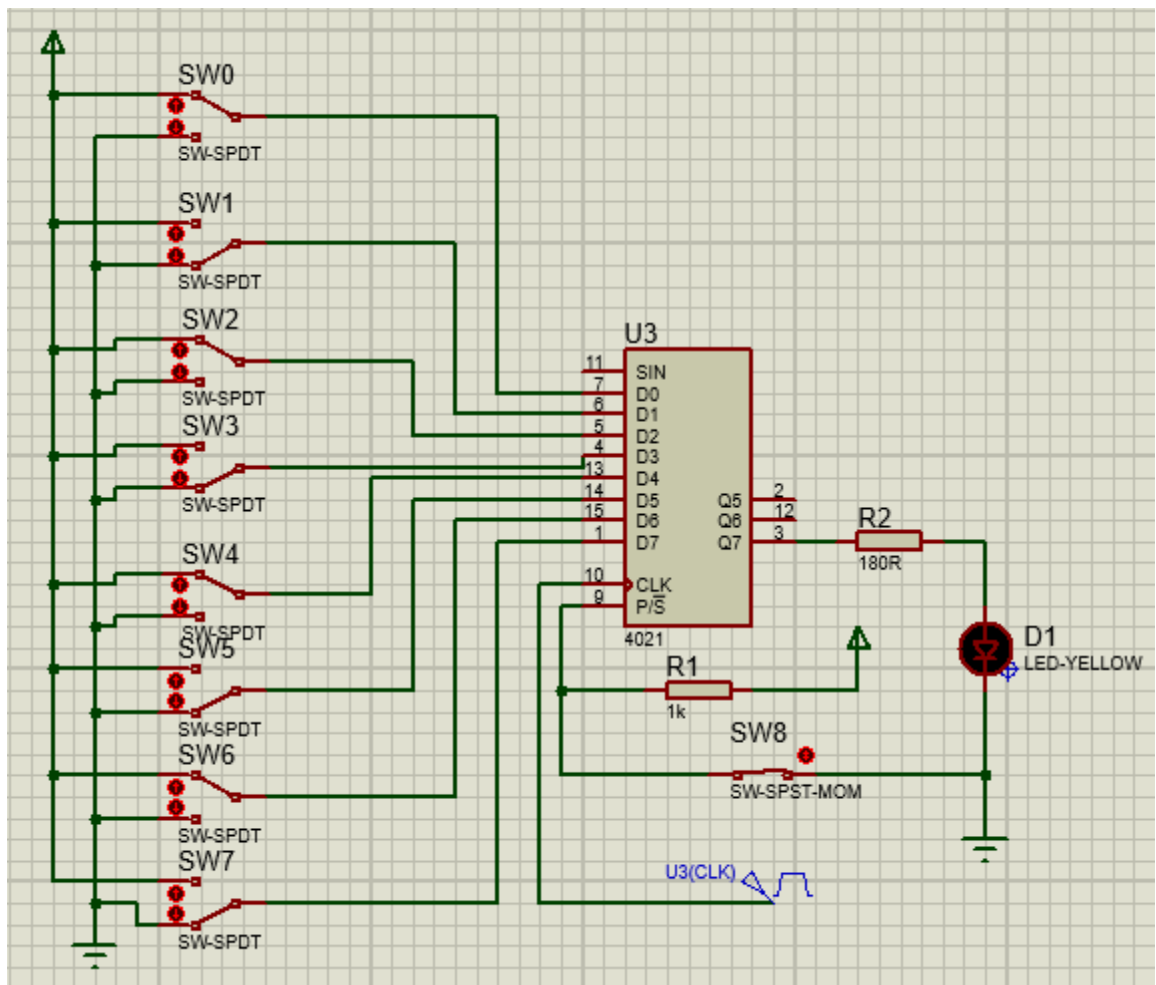


Рисунок – Исследование 8-разрядного параллельно-последовательного регистра

#### 4. Программа работы

- 4.1. Повторить теоретический материал по триггерным устройствам.
- 4.2. Изучить теоретический материал по регистрам, используя рекомендуемую литературу и конспект лекций.
- 4.3. Составить схему регистра сдвига, изображенную на рисунке 3.1. В схеме используются триггеры типа 4013 CMOS серии 4000 и ключи типа SW-SPST-MOM.
- 4.4. Исследовать функционирование регистра в обычном и кольцевом режиме путем записи с помощью ключа SW2 в регистр информационных битов и подачи тактовых сигналов кратковременным нажатием SW1.



Перевод регистра в кольцевой режим происходит при замыкании ключа SW4.

- 4.5. Повторить п.4.4 для устройства, схема которого изображена на рисунке 3.2.
- 4.6. Составить схему исследования параллельно-последовательного регистра и повторить п.4.4.
- 4.7. Составить отчет по результатам проведенных исследований.

## **5. Содержание отчета**

- 5.1. Цель и программа работы.
- 5.2. Принципиальные электрические схемы исследуемых устройств.
- 5.3. Таблицы и временные диаграммы экспериментальных исследований.
- 5.4. Выводы по результатам экспериментов.

## **6. Контрольные вопросы**

- 6.1. Приведите условное обозначение синхронных и асинхронных триггеров, которые могут использоваться для построения параллельных и последовательных регистров.
- 6.2. Начертите условные обозначения D-триггеров, срабатывающих по уровню, переднему и заднему фронту синхронизирующего сигнала.
- 6.3. Каким образом в D-триггерах реализуется третье Z состояние?
- 6.4. Начертите схемы параллельного и последовательного регистра и поясните их функционирование.
- 6.5. Назовите и поясните виды и назначение управляющих регистром сигналов.
- 6.6. В чем состоит особенность функционирования регистра-защелки?
- 6.7. Как изменится значение двоичного числа, находящегося в последовательном регистре, при сдвиге его вправо?
- 6.8. Поясните назначение ключей (SW), установленных на лабораторных стендах (рисунки 3.1. – 3.3).
- 6.9. Как изменится значение двоичного числа, находящегося в последовательном регистре, при сдвиге его влево?
- 6.10. Какие устройства персонального компьютера реализованы с помощью регистров различного типа?
- 6.11. Какую функцию выполняет логическая схема И на входе регистра 1533ИР8?

## БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Шишкин, Г. Г. Электроника : учебник для бакалавров / Г. Г. Шишкин, А. Г. Шишкин. — 2-е изд., испр. и доп. — Москва : Издательство Юрайт, 2022. — 703 с. — (Бакалавр. Академический курс). — ISBN 978-5-9916-3422-9. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/508747> (дата обращения: 17.01.2023).
2. Бобровников, Л. З. Электроника в 2 ч. Часть 1 : учебник для вузов / Л. З. Бобровников. — 6-е изд., испр. и доп. — Москва : Издательство Юрайт, 2023. — 288 с. — (Высшее образование). — ISBN 978-5-534-00109-9. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/514360> (дата обращения: 17.01.2023).
3. Бобровников, Л. З. Электроника в 2 ч. Часть 2 : учебник для вузов / Л. З. Бобровников. — 6-е изд., испр. и доп. — Москва : Издательство Юрайт, 2023. — 275 с. — (Высшее образование). — ISBN 978-5-534-00112-9. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/514387> (дата обращения: 17.01.2023).
4. Миленина, С. А. Электротехника, электроника и схемотехника : учебник и практикум для вузов / С. А. Миленина, Н. К. Миленин ; под редакцией Н. К. Миленина. — 2-е изд., перераб. и доп. — Москва : Издательство Юрайт, 2023. — 406 с. — (Высшее образование). — ISBN 978-5-534-04525-3. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/511199> (дата обращения: 17.01.2023).
5. Новожилов, О. П. Электроника и схемотехника в 2 ч. Часть 1 : учебник для вузов / О. П. Новожилов. — Москва : Издательство Юрайт, 2023. — 382 с. — (Высшее образование). — ISBN 978-5-534-03513-1. — Текст : электронный // Образовательная платформа Юрайт [сайт]. — URL: <https://urait.ru/bcode/512849> (дата обращения: 17.01.2023).