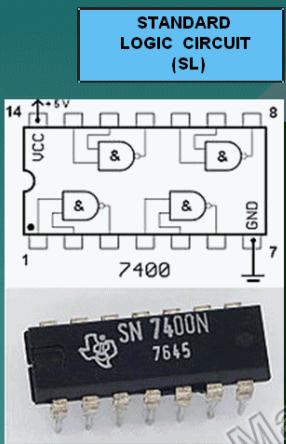


Programowanie układów FPGA – wykład I

prof. nzw. dr hab. inż. Krzysztof Poźniak
Wydział Elektroniki i Technik Informacyjnych
Instytut Systemów Elektronicznych
e-mail: pozniak@ise.pw.edu.pl,
pok. 262 GE w kor. IIB, tel: (22) 234-7954
konsultacje: wtorek 14-16

- Sprawy organizacyjne
- Wprowadzenie w technologię FPGA
- Współczesne rodziny układów FPGA
- Wybrane płyty uruchomieniowe
- Metodologia syntezy układów FPGA

Wprowadzenie w technologię FPGA Geneza technologii ASIC



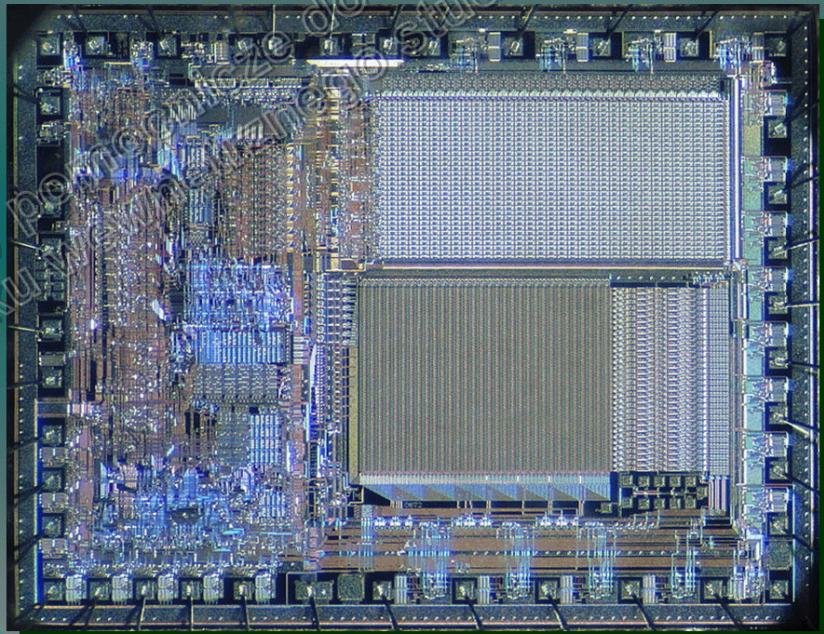
Wprowadzenie w technologię FPGA

Geneza technologii ASIC

STANDARD
LOGIC CIRCUIT
(SL)

UKŁADY LOGICZNE

APPLICATION SPECIFIC
INTEGRATED CIRCUIT
(ASIC)



Wprowadzenie w technologię FPGA

Geneza technologii ASIC

STANDARD
LOGIC CIRCUIT
(SL)

UKŁADY LOGICZNE

APPLICATION SPECIFIC
INTEGRATED CIRCUIT
(ASIC)

Rozwój technologii ASIC datuje się od lat 80-tych XX w.

Układy typu ASIC zastępują dużą liczbę:

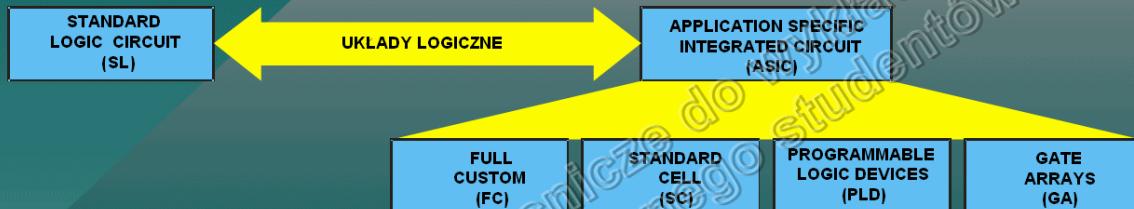
- układów logiki standardowej (AND, OR, .., D, JK, ...)
- pamięci typu RAM i ROM
- bloków peryferyjnych (interfejsy, konwertery logiczne)

W porównaniu z logiką standardową układ typu ASIC jest:

- szybszy (zegar, połączenia, bloki logiczne)
- bardziej niezawodny (jeden układ scalony, jednolita technologia)
- zajmuje mniej miejsca na płycie drukowanej (PCB)
- pobiera mniejszą moc niż równoważne mu układy SL

Wprowadzenie w technologię FPGA

Podstawowe rodzaje technologii ASIC



FC: projekt komórek logicznych, rozmieszczenie oraz połączenia
proces wykonania do 2 lat (duże serie)

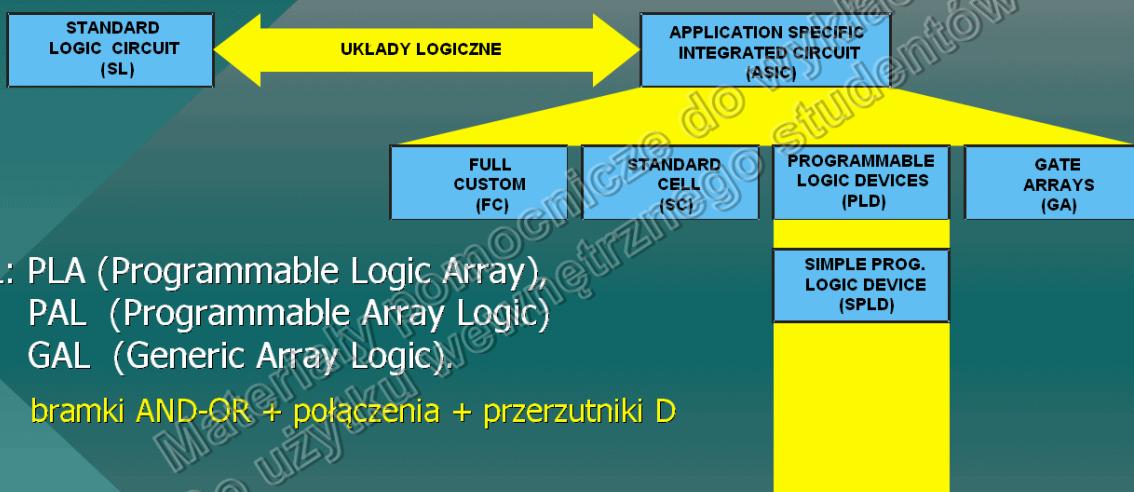
SC: predefiniowane komórki o zróżnicowanych funkcjonalnościach
proces wykonania do 1 roku (średnie serie)

GA: gotowa matryca elementarnych bloków logicznych
proces wykonania połączeń do kilku tygodni (małe serie)

PLD: układy konfigurowane przez użytkownika
proces projektu do kilku dni (pojedyncze układy)

Wprowadzenie w technologię FPGA

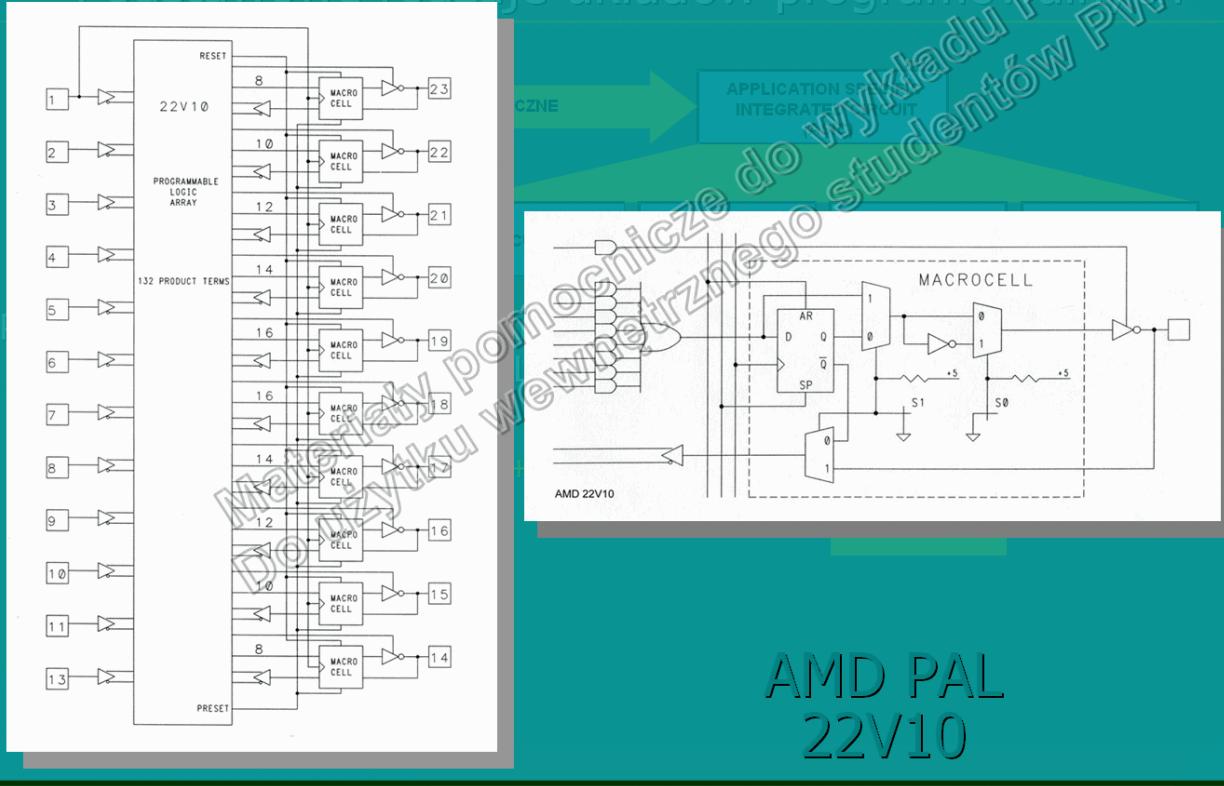
Podstawowe rodzaje układów programowalnych



SPDL: PLA (Programmable Logic Array),
PAL (Programmable Array Logic)
GAL (Generic Array Logic),
bramki AND-QR + połączenia + przerzutniki D

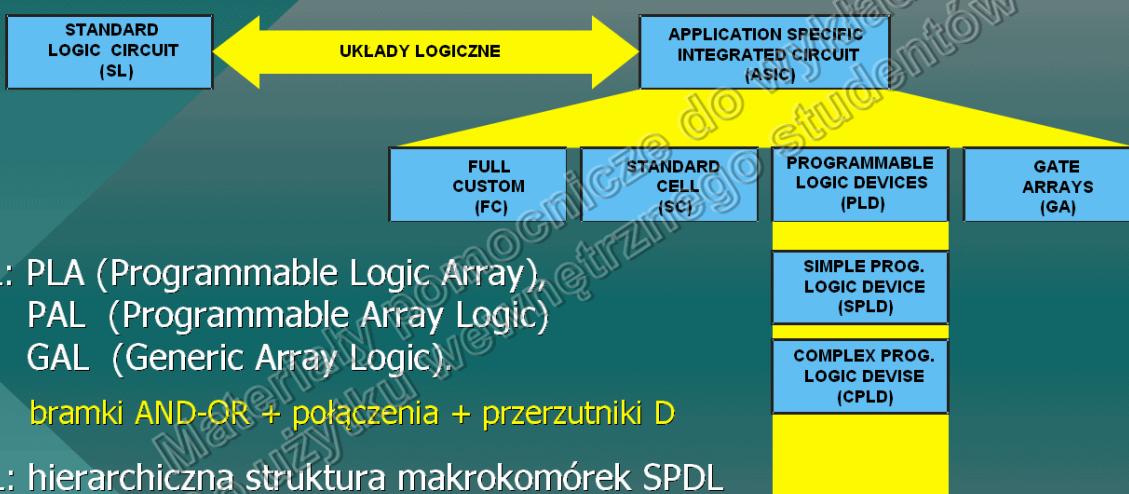
Wprowadzenie w technologię FPGA

Dodatkowe rodzaje układów programowalnych



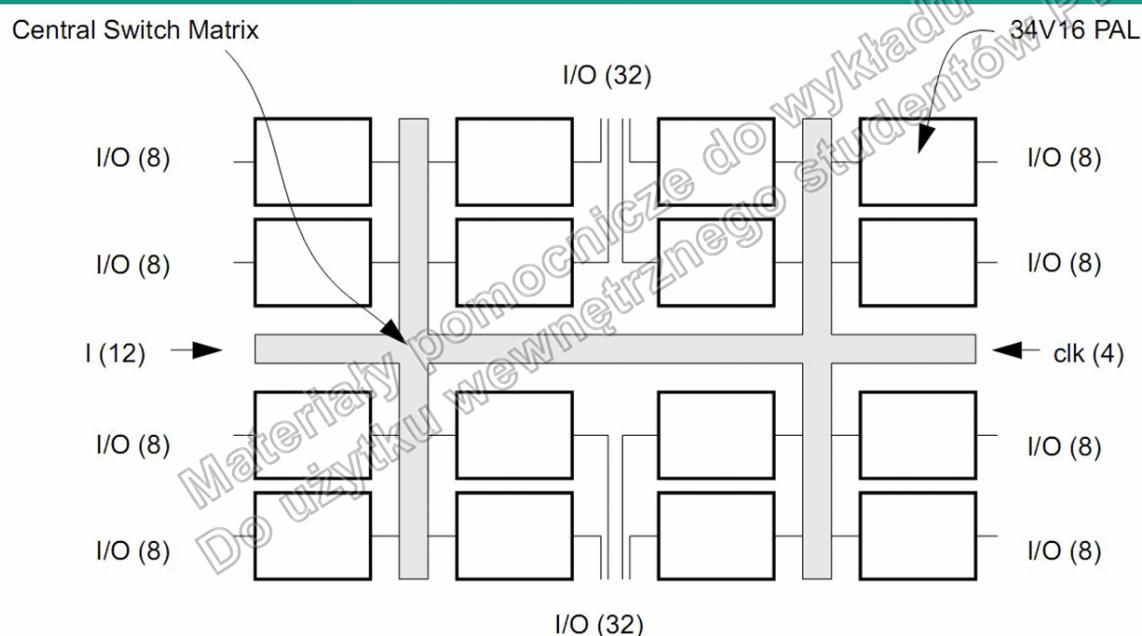
Wprowadzenie w technologię FPGA

Podstawowe rodzaje układów programowalnych



Wprowadzenie w technologię FPGA

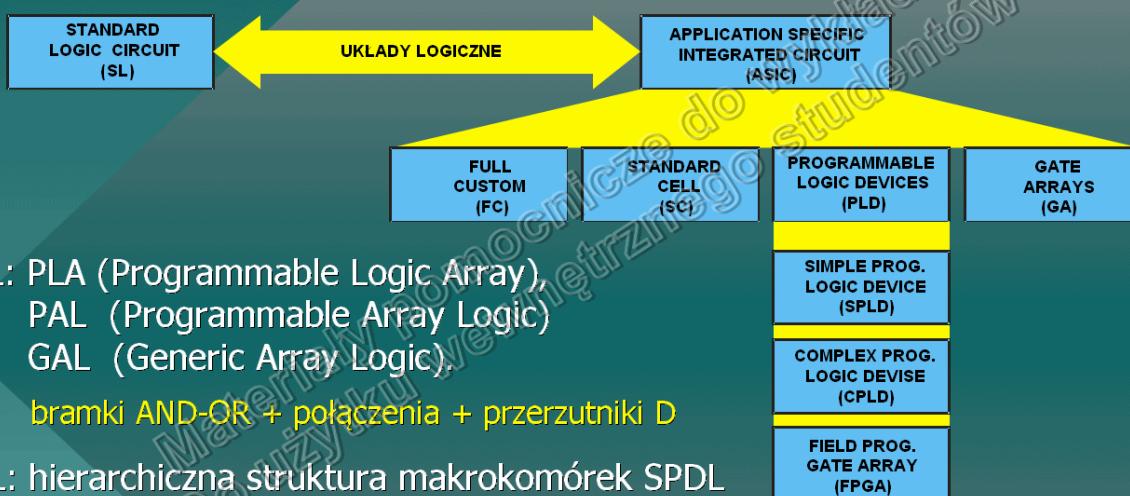
Podstawowe rodzaje układów programowalnych



AMD Mach 4

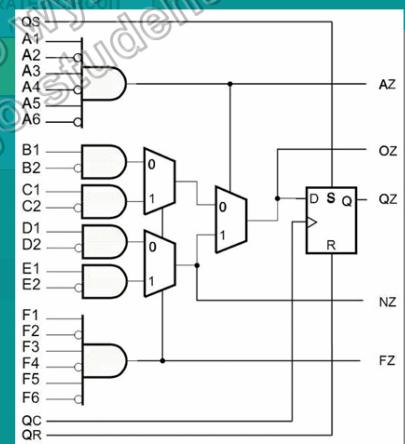
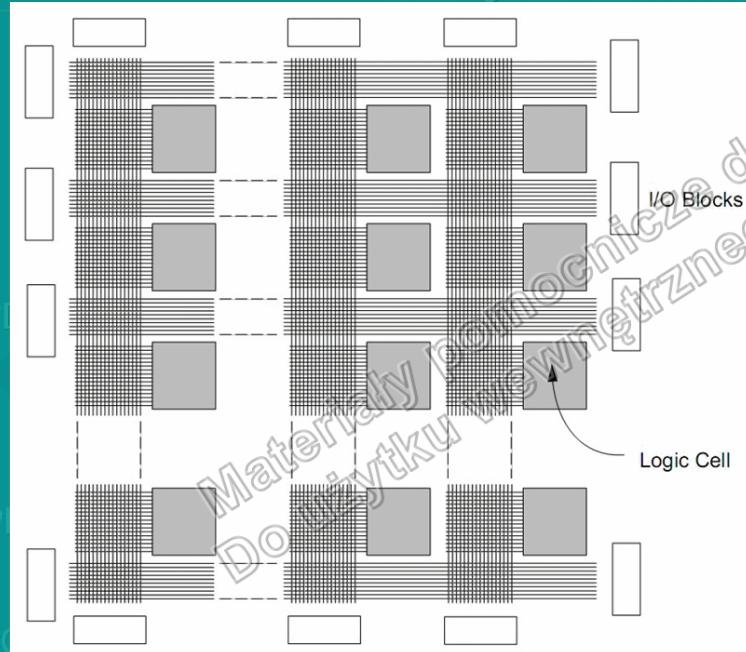
Wprowadzenie w technologię FPGA

Podstawowe rodzaje układów programowalnych



Wprowadzenie w technologię FPGA

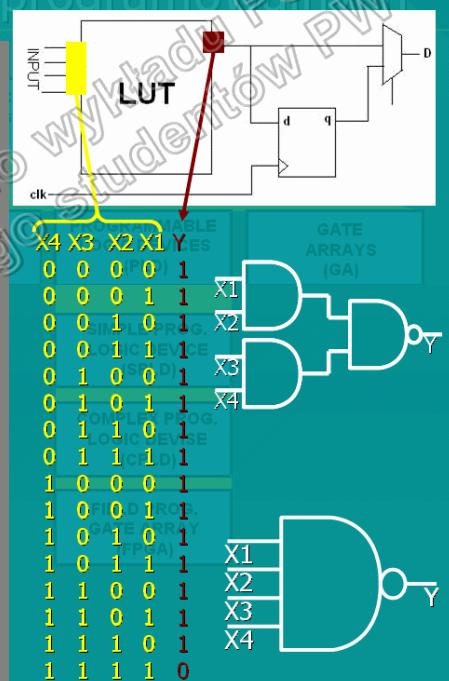
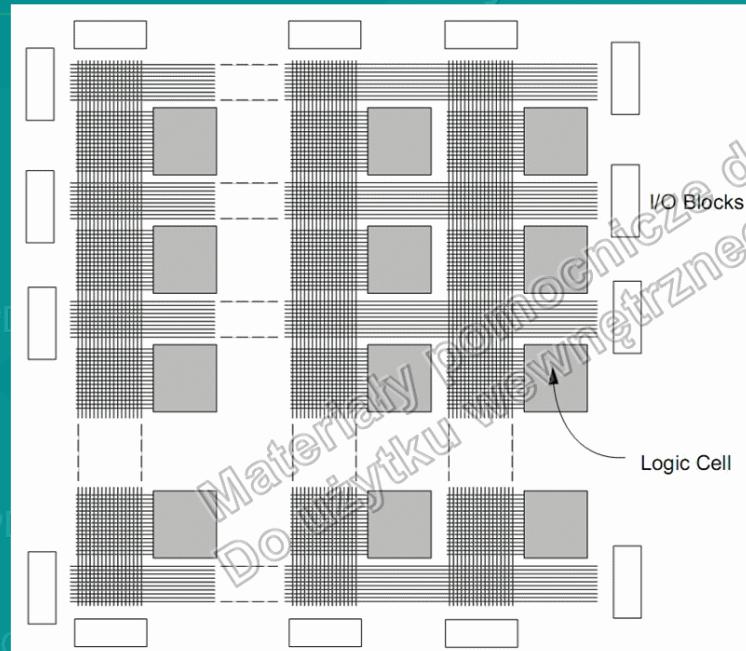
Podstawowe rodzaje układów programowalnych



Łączenie uniwersalne poprzez matryce kluczowe
Quicklogic pASIC FPGA

Wprowadzenie w technologię FPGA

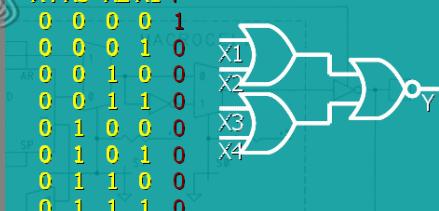
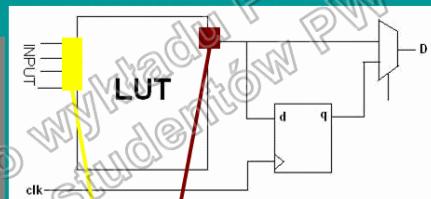
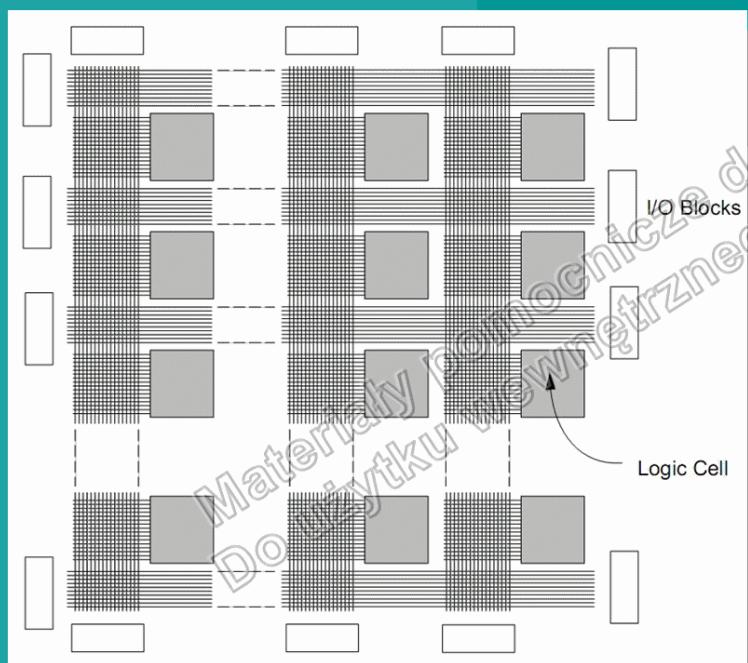
Podstawowe rodzaje układów programowalnych



Łączenie uniwersalne poprzez matryce kluczowe
Współczesne układy FPGA

Wprowadzenie w technologię FPGA

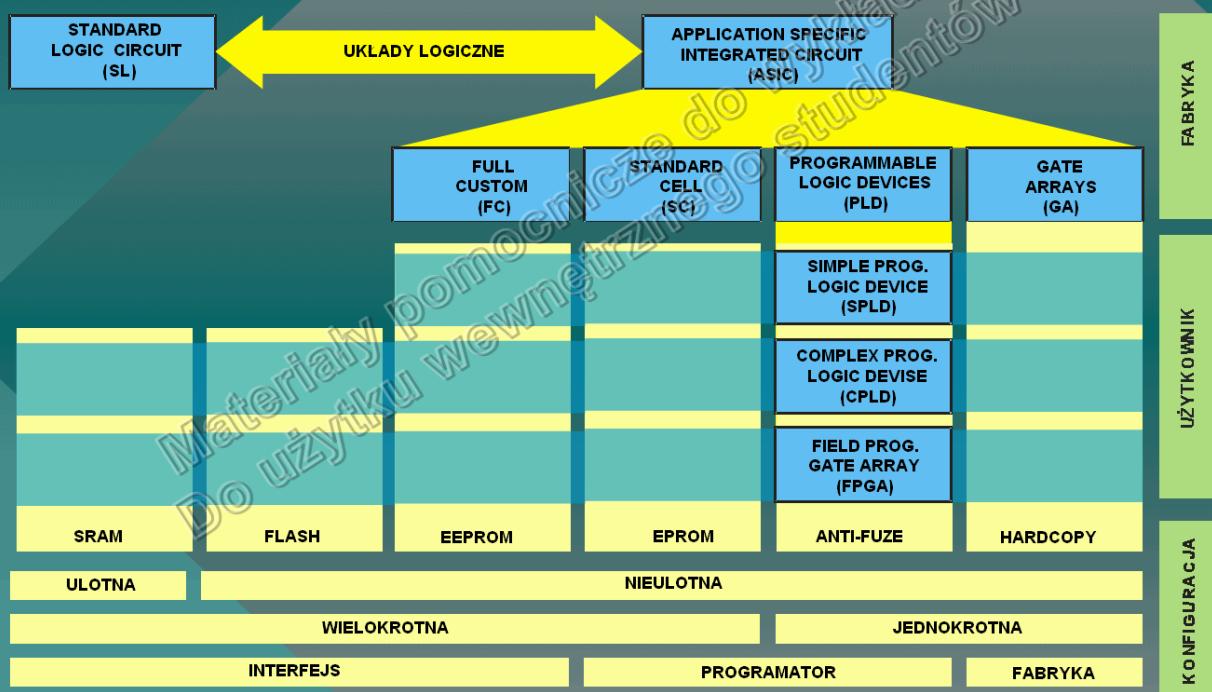
Działowe rodzeństwo układów programowalnych



Współczesne układy FPGA

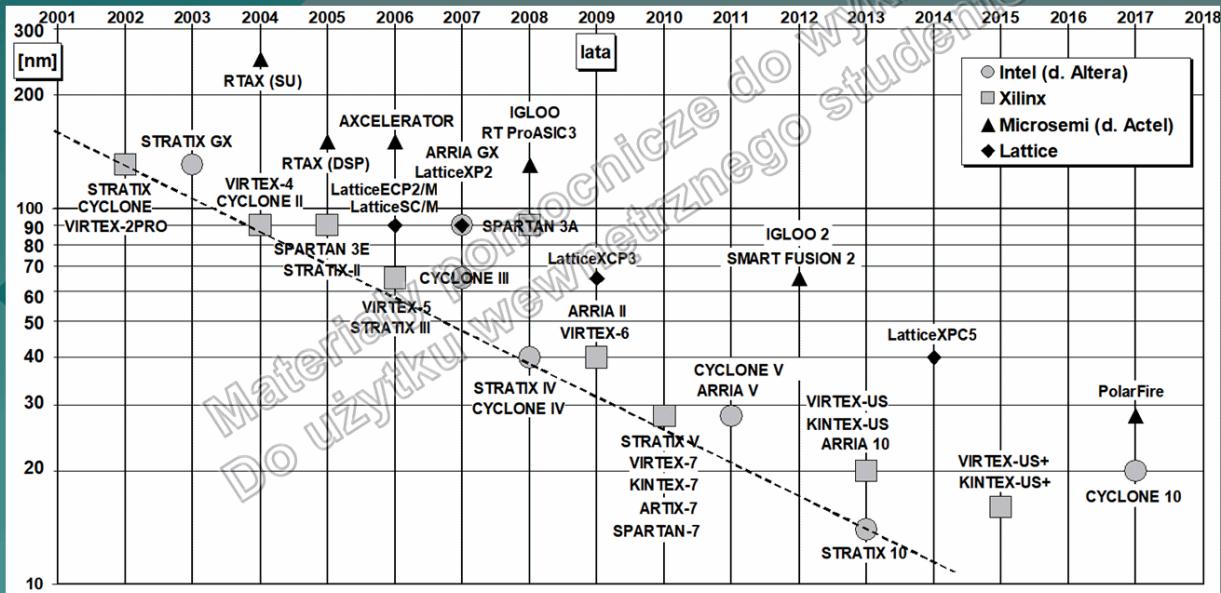
Wprowadzenie w technologię FPGA

Metody konfiguracji układów programowalnych



Wprowadzenie w technologię FPGA

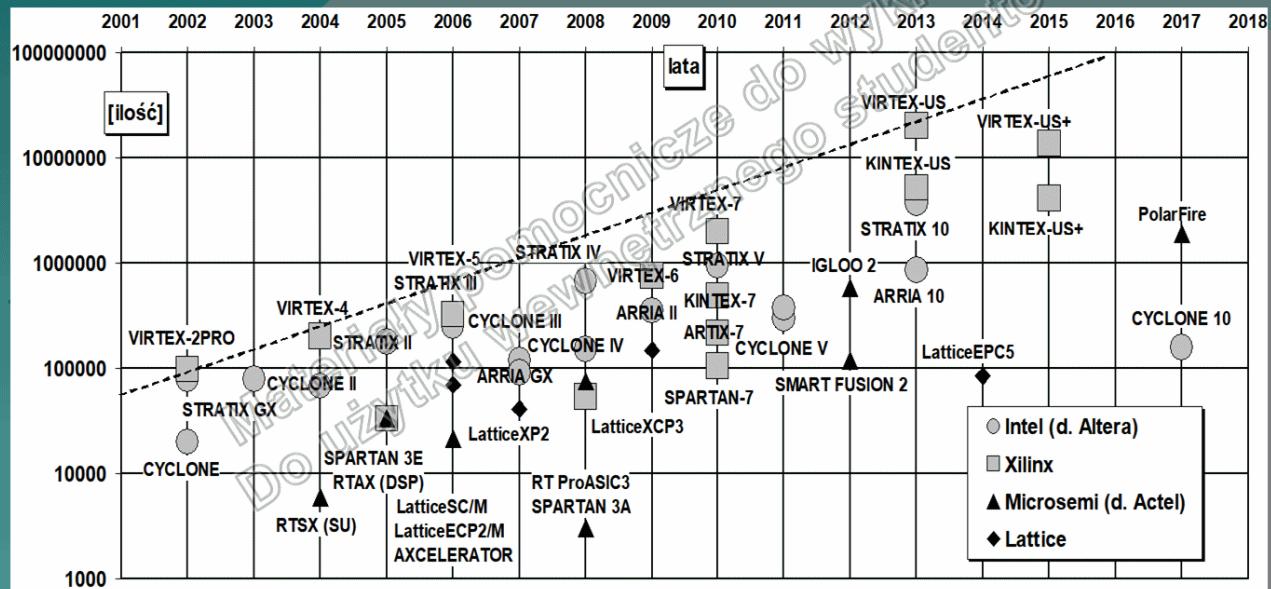
Rozwój układów FPGA



Rozwój technologii FPGA w latach 2001-2018

Wprowadzenie w technologię FPGA

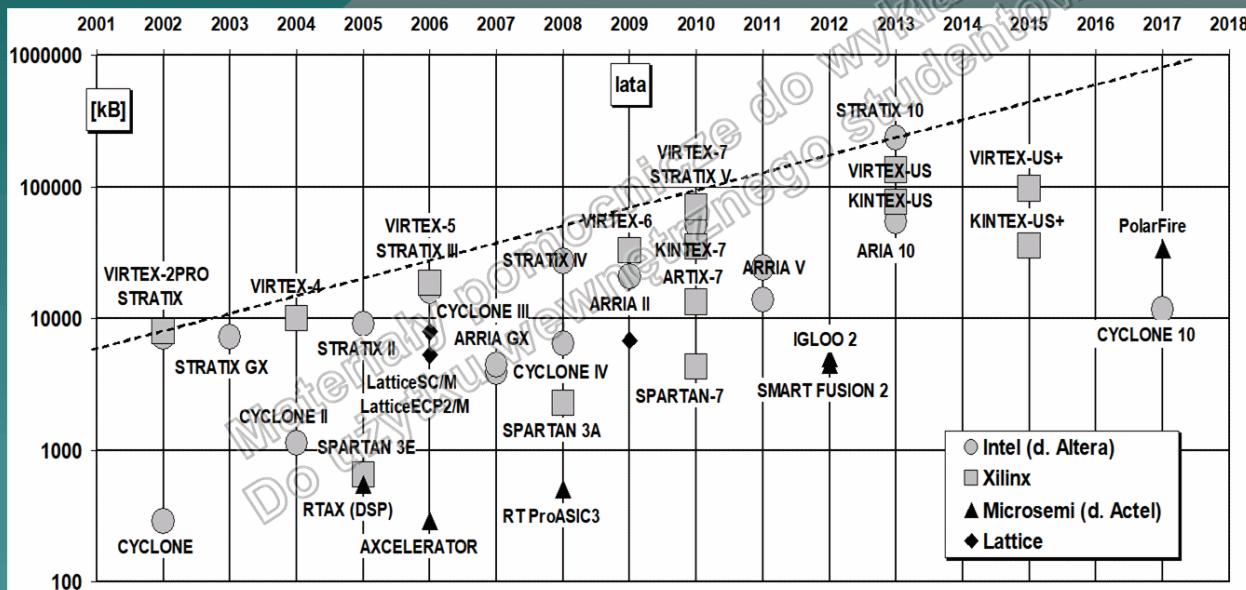
Rozwój układów FPGA



Wzrost liczby LCELL w latach 2001-2018

Wprowadzenie w technologię FPGA

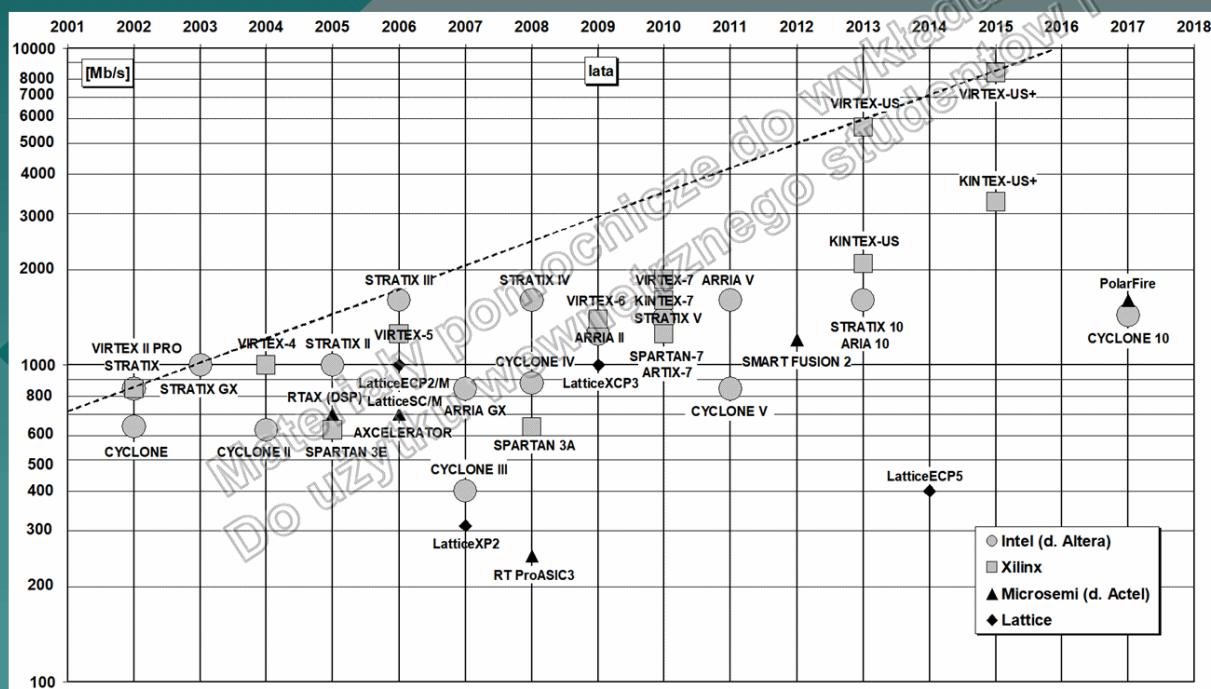
Rozwój układów FPGA



Wzrost pojemności pamięci SRAM w latach 2001-2018

Wprowadzenie w technologię FPGA

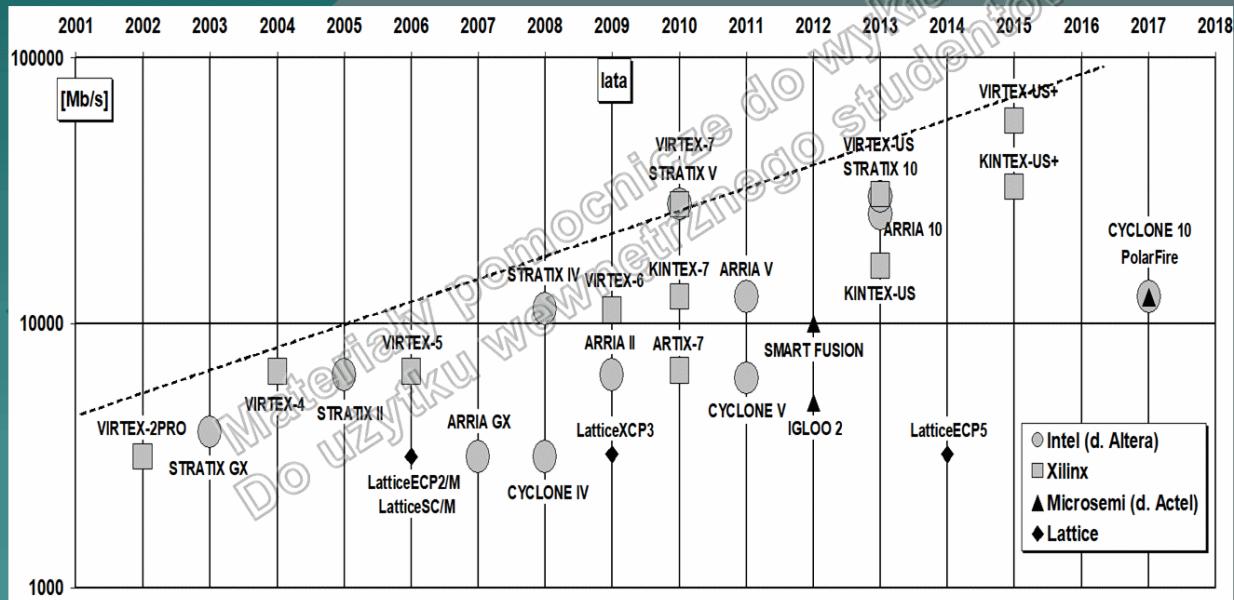
Rozwój układów FPGA



Wzrost szybkości I/O (LVDS) w latach 2001-2018

Wprowadzenie w technologię FPGA

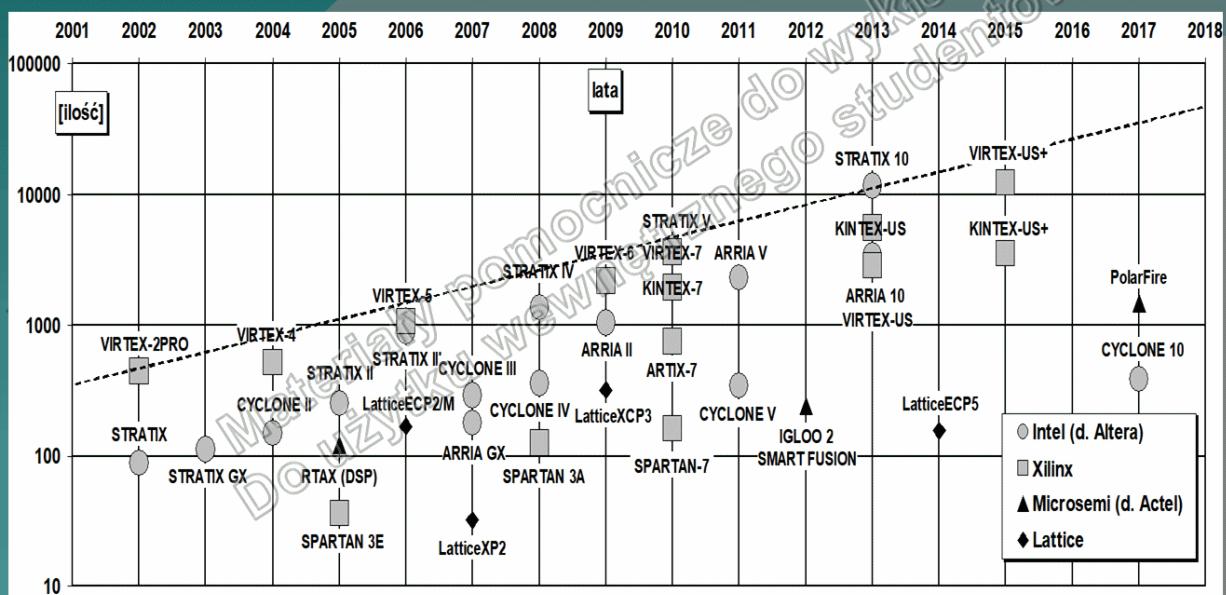
Rozwój układów FPGA



Wzrost szybkości I/O (SERDES) w latach 2001-2018

Wprowadzenie w technologię FPGA

Rozwój układów FPGA



Wzrost liczby bloków mnożących (18x18) w latach 2001-2018

Współczesne rodziny układów FPGA

Najwięksi producenci układów FPGA na świecie



Intel: <http://www.altera.com/> (dawniej ALTERA)

- Powstała w 1983 r., pionier w produkcji układów FPGA (1984 r.)
- Serie: Stratix (High-End), Cyclone (Low Cost), Aria (Combo), MAX(CPLD)



XILINX: <http://www.xilinx.com/>

- Powstała w 1984 r., największy producent FPGA (~50% rynku)
- Serie: Virtex, Kintex (High-End), Spartan, Artix (Low Cost), Zynq (Combo), CoolRunner(CPLD)



MICROSEMI: <http://www.microsemi.com/> (dawniej ACTEL)

- Powstała w 1985 r., producent specjalizowanych serii
- Serie: Igloo, ProASIC (Low-Power), RTAX (Rad-Hard)



LATTICE Semiconductor: <http://www.latticesemi.com/>

- Powstała w 1983 r., producent specjalizowanych serii
- Serie: XP(Low-Cost), ECP (DSP), MachXO (CPLD)

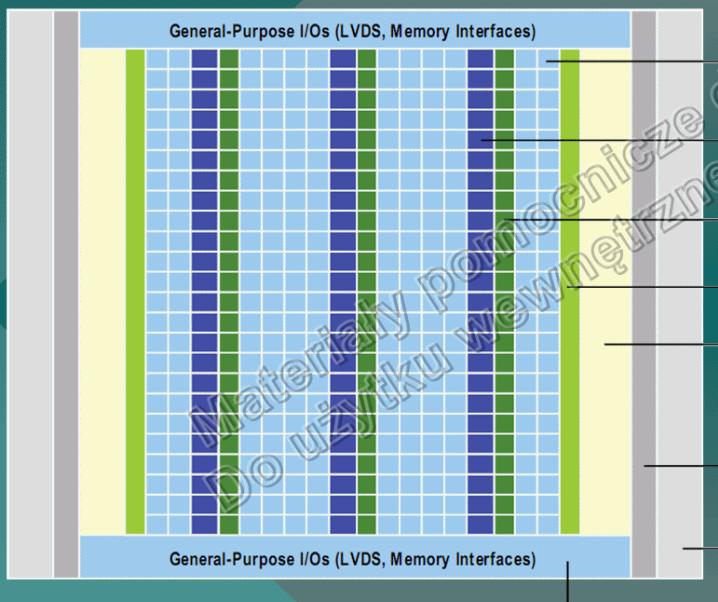


Cypress Semiconductor: <http://www.cypress.com/>

- Powstała w 1982 r., producent wielu układów cyfrowych
- Seria PSoC (ADC+PLD+system-on-chip)

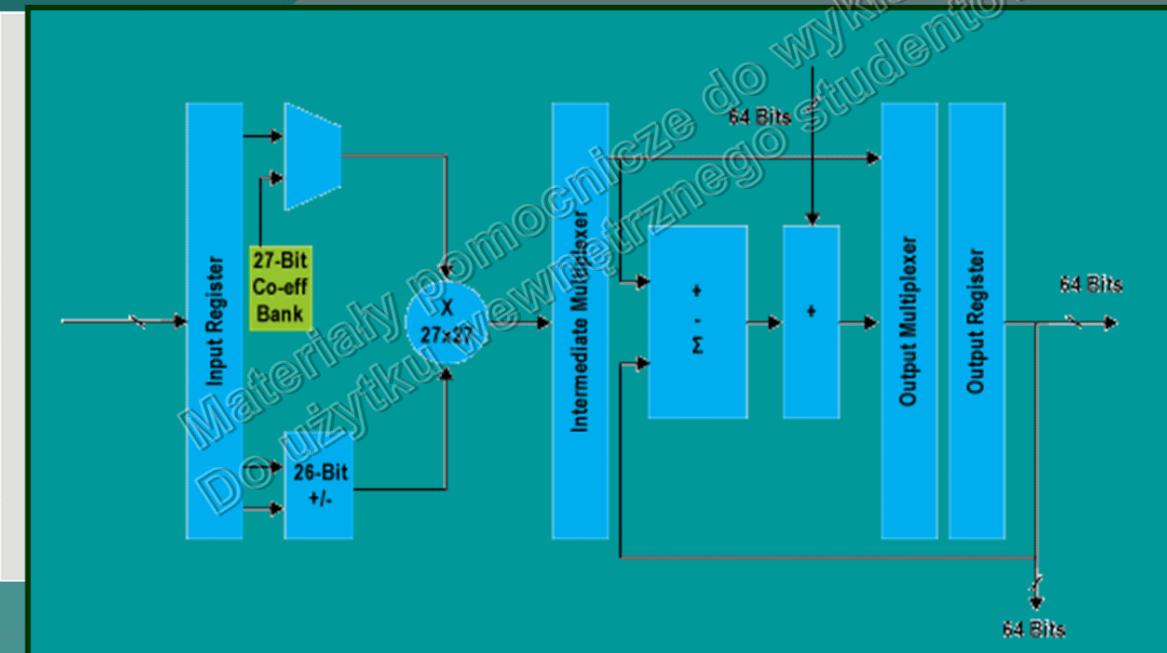
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



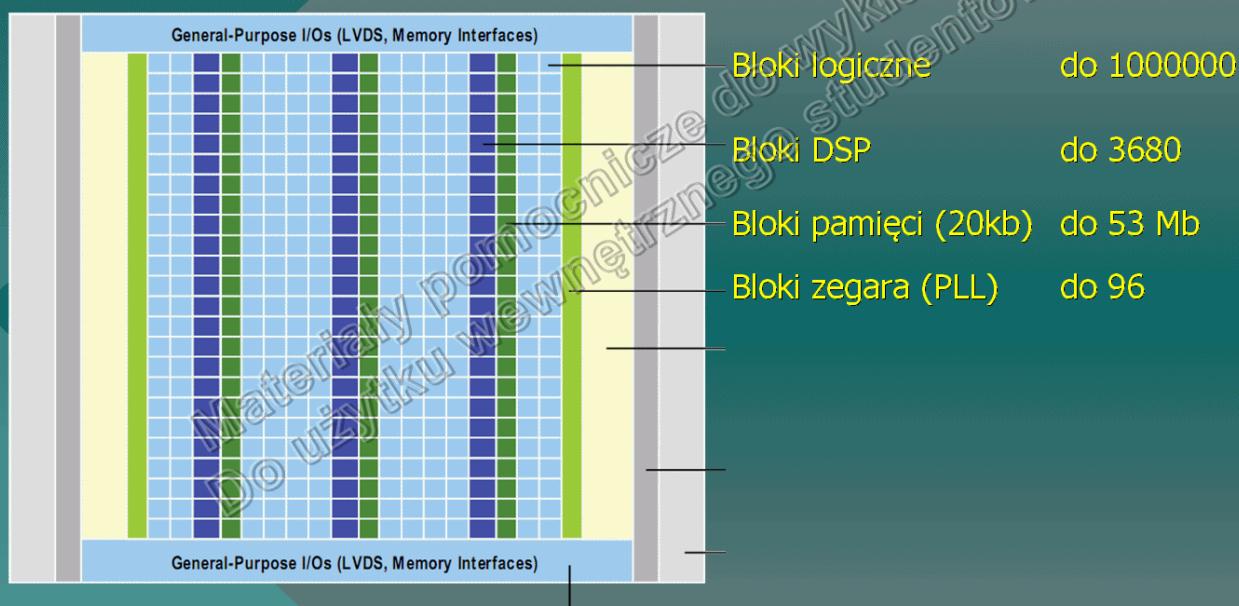
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



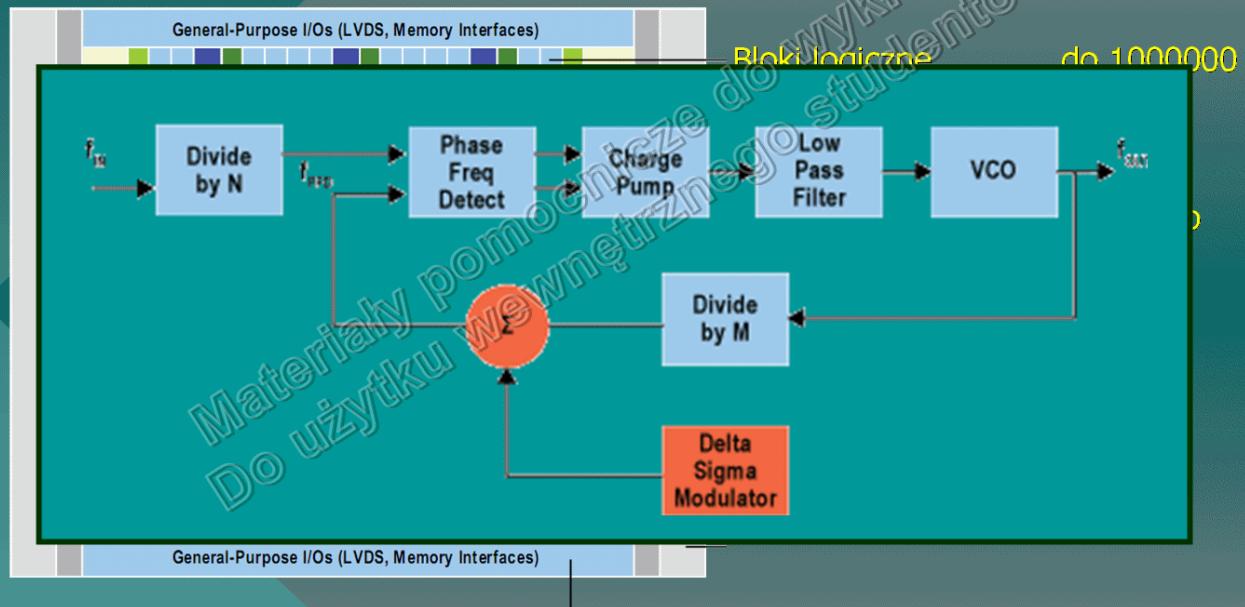
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



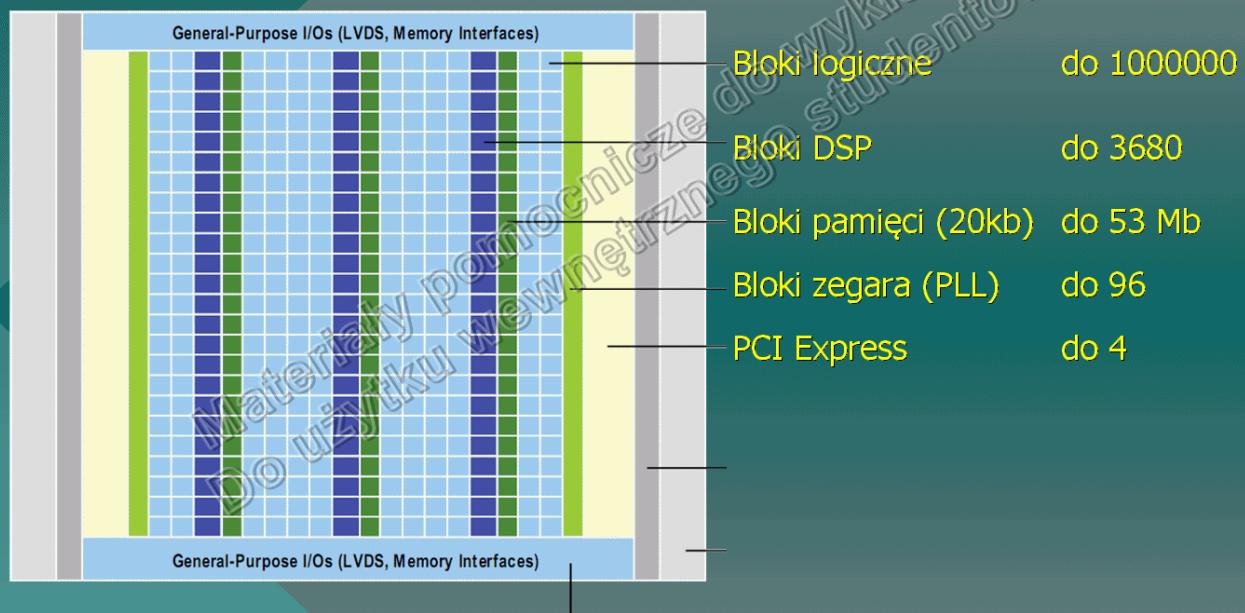
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



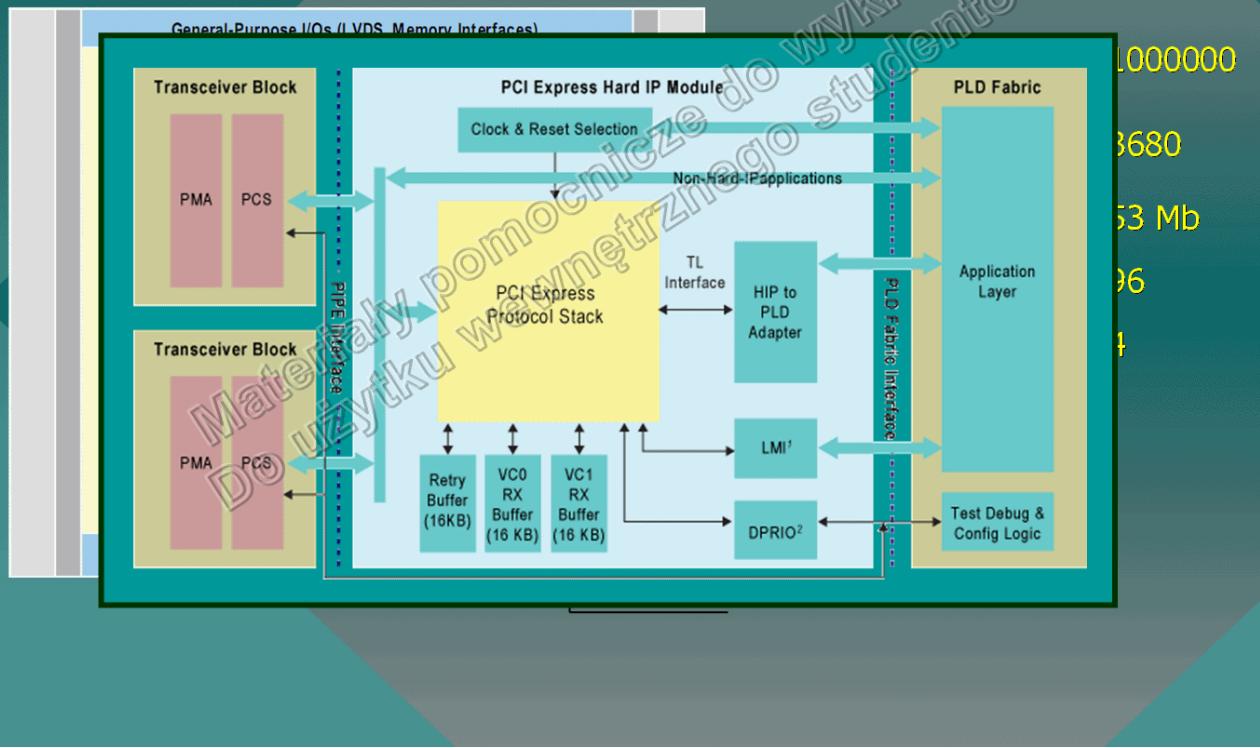
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



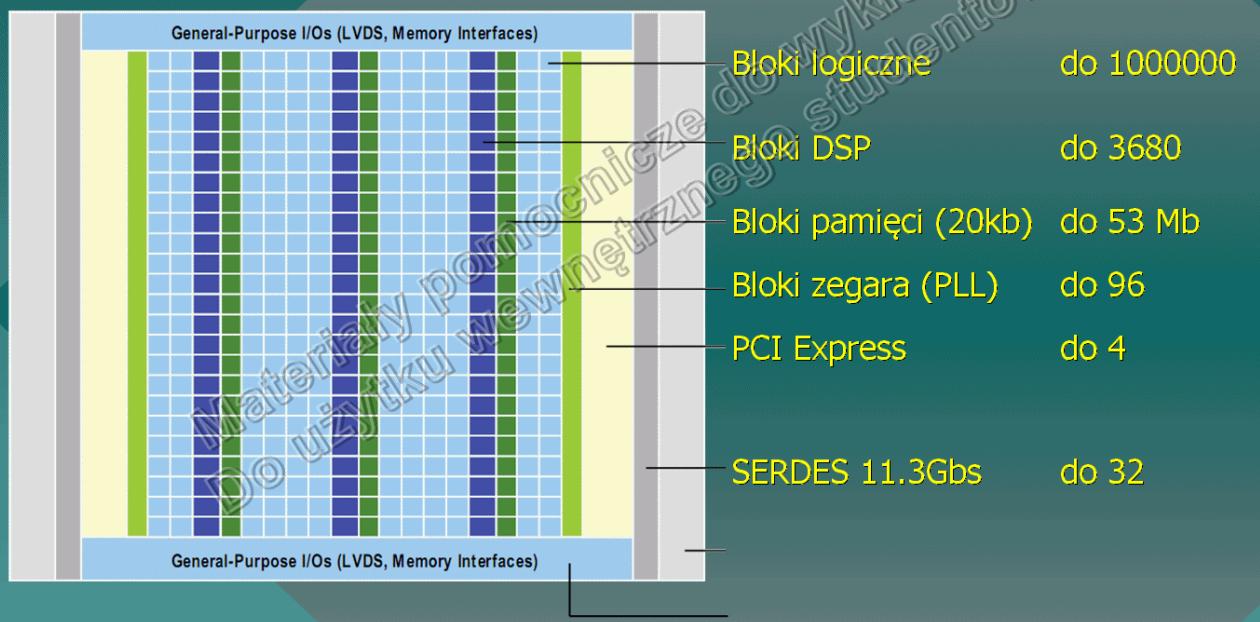
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



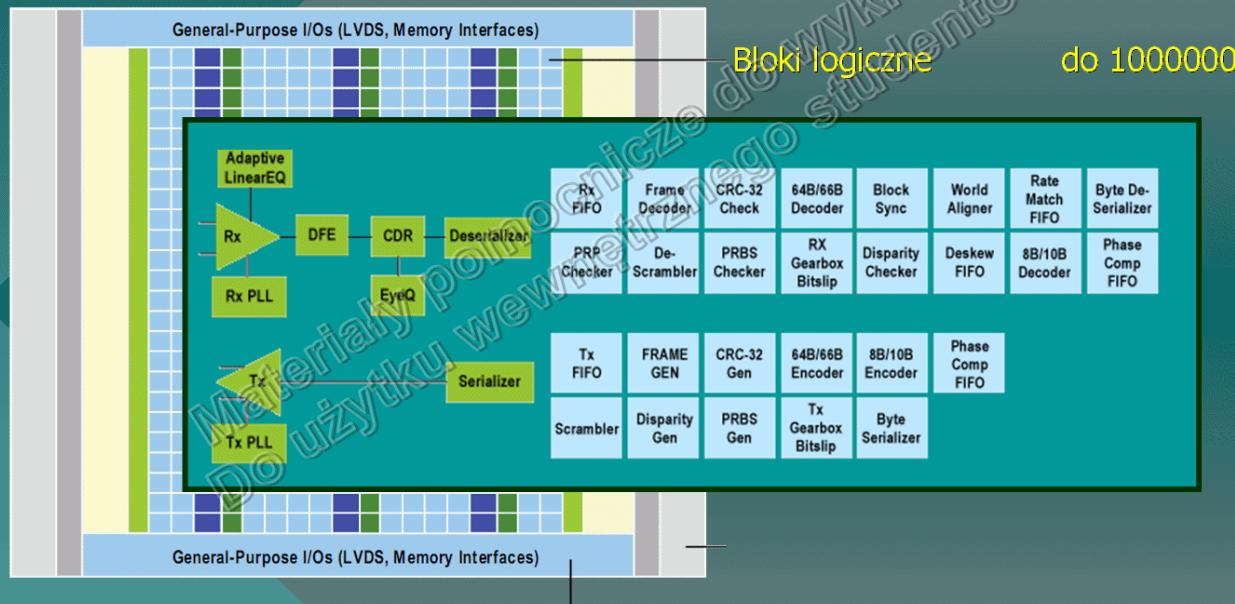
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



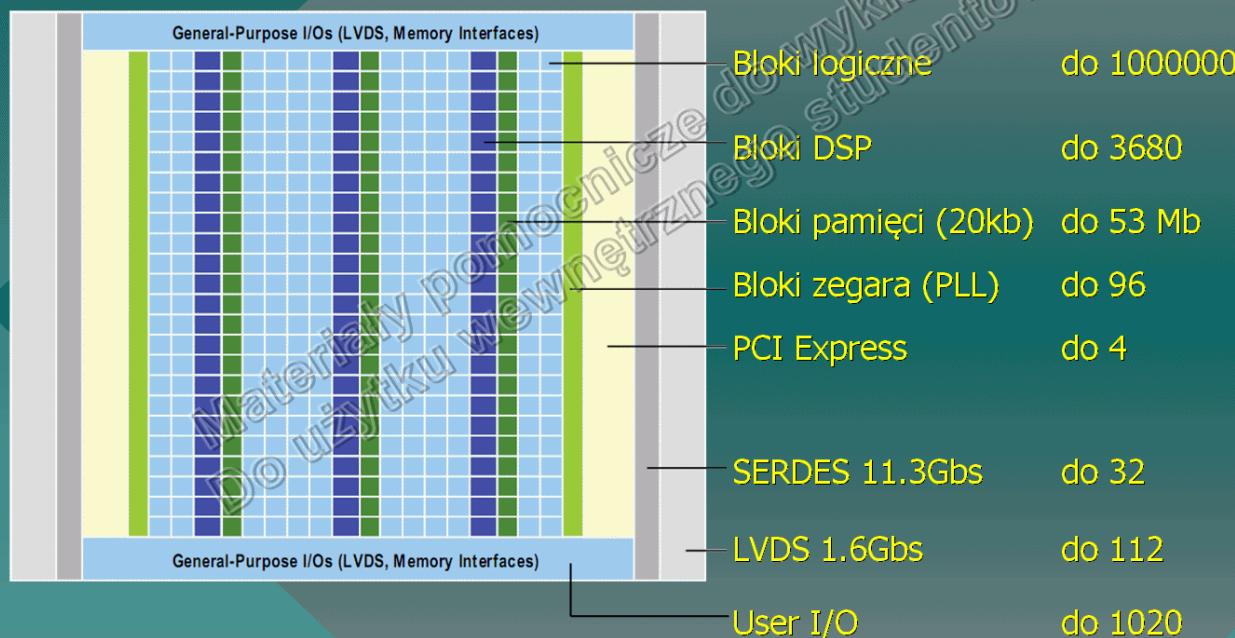
Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera



Współczesne rodziny układów FPGA

Seria high-tech STRATIX V firmy Altera

General-Purpose I/Os (LVDS, Memory Interfaces)	
3.3-V LVTT/LVCMOS	General purpose
2.5-V LVCMOS	General purpose
1.8-V LVCMOS	General purpose
1.5-V LVCMOS	General purpose
1.2-V LVCMOS	General purpose
SSTL-2 Class I and II	DDR SDRAM
SSTL-18 Class I and II	DDR2 SDRAM
SSTL-15 Class I and II	DDR3 SDRAM
SSTL-15	DDR3 SDRAM
SSTL-135	DDR3L SDRAM
SSTL-125	DDR3U SDRAM
SSTL-12	RLDRAMIII
HSTL-18 Class I and II	QDR II/RLDRAMII
HSTL-15 Class I and II	QDR II/QDR II+
HSTL-12 Class I and II	General purpose
HSUL-12	LPDDR2 SDRAM
User I/O	
do 1020	

Współczesne rodziny układów FPGA

Seria low-cost CYCLONE V firmy Altera

Family	Device	Core Fabric						Interconnect			Hard IP	
		KLEs	Block Memory (Kb)	MLAB (Kb)	DSP Blocks	18x19 Mults	PLLs	XCVRs (3G, 5G)	GPIO	LVDS	PCIe Blocks	Memory Controllers
Cyclone V E	5CEA2	25	1,560	Yes	39	78	4	—	300	48	—	1
	5CEA5	48	3,120	Yes	78	156	4	—	300	100	—	1
	5CEA8	75	4,620	Yes	132	264	4	—	360	100	—	2
	5CEB5	150	6,160	Yes	220	440	4	—	488	122	—	2
	5CEB9	300	12,760	Yes	406	812	4	—	488	122	—	2
Cyclone V GX	5CGXC3	25	1,200	Yes	40	80	5	3,0	194	48	1	1
	5CGXC4	50	2,920	Yes	70	140	6	6,0	360	100	1	2
	5CGXC5	75	4,620	Yes	132	264	6	6,0	360	100	1	2
	5CGXC7	150	6,160	Yes	220	440	7	9,0	488	122	1	2
	5CGXC9	300	12,760	Yes	406	812	8	12,0	688	122	1	2
Cyclone V GT	5CGTD3	75	4,620	Yes	132	264	6	0,6	360	100	2	2
	5CGTD5	150	6,160	Yes	220	440	7	0,9	488	122	2	2
	5CGTD8	300	12,760	Yes	406	812	8	0,12	688	122	2	2

Współczesne rodziny układów FPGA

Popularne serie firmy XILINX

Features	Virtex-7	Virtex-6	Kintex-7	Artix-7	Spartan-6
Logic Cells	2,000,000	760,000	480,000	352,000	150,000
BlockRAM	68Mb	38Mb	34Mb	19Mb	4.8Mb
DSP Slices	3,600	2,016	1,920	1,040	180
DSP Performance (symmetric FIR)	5,335GMACS	2,419GMACS	2,845GMACS	1,248GMACS	140GMACS
Transceiver Count	96	72	32	16	8
Transceiver Speed	28.05Gb/s	11.18Gb/s	12.5Gb/s	6.6Gb/s	3.2Gb/s
Total Transceiver Bandwidth (full duplex)	2,784Gb/s	536Gb/s	800Gb/s	211Gb/s	50Gb/s
Memory Interface (DDR3)	1,866Mb/s	1,066Mb/s	1,866Mb/s	1,066Mb/s	800Mb/s
PCI Express® Interface	Gen3x8	Gen2x8	Gen2x8	Gen2x4	Gen1x1
Agile Mixed Signal (AMS)/XADC	Yes	Yes	Yes	Yes	
Configuration AES	Yes	Yes	Yes	Yes	Yes
I/O Pins	1,200	1,200	500	600	576
I/O Voltage	1.2V, 1.35V, 1.5V, 1.8V, 2.5V, 3.3V	1.2V, 1.5V, 1.8V, 2.5V	1.2V, 1.35V, 1.5V, 1.8V, 2.5V, 3.3V	1.2V, 1.35V, 1.5V, 1.8V, 2.5V, 3.3V	1.2V, 1.5V, 1.8V, 2.5V, 3.3V
EasyPath Cost Reduction Solution	Yes	Yes	Yes	-	

Serie High-end

Serie Low-cost

Współczesne rodziny układów FPGA

Aktualne trendy rozwojowe układów FPGA

Nowe rodzaje struktur programowalnych:

- Układy niskonapięciowe (rdzeń poniżej 1.2V)
- Struktury LVDS (gigabitowa transmisja różnicowa)
- Analogowe układy programowalne (analogowe makrocele)
- Struktury typu „Combo” (PLD+peryferia+mikrokontroler)
- Struktury częściowo rekonfigurowalne (rekonfiguracja on-line)

Obniżenie poboru mocy:

- Praca w trybie statycznym (pobór prądu ~30uA)
- Niskonapięciowa transmisja różnicowa

Wzrost elastyczności łączenia bloków:

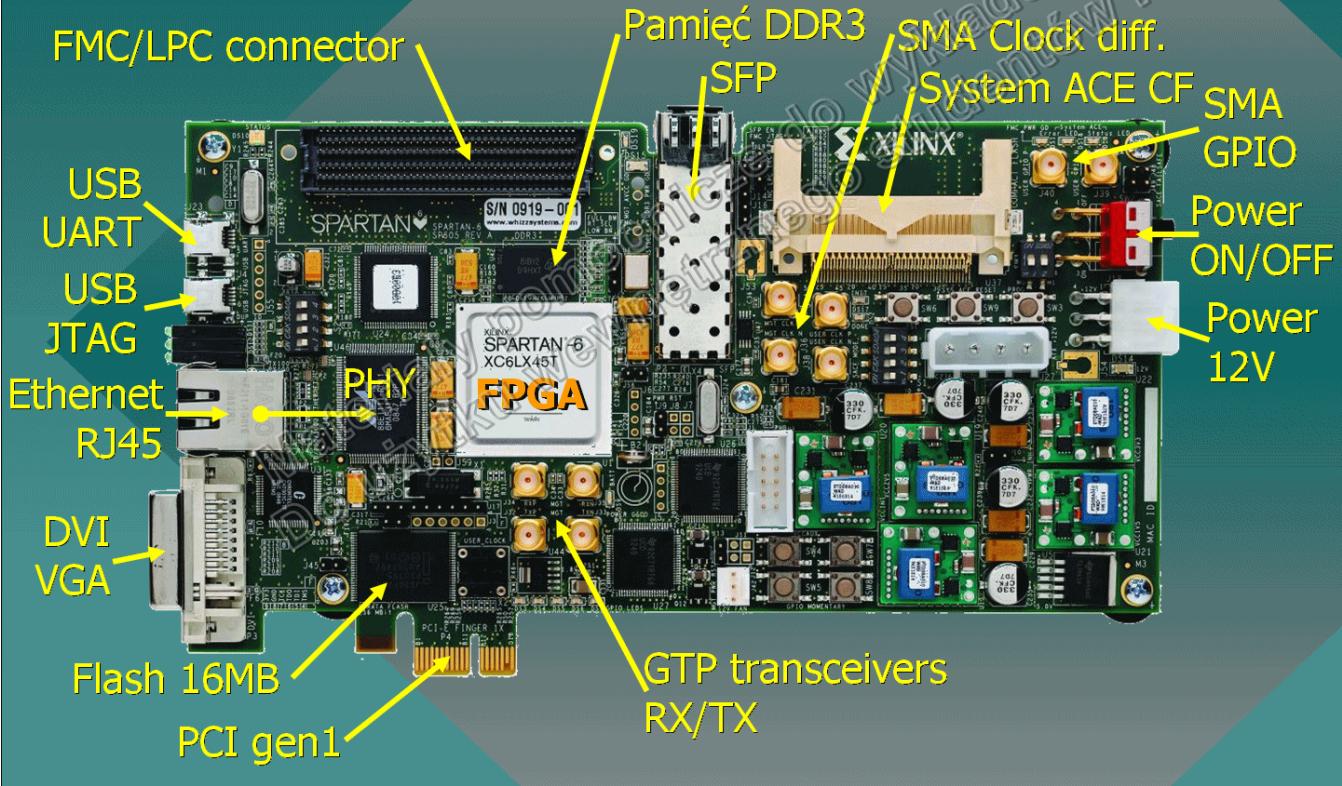
- Rozbudowanie struktury makrocel oraz bloków LUT
- Zwiększenie liczby połączeń i linii globalnych
- Rozdzielenie części logicznej od buforów I/O

Wzrost gęstości upakowania i wydajności:

- Technologia zbliżyła się do 10 nm
- Czas propagacji pomiędzy blokami LUT dochodzi do 100ps

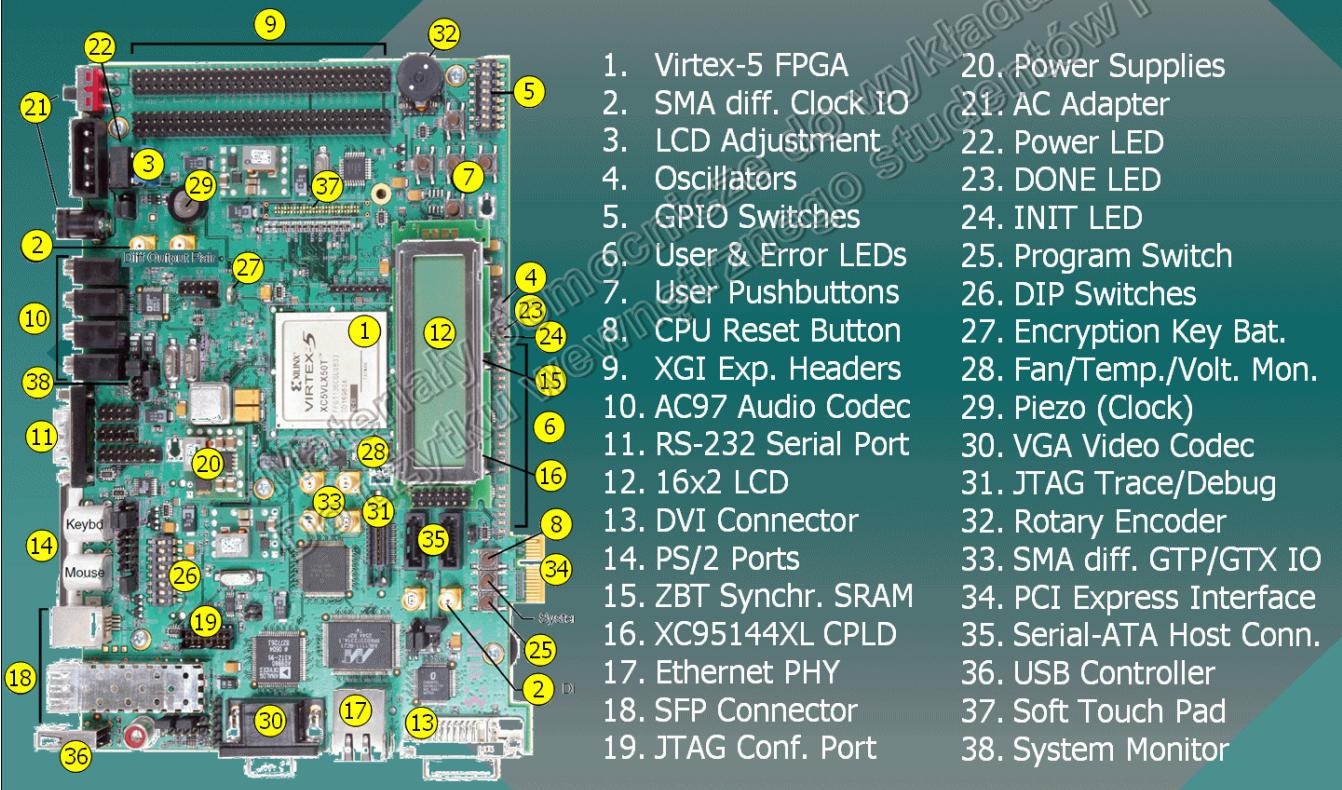
Wybrane płyty uruchomieniowe

The Spartan®-6 FPGA SP605 Evaluation Kit



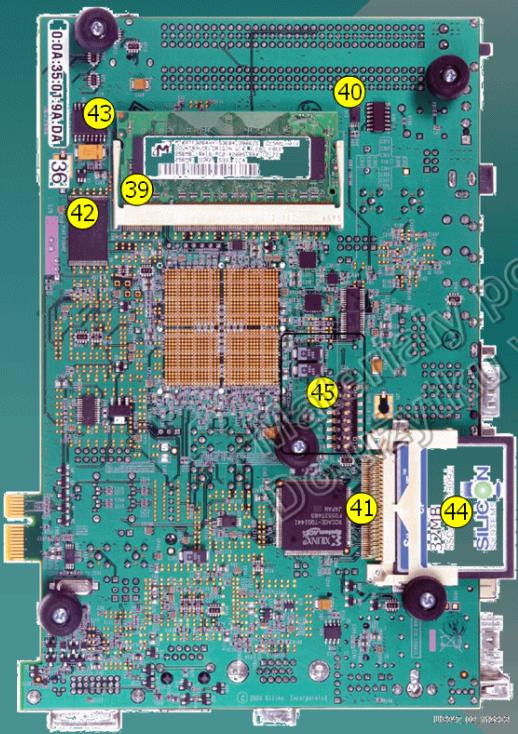
Wybrane płyty uruchomieniowe

Virtex-5 FXT FPGA ML507 Evaluation Platform



Wybrane płyty uruchomieniowe

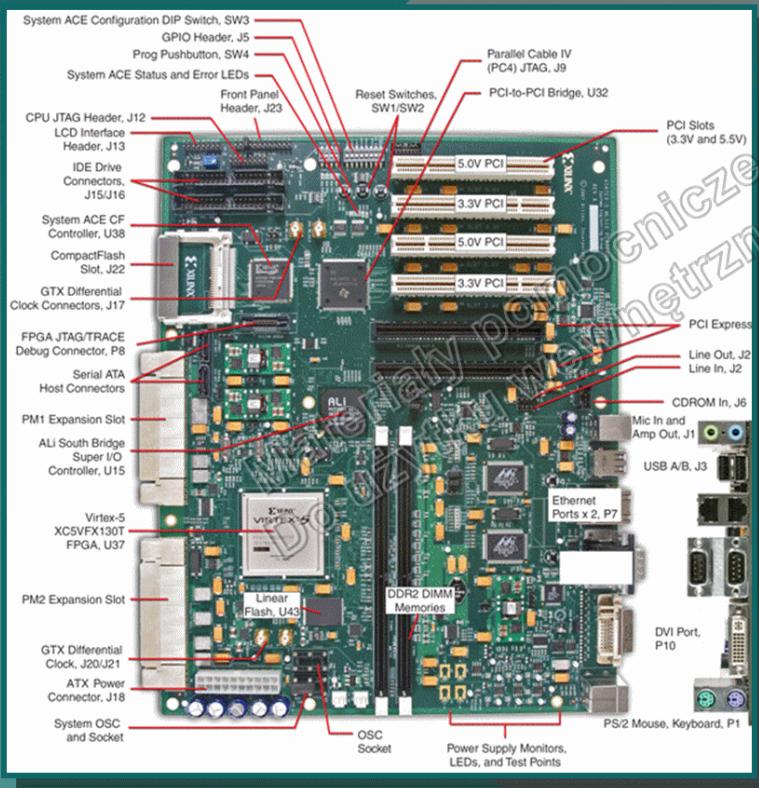
Virtex-5 FXT FPGA ML507 Evaluation Platform



39. DDR2 SODIMM
40. IIC Bus with 8-Kb EEPROM
41. System ACE and CompactFlash Connector
42. Xilinx XCF32P Platform Flash Configuration
43. SPI Flash
44. Linear Flash Chips
45. GTP/GTX Clocking Circuitry

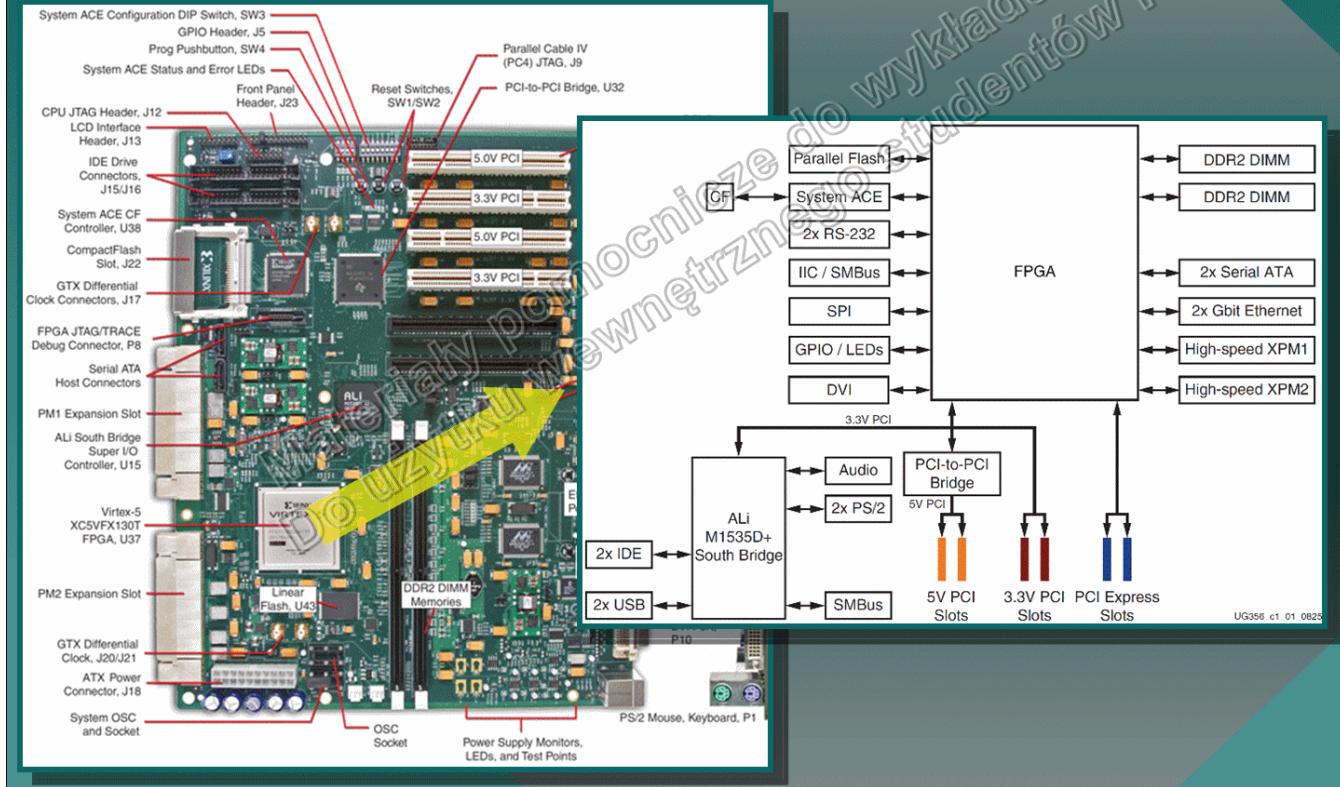
Wybrane płyty uruchomieniowe

Virtex-5 ML510 Evaluation Platform



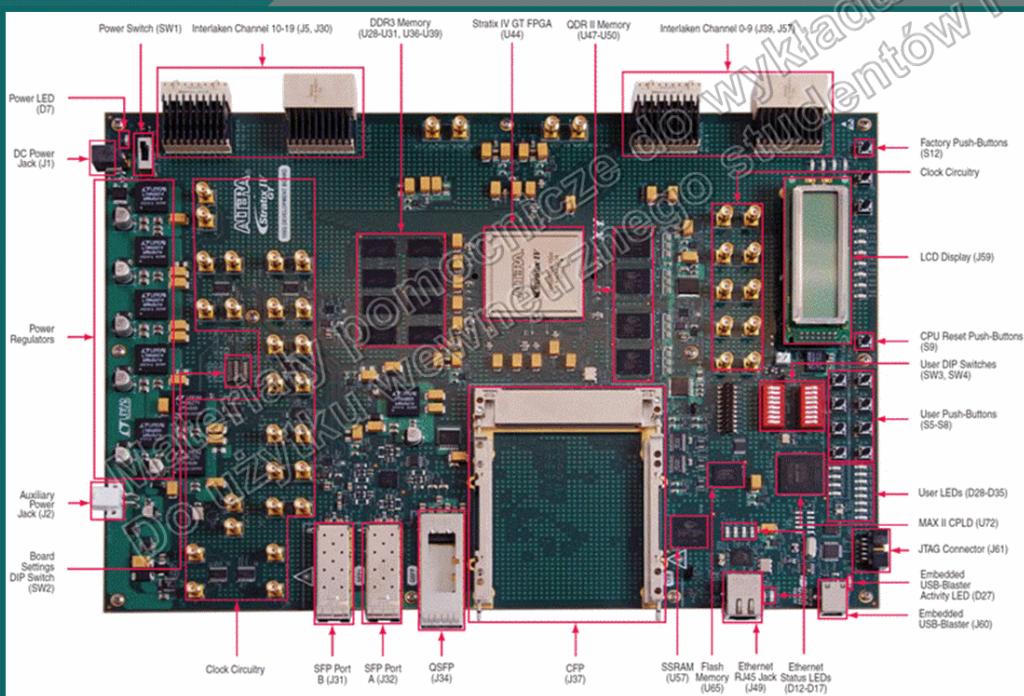
Wybrane płyty uruchomieniowe

Virtex-5 ML510 Evaluation Platform



Wybrane płyty uruchomieniowe

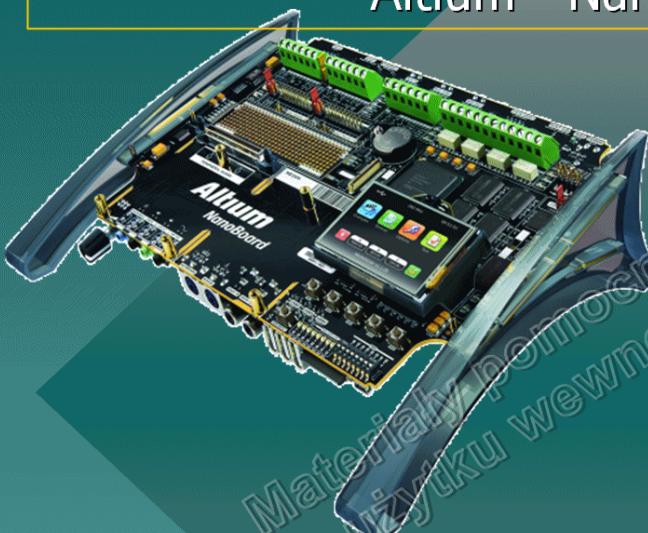
100G Development Kit, Stratix IV GT Edition



- 10G/40G/100G Ethernet, Interlaken, CEI-6G/11G, PCI Express (Gen1-3), Serial RapidIO®, ...
- optical modules: SFP, SFP+, QSFP, CFP

Wybrane płyty uruchomieniowe

Altium - NanoBoard 3000

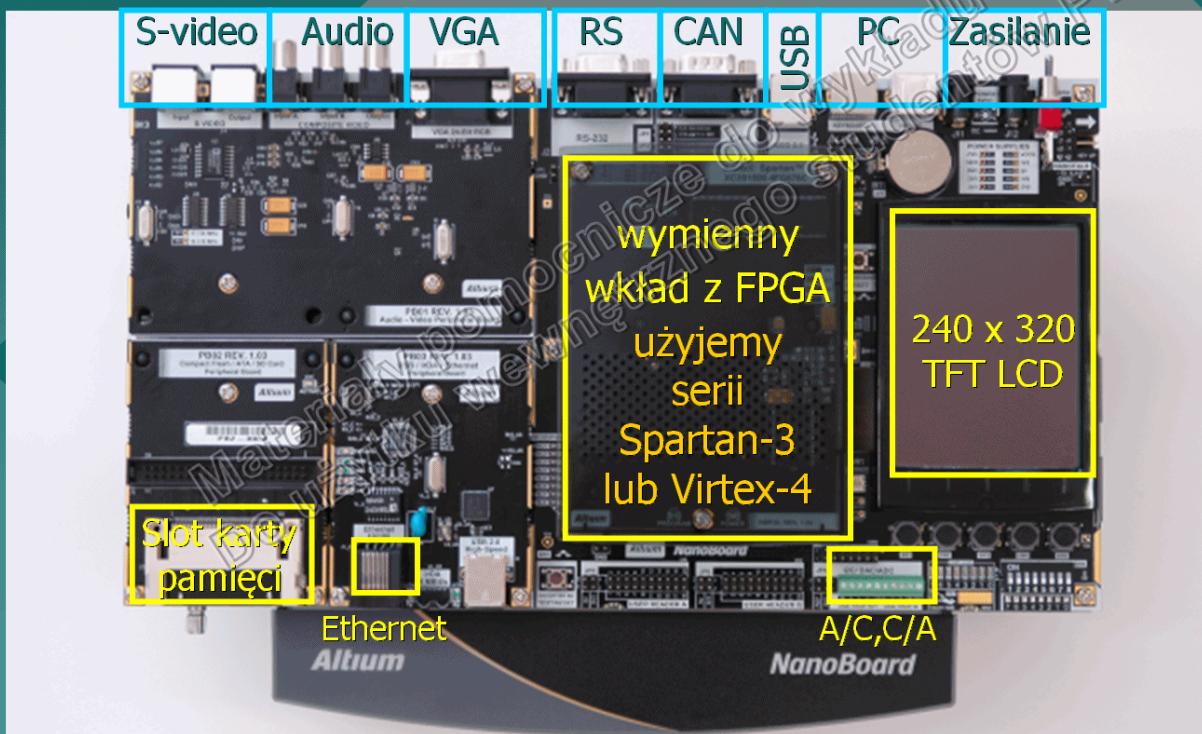


Specyfikacja płyty głównej:

1. połaczenie do PC poprzez interfejs USB 2.0
2. Możliwość zainstalowania płytki periferii
3. Czterokanałowy, 8-bitowy przetwornik D/A
4. Zegar czasu rzeczywistego z baterią
5. Czterokanałowy, 8-bitowy przetwornik A/D
6. Analogowy system audio stereo
7. Pamięć SRAM i FLASH dla układu FPGA
8. Dotykowy kolorowy ekran LCD TFT
9. Cztery pamięci Flash 8Mbit
10. Hub USB dla trzech urządzeń USB 2.0
11. Interfejsy: RS-232, RS-485, PS/2, 10/100 Ethernet, USB 2.0, S/PDIF, MIDI
12. Programowany zegar 6-200MHz
13. Cztery wyjścia przekaźnikowe
14. Cztery sterowniki PWM
15. Odbiornik podczerwieni wraz z pilotem
16. Interfejs VGA (24-bit, 80MHz)
17. Dwa czytniki kart SD
18. Przełączniki, przyciski i diody LED
19. Dwa 18-kanałowe złącza GPIO

Wybrane płyty uruchomieniowe

Altium - NanoBoard 2.0 (wyposażenie laboratorium)



Metodologia programowania układów FPGA

Zastosowanie popularnych narzędzi opisu

VHDL - Very High Speed Integrated Circuit Hardware Description Language

- Powstał w 1983 r. do opisu układów cyfrowych na zamówienie armii USA
- wprowadzono liczne rewizje w roku: 1993, 2000, 2002 i 2008
- język definiują normy IEEE: **IEEE Std 1076-xxxx** (xxxx – rok wydania normy)

Verilog – VERIification LOGic

- Powstał w 1984 r. do opisu układów cyfrowych w firmie Gateway Design Automation
- Po przejęciu przez firmę Cadence – powstała oficjalna norma IEEE Std 1364-1995
- W 2001 wprowadzono rewizję z istotnymi modyfikacjami (norma IEEE Std 1364-2001)

System Verilog

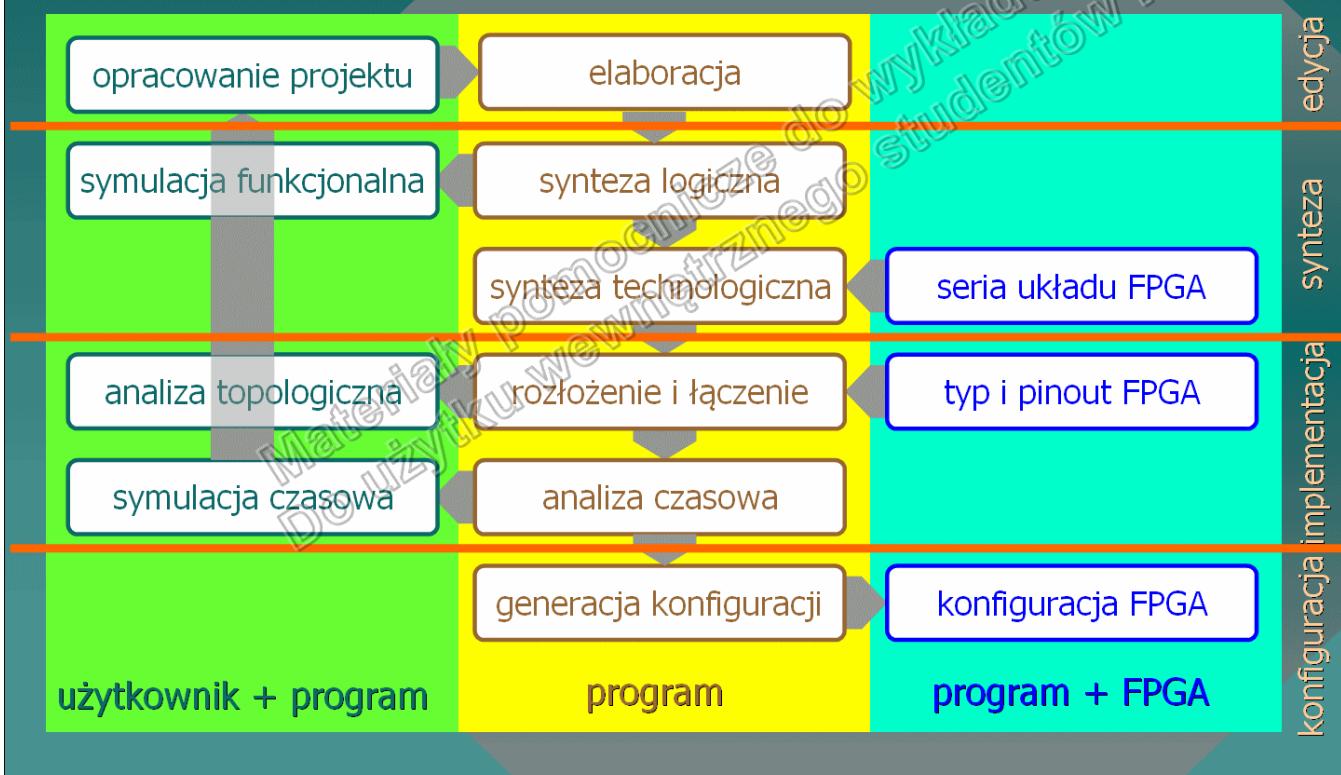
- Początkowo opracowywany przez organizację Accellera w 2002 r.
- Powstała norma IEEE Std 1800-2005 bazująca na języku Verilog (IEEE Std 1364-1995)
- powstały kolejne rewizje języka w latach 2009 i 2012

System C

- Prace zapoczątkowano w 1999 r. jako projekt otwarty
- w 2005 r. powstał standard języka IEEE 1666-2005

Metodologia programowania układów FPGA

Podstawowa ścieżka projektowania



Metodologia programowania układów FPGA

Popularne narzędzia projektowania

