

MEDIDAS ELECTRÓNICAS II

*Diseño y desarrollo de un analizador
lógico y de protocolos*

CUARTA ENTREGA

Docentes:

Ing. Cappelletti, Carlos A.

Ing. Krenz, Mónica F.

Filipuzzi, Fernando R.

Alumnos:

Grupo 3:

Lapera, Alexis Lautaro (15024)

Rottoli, Luciano Gabriel (14356)

Fecha de presentación: 29 de septiembre de 2023

CONTENIDO

Tabla de ilustraciones	3
Introducción	4
El análisis lógico	4
Funcionamiento del analizador lógico	7
Características	8
Opciones de mercado	10
Funcionamiento del analizador de protocolos	12
Características	12
Opciones de mercado	14
Diagrama del instrumento	17
Normativas	19
Implementación básica	21
Mediciones básicas	21
Protección de entradas	22
Elaboración	24
Diseño esquemático y PCB	24
Gabinete del dispositivo	27
Problemas en la ejecución	29
Conclusiones	31
Bibliografía	31
Referencias	32

Tabla de ilustraciones

Ilustración 1: Punta logica.....	4
Ilustración 2: Tektronix TLA6404	5
Ilustración 3: ejemplo de conexión de un analizador lógico	6
Ilustración 4: Diagrama de bloques, analizador lógico	7
Ilustración 5: Owon VDS1022	10
Ilustración 6: Analizador logico 8ch	11
Ilustración 7: Keysight 16852A.....	11
Ilustración 8: conectores para DDR3	13
Ilustración 9: analizador de protocolos Keysight U4154B	14
Ilustración 10: PulseView I2C DS1307 Decode	15
Ilustración 11: Prodigy Technovations PGY-UART-EX-PD	15
Ilustración 12: Keysight N5462B RS-232	16
Ilustración 13: Keysight DSO9104H	16
Ilustración 14: esquema básico	18
Ilustración 15: Esquema interno FX2LP	19
Ilustración 16: SPI A 8MHZ.....	21
Ilustración 17: UART A 2 MHZ.....	22
Ilustración 18: PROTECCIÓN POR ZENER	23
Ilustración 19: COMPOSICIÓN INTERNA DE LA MITAD DE UN SN74LVC244APW	23
Ilustración 20: COMPOSICIÓN INTERNA DE UN CANAL DEL ISO674X-Q1	24
Ilustración 21: esquemático del shield del dispositivo	25
Ilustración 22: vistas 3D del PCB en Proteus	26
Ilustración 23: Placa implementada con máscara antisoldante	27
Ilustración 24: ejemplo base del script	28
Ilustración 25: diseño gabinete.....	28
Ilustración 26: Gabinete implementado	29
Ilustración 27: Falla del circuito	30
Ilustración 28: falla en proteus	30

Introducción

Los analizadores lógicos y los analizadores de protocolo son herramientas esenciales para los ingenieros de diseño y los técnicos de prueba. Estas herramientas permiten a los usuarios capturar y analizar señales complejas en un sistema digital, lo que les permite resolver problemas y mejorar el rendimiento de sus diseños. En esta investigación se examinan los principios básicos detrás de los analizadores lógicos y de protocolo, y se discuten las características clave que los ingenieros deben considerar al elegir una herramienta de medición.

Etapas I

El análisis lógico

En el mundo de las tecnologías digitales, el poder realizar medidas es algo esencial, para esta necesidad es que existen una serie de instrumentos los cuales son funcionalmente diseñados para trabajar con valores “lógicos”. Estos instrumentos entran en lo que se podría denominar **análisis lógico**, el cual es una rama de la ingeniería electrónica la cual se basa en el estudio de señales, teniendo en cuenta que dichas señales resultan ser de valores lógicos, es decir de “1” y “0”, por lo que se debe tener bien preparados estos equipos para la correcta detección de estos.

Los instrumentos que se consiguen para poder implementar en estos dispositivos se pueden llegar a dividir en 3, y verse a los mismos como una evolución subsiguiente del anterior que le precede.

El primero que se observa y, por ende, más sencillo son las **sondas lógicas**, también conocidas como **puntas lógicas**, son herramientas de medición muy simples, destinadas a detectar estados lógicos sobre un circuito de ensayo en modo estático, es decir, no posee un registro temporal de como dicho valor fluctúa a través de este, sino que responde ante un estímulo definiendo su valor lógico en tiempo real. Usualmente utilizan una serie de elementos visuales y/o sonoros (leds y/o buzzers) para indicar el valor del estado lógico detectado, determinando este mismo mediante una serie de comparaciones.



ILUSTRACIÓN 1: PUNTA LOGICA

Si mantenemos la lógica del funcionamiento de una sonda lógica, es decir, conecto su “punta” en un circuito y “leo” un valor determinado, y a esta lógica de funcionamiento le incorporo un régimen dinámico, teniendo un registro de la evolución temporal del valor medido, se obtienen las herramientas que entran dentro de la categoría de **Analizadores Lógicos**, cuya base de funcionamiento detallaremos más adelante, pero para entendimiento general se puede llegar a tomar como que dichos elementos funcionan como los anteriores, pero registran internamente ese valor lógico medido en un valor temporal asociado, lo cual permite realizar comparativas asociadas a los tiempos de reacción de elementos o sistemas.

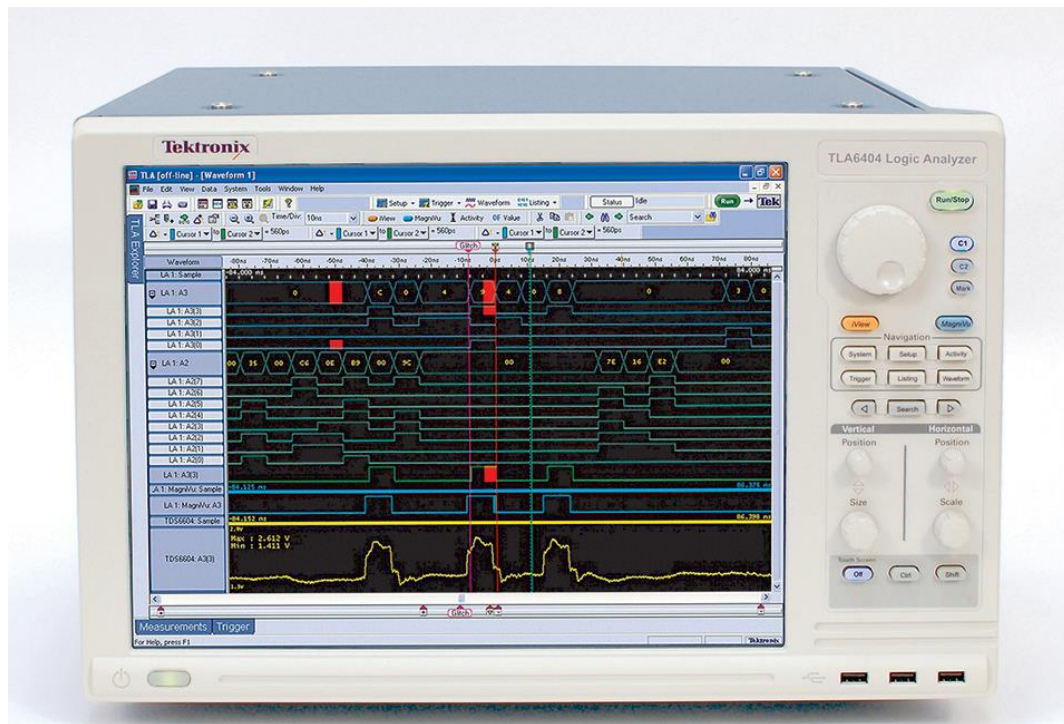


ILUSTRACIÓN 2: TEKTRONIX TLA6404

Muchas veces, los sistemas digitales se utilizan para la comunicación entre sí, y dichas comunicaciones se establecen mediante una serie de tramas en un orden, longitud y valores específicos, el conjunto de estas especificaciones son denominados protocolos. Dicha problemática es atacada gracias a los **Analizadores de protocolo**, los cuales son una evolución de la herramienta antes descrita. Esta herramienta es mucho más moderna que las anteriores, debido a su naturaleza de implementarse para el testeo del correcto funcionamiento de redes, donde la funcionalidad de estos es la de analizar y/o simular los procesos de comunicación que establecen el intercambio de datos entre diferentes sistemas conectados entre sí. Su forma de labrar dichas acciones será explicada más adelante.

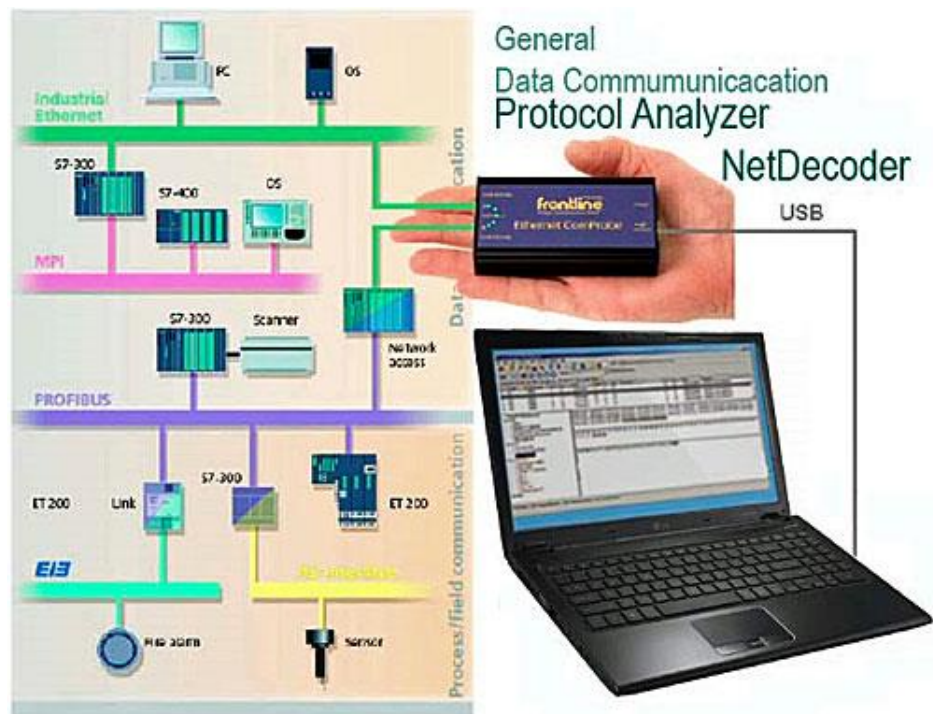


ILUSTRACIÓN 3: EJEMPLO DE CONEXIÓN DE UN ANALIZADOR LÓGICO

Ahora bien, dichas herramientas son útiles cuando se las implementa para el uso de sistemas digitales, pero dichos sistemas debemos de recordar que existen más de una variante de estos. Las tecnologías digitales conocidas actualmente son la TTL y la CMOS.

La tecnología TTL (lógica transistor a transistor) está caracterizada por:

- Alta velocidad de conmutación: La tecnología TTL es capaz de conmutar a velocidades de hasta varios MHz, lo que la hace ideal para aplicaciones de alta velocidad.
- Bajo consumo de energía: Aunque no es tan eficiente como la tecnología CMOS, la tecnología TTL consume menos energía que otras tecnologías de circuitos digitales basadas en transistores bipolares.
- Ruido eléctrico: La tecnología TTL es susceptible a ruido eléctrico, lo que puede afectar su rendimiento y fiabilidad.
- Tensión de alimentación: La tecnología TTL requiere una tensión de alimentación entre los 4,75V y los 5,25V.
- Los niveles lógicos que se utilizan en esta tecnología son definidos entre el rango de tensión comprendida de 0,0V y 0,8V para el estado bajo y los 2,2V y Vcc para el estado alto.

En cuanto a la tecnología CMOS (semiconductor complementario de óxido metálico):

- Bajo consumo de energía: La tecnología CMOS es muy eficiente en términos de consumo de energía, lo que la hace ideal para aplicaciones de baja potencia o batería.
- Alta inmunidad al ruido: La tecnología CMOS es menos susceptible al ruido eléctrico que la tecnología TTL, lo que la hace más confiable en ambientes ruidosos.

- Velocidad de conmutación: Aunque no es tan rápida como la tecnología TTL, la tecnología CMOS es capaz de conmutar a velocidades de varios cientos de MHz.
- Tensión de alimentación: La tecnología CMOS es compatible con una amplia gama de voltajes de alimentación, estos varían entre 3 a 18 V.

Al poseer tantas variables entre estas tecnologías, resulta natural pensar que existen herramientas orientadas así sea para una tecnología o la otra, elevando la complejidad de las herramientas en caso de que se considere poder manejar ambas tecnologías.

Funcionamiento del analizador lógico

A la hora de analizar el funcionamiento del analizador lógico, es de utilidad compararlo con otro instrumento al que estamos acostumbrados, el osciloscopio digital. Este último es utilizado en aplicaciones que requieran la medición de pocas señales (2 a 4 canales) y se requiera medir señales de tensión gran exactitud, además de tiempos de propagación, periodos, estabilidad, etc. En cambio, el analizador lógico es utilizado cuando se requiere analizar una multitud de señales digitales, donde es importante un complejo disparo, pero no se requiere de exactitud en la amplitud ni tiempo.

Arquitecturalmente ambos están compuestos por un sistema de captura y muestreo, disparo y adquisición, además de análisis y visualización. Pero su principal diferencia radica en el número y complejidad de los conversores A/D que posee cada uno: Normalmente un DSO tiene un máximo de 4 tipo Flash de 8 a 12 bits ($2^n + 1$ comparadores internos), mientras que un analizador puede tener más de 100 ADC de 1 bit (1 o 2 comparadores internos).

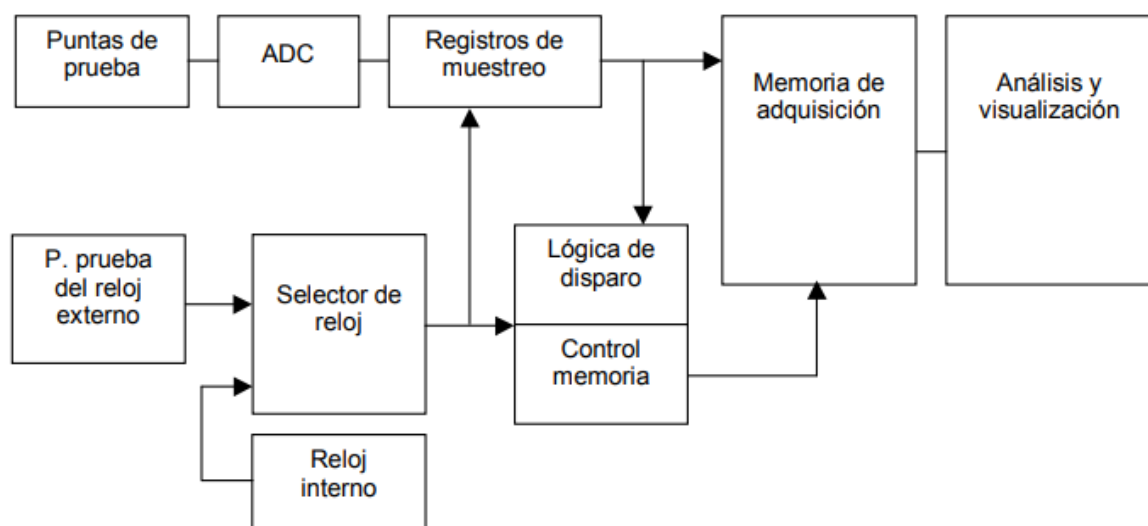


ILUSTRACIÓN 4: DIAGRAMA DE BLOQUES, ANALIZADOR LÓGICO

Las puntas de prueba son el elemento de entrada de las señales al instrumento. Usualmente se agrupan en canales llamados “pods” que permiten conectar 8 o más señales a cada uno, en general presentan muy baja carga, bajo efecto capacitivo y un buen ancho de banda (sobre todo las dedicadas a las señales de clock, interrupciones y otras señales externas). Posteriormente, las señales analógicas ingresadas pasan por los conversores analogico-

digitales, de características ya mencionadas, y son almacenados temporalmente en los registros de muestreo. Los anteriores guardan los datos momentáneamente mientras la lógica de disparo decide si dichos valores son transferidos a la memoria de adquisición. Habiendo memorizado la información, esta se analiza y presenta con los formatos o modos definidos por el usuario. Usualmente estos dispositivos poseen amplia compatibilidad con PC por lo que existe software muy potente para su manejo y visualización.

Características

Cuando seleccionamos un analizador lógico, comenzamos evaluando los tres componentes principales para asegurarnos que sus capacidades iguale nuestras necesidades. Como mencionamos previamente, sus tres principales componentes son sistema de captura y muestreo, adquisición, y análisis y visualización. Tomar la decisión incorrecta en un área puede comprometer significativamente los resultados que se obtienen en otra.

La característica principal que debemos tener en cuenta a la hora de elegir un analizador lógico es el conexionado de las puntas de prueba. Si el mismo es intermitente o este limita el ancho de banda de la señal, el sistema de adquisición puede no recibir la información que necesita para representar la actividad de la señal apropiadamente.

A continuación, mencionaremos las características para tener en cuenta a la hora de elegir un analizador lógico:

Puntas de prueba:

- **Precisión:** una punta de prueba con baja carga capacitiva asegura una intrusión mínima al circuito, lo cual es importante para la correcta operación del sistema y una representación precisa de las señales en el analizador. Esto se hace especialmente crucial a altas frecuencias. Las puntas que no requieren un conector agregado proveen la solución con menor capacitancia.
- **Fiabilidad y conectividad:** Las conexiones intermitentes o defectuosas de la sonda solo agravan los problemas de depuración, lo que le hace perder tiempo depurando sus sondas en lugar de su circuito.
- **Acceso y flexibilidad:** Es posible que deba medir señales que están físicamente alejadas o que se encuentran donde no se ha diseñado un conector de sonda. Asegúrese de tener sondas y accesorios disponibles que le permitan sondear una señal sin importar dónde se encuentre en la placa, ya sea en un pin de IC, traza, pad, vía e incluso internamente en un FPGA.

Adquisición:

- **Modos de muestreo:** los analizadores lógicos tienen dos modos distintos, temporización y estado. El modo dependerá de cómo se quiera evaluar los datos. Se utiliza el modo de temporización si se desea ver las relaciones de tiempo entre las señales durante un largo periodo de tiempo, usualmente en una pantalla de forma de onda, mientras que el modo estado se usa si se desea monitorear la operación funcional del sistema como una secuencia de eventos, de la misma manera que lo

vería el dispositivo, típicamente en una pantalla de lista. Existen analizadores que pueden usar los dos modos de muestreo simultáneamente, como dos bases de tiempo separadas.

- Cantidad de canales: viene determinado por la cantidad de señales que necesitamos visualizar simultáneamente, además de los que vayamos a utilizar para señal de reloj en el modo estado y es recomendado tener canales adicionales para observar señales que no se hayan anticipado.
- Umbral: verificar que el analizador lógico y las sondas sean compatibles con los niveles de señal que deseamos visualizar.
- Modo de temporización: se debe seleccionar un analizador con una velocidad de muestreo entre 4 a 10 veces superior a la velocidad de datos del bus que se desea medir. En el modo temporización, se utiliza el reloj interno del analizador para muestrear los datos en memoria, de manera asíncrona. Es muy importante poseer velocidad extra ya que otorga más precisión en la medición de tiempo entre señales. Los analizadores lógicos actuales ofrecen también un modo de alta velocidad, el cual es típicamente de 4 a 8 veces superior que el modo temporización estándar.
- Modo estado: en este modo, las señales de entrada son muestreadas en memoria usando una señal del sistema observado como señal de reloj. Nos referimos a esta como señal externa de reloj. Los datos que nos interesan son aquellos que suceden en el tiempo de reloj. Se debe buscar herramientas que nos permitan capturar este de manera sencilla.
- Cantidad de memoria: La cantidad de memoria determina cuanto tiempo de operación del sistema observado queda guardado durante la adquisición. Para calcular la memoria que necesitamos debemos multiplicar el tiempo que queremos observar por la velocidad de muestreo. Mas memoria incrementa las posibilidades de que veamos problemas ocasionales o espontáneos en las señales observadas. Este tiempo se puede incrementar más usando la memoria de manera eficiente con métodos de disparo avanzados que permitan especificar qué es lo que se va a guardar en la misma y así evitar que se llene de actividad indeseada como bucles de espera.
- Disparo (trigger): un analizador lógico te permite especificar la secuencia de eventos que quieres observar, las acciones que debe realizar el analizador cuando la encuentra y que debería guardar en memoria. El número de niveles de secuencia disponible, los recursos disponibles en cada nivel y la velocidad a la cual el analizador se puede mover de un nivel a otro, define la capacidad de disparo. La mayoría de los equipos actuales proveen funcionalidades muy avanzadas pero las mismas pueden ser inútiles si no son fácilmente configurables por el usuario, por lo que es algo para tener en cuenta a la hora de adquirir uno.

Análisis y visualización: Una vez que las señales son capturadas de manera precisa y confiable, es importante poder analizarlas de forma rápida y sencilla. Al evaluar un analizador lógico, es importante buscar herramientas que te ayuden a capturar y analizar los datos de

manera eficiente. Además, es de utilidad que sea actualizable para mantenerse al día con las últimas innovaciones.

Opciones de mercado

Al analizar el mercado actual nos encontramos con 3 tipos de dispositivos que responden ante las diferentes necesidades que pueden presentarse, estos son los osciloscopios digitales (DSO) con capacidades de analizador lógico, analizadores lógicos de bajo costo y analizadores lógicos de laboratorio. A continuación, presentaremos diferentes ejemplos para cada uno de dichos tipos.

DSO:

Owon VDS 1022

- Canales: 2+1
- Ancho de banda: 25MHz
- Tasa de muestreo: 100 MSa/s
- Memoria: 5k puntos
- Interfaz: USB
- Precio: \$52.500 (MercadoLibre al 14/04/2023)



ILUSTRACIÓN 5: OWON VDS1022

Analizador lógico de bajo costo:

Analizador Lógico 8 canales 24MHz (genérico)

- Canales: 8
- Tasa de muestreo: 24 MSa/s max.
- Interfaz: USB
- Memoria: 10T puntos
- Precio: \$3.730 (MercadoLibre al 14/04/2023)



ILUSTRACIÓN 6: ANALIZADOR LOGICO 8CH

Analizador Lógico de laboratorio:

Keysight 16852A

- Canales: 68
- Tasa de datos máxima: 1400 Mb/s
- Tasa de estado máxima: 700 MHz
- Tasa máxima de temporización: 5GHz (12.5 GHz modo Zoom)
- Memoria: 128 M
- Interfaz: Pantalla color táctil 15 pulgadas, USB 3.0, SSD extraíble
- Precio:
 - Lista: U\$D 32.000 – 54.000 (TestUnlimited al 14/04/2023)
 - Usado: U\$D 11.000 – 15.000 (TestUnlimited al 14/04/2023)

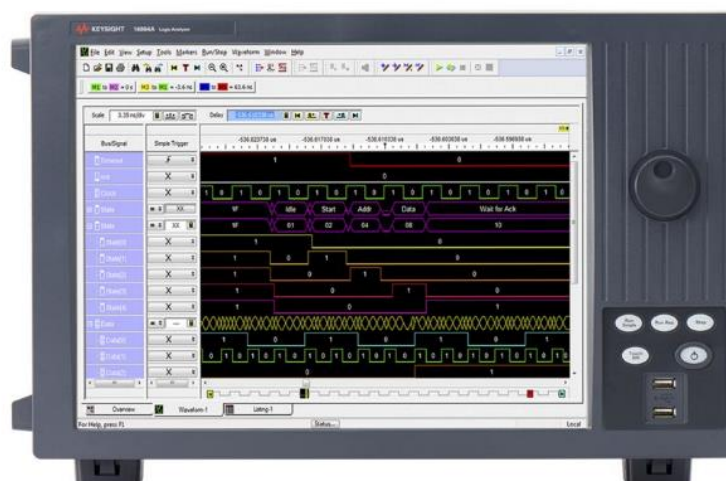


ILUSTRACIÓN 7: KEYSIGHT 16852A

Funcionamiento del analizador de protocolos

Teniendo bien el claro el funcionamiento del analizador lógico, ahora es más sencillo encarar el funcionamiento del analizador de protocolos. Partiendo de la estructura que ya nos brinda de por sí el analizador lógico, el analizador de protocolos se encontrará orientado para aplicar el mismo, sobre un canal de comunicaciones digitales, lo que nos “limita” mayormente a que, a disponer de una forma distinta de conexionado en la entrada, normalmente se reemplaza las puntas de prueba por el conector adecuado a la red que se desea conectar para verificar el protocolo implementado.

Si tenemos en cuenta que la base del funcionamiento es esencialmente la misma que el analizador lógico, lo que diferencia entre este y el analizador de protocolo es que este es capaz de comparar una trama leída con un determinado protocolo preestablecido, por lo que podría llegar a reconocer tanto el dato transmitido mediante el protocolo como si existe algún error reconocible en el mismo. Por lo que, en resumidas cuentas, esto se concentra en que el análisis final de la señal lógica leída es la gran diferencia que se comprende entre ambos sistemas.

Sabiendo esto, podemos deducir que, en cuanto a hardware, el analizador de protocolos es prácticamente igual al analizador lógico, existiendo diferencias normalmente cuando se está trabajando para realizar medidas sobre sistemas de comunicación muy específicos, donde aquí es normal encontrar no solo que el equipo tendrá uno o más conectores de múltiples canales, como así mismo, poseen la cantidad de DAC justa y necesaria para el sistema dado. Sin embargo, en la parte de software, aquí es donde se encuentra una gran diferencia respecto al analizador lógico, debido a que el software es el que normalmente está dotado con la capacidad de lograr reconocer las componentes de las distintas tramas de los canales estudiados, algunos con la capacidad de detectar de manera eficiente hasta el mensaje transmitido en cuestión.

Es por obvias razones que, tanto como el analizador lógico, el analizador de protocolos debe de poseer la mayor fiabilidad posible a la hora de registrar los tiempos de los distintos canales medidos, esto debido a que una función muy útil de este instrumento es corroborar que la secuencia de comunicación resulta lo suficientemente coherente, temporalmente, para el equipo que se desea implementar o diseñar, por lo que es muy importante que mediante el hardware como el software se obtenga una buena definición en este aspecto.

Características

En cuanto a las características esenciales para tener en cuenta sobre el instrumento a razón de saber qué equipo sería el indicado para el trabajo que necesito realizar, existen distintas especificaciones que se deben de observar para realizar la correcta elección de la herramienta. Lo primero para tener en cuenta en general resulta ser, justamente, el protocolo propiamente dicho que deseamos analizar, el simple hecho de que considerar qué deseamos analizar, como así cuantos protocolos deseamos evaluar, ya que esta sencilla correcta elección encamina de manera correcta desde el principio hacia el instrumento ideal a utilizar.

Habiendo definido el protocolo/s que se desea medir, las características a observar resultan ser prácticamente las mismas que se dictaminan en para los analizadores lógicos, teniendo

especial énfasis en las puntas de pruebas, debido a que muchos protocolos están asociados a un tipo de conexionado en específico, lo cual puede facilitar a la hora de la medición una punta de prueba con la forma de dicho calce, como por ejemplo el analizador de protocolos para memorias DDR3 de la marca “Keysight Technologies” implementan las fichas proporcionadas por la empresa “FuturePlus Systems” modelo FS2361, FS2355 y FS2354.



ILUSTRACIÓN 8: CONECTORES PARA DDR3

Como también, es posible que en nuestra medición requiramos la comprobación de más de una ficha de entrada a la vez, como la imagen a continuación de un instrumento de la marca “Keysight” modelo U4154B donde se muestran como implementa una serie de conexiones que llevan a dos conectores listos para colocarlos al sistema a medir. Por lo será algo de vital importancia para tener en cuenta a la hora de la elección del instrumento



ILUSTRACIÓN 9: ANALIZADOR DE PROTOCOLOS KEYSIGHT U4154B

Ahora bien, si recordamos el hecho de que el analizador de protocolos es, mayormente, un analizador lógico, es posible partir de un analizador lógico y mediante la implementación de distintos softwares dedicados, implementarlo como analizador de protocolos, esto brinda una enorme versatilidad a la hora de economizar gastos, pero esto conlleva el inconveniente de que es posible que la ficha que vayamos a requerir no sea compatible con el analizador lógico que disponemos, que la frecuencia que maneja el trigger no sea la correcta para el protocolo que se desea analizar, o la precisión temporal que se tiene al realizar las medidas pertinentes. Más allá de estas negativas, al resultar una opción tan económica y rápida de implementar en caso de ya poseer un analizador lógico, naturalmente genérico, consideramos importante mencionar dicha opción, evaluando previamente cuál es la precisión que se desea, como así mismo la opción de realizar dicha actualización de software.

Opciones de mercado

Para el caso de los analizadores de protocolos, encontramos opciones de rangos similares a lo visto en los analizadores lógicos, donde la opción económica hablaremos sobre un software libre que se utiliza para poder analizar protocolos simples, y una opción de mayor calidad orientada a los laboratorios de desarrollo e industrias. Para estos últimos además es posible encontrar tanto una versión con pantalla incluida como una sin pantalla incluida, con conexión para mostrar a través de una computadora externa.

Opción económica:

PulseView

- Programa libre en base en Qt funcional en Linux, Mac OS X, Android y Windows, entre otros
- Protocolos soportados: 132 protocolos, entre ellos AC '97, I²C y UART
- Lenguajes: Capacidad de traducir a través de Google Translate
- Interfaz: USB
- Precio: gratuito

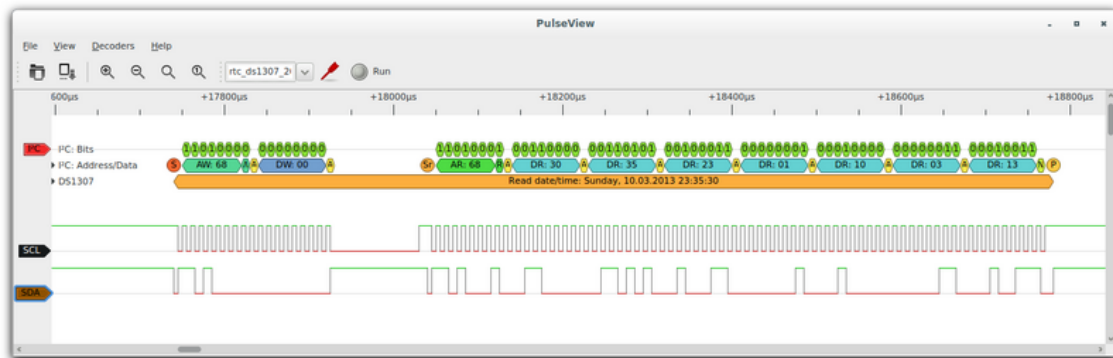


ILUSTRACIÓN 10: PULSEVIEW I2C DS1307 DECODE

Opción profesional sin pantalla:

Prodigy Technovations PGY-UART-EX-PD (UART Protocol Exerciser and Analyzer)

- Protocolo soportado: protocolo UART
- Cantidad de datos guardados: guardado continuo, dato alojado en disco del PC
- Conectividad HOST: USB 3.0/2.0
- Rango de baudios: 300-256000
- Ancho de datos: 5-10 bits definido por el usuario
- Precio: €5.332,00 (ShopAllData al 14/04/2023)



ILUSTRACIÓN 11: PRODIGY TECHNOVATIONS PGY-UART-EX-PD

Opción profesional con pantalla:

Keysight N5462B RS-232 (Software de protocolo UART para osciloscopios Infiniium 9000A y 9000 H-Series)

- Programa pago que funciona como actualización sobre uno de los osciloscopios de la empresa
- Precio: U\$D 1,845.00 (rs-online al 14/04/2023)
- Precio aproximado de un osciloscopio: U\$D 19,876.00 (userequip 14/04/2023, precio usado osciloscopio descontinuado)

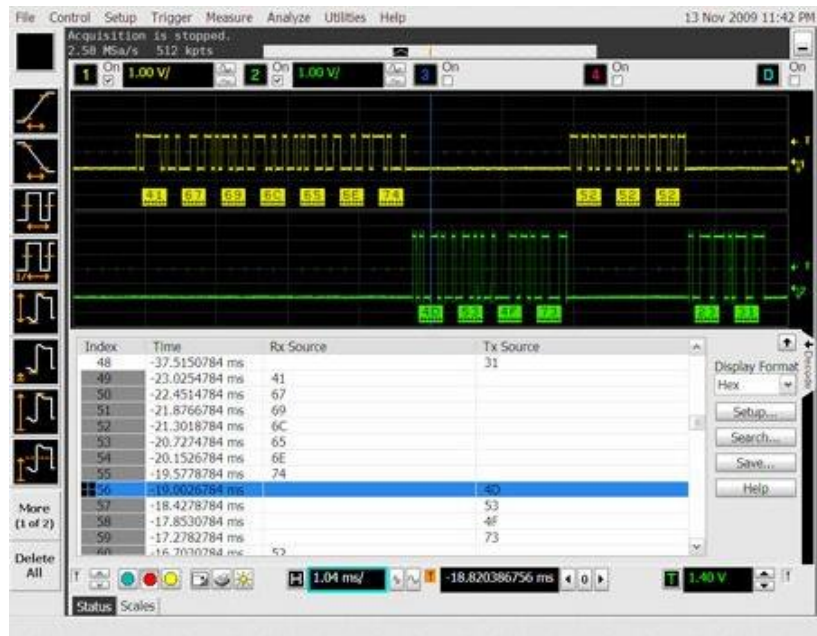


ILUSTRACIÓN 12: KEYSIGHT N5462B RS-232

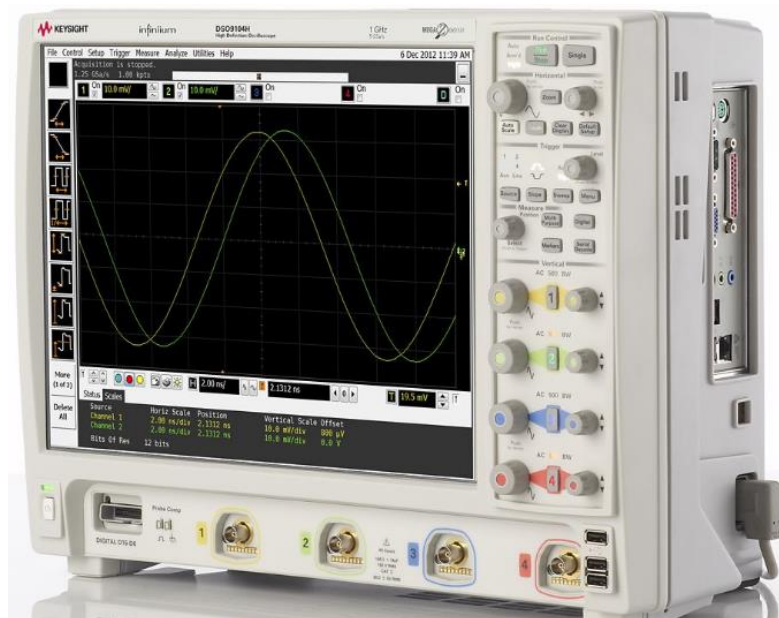


ILUSTRACIÓN 13: KEYSIGHT DSO9104H

Etapa II

Diagrama del instrumento

Luego de la recomendación por parte de la cátedra sobre la investigación de cómo es el funcionamiento del software “Pulse View”, procedimos a realizar una investigación sobre el mismo, tarea que no resultó sencilla, debido a que hubo ciertos problemas respecto a continuas caídas de la página donde se provee el manual del programa. Luego de reiterados intentos y de buscar también opciones de versiones anteriores, conseguimos el manual de usuario del PulseView 4.2, en donde, como ficha técnica como tal se brinda muy poca información, siendo orientado más al usuario promedio que al desarrollador.

Sin embargo, existe unas líneas en este manual que son muy importantes sobre cómo es la funcionalidad del programa “... We found that most people are currently using logic analyzers based on the Cypress FX2 microcontroller. With fx2lafw, Sigrok’s open-source runtime firmware, any device containing an FX2 can become a powerful streaming logic analyzer...”. Esto nos indica que dicho programa está completamente orientado a trabajar en comunicación con el microcontrolador FX2.

Lo que nos llevó a la investigación sobre dicho micro, buscando al respecto encontramos que no existe el micro FX2 como tal, sino que es una familia que comparte una tecnología FX2, la misma se puede encontrar como FX2LP, que hacen referencia a la versión “low profile”, y como FXG2, siendo una versión con mayores prestaciones, siendo estas dos versiones de FX2 las que se encuentran disponibles en el mercado hoy en día. Si buscamos la información sobre el micro FX2 de Cypress, en la página de la empresa se encuentra lo siguiente:

“Infineon's EZ-USB™ FX2LP and EZ-USB™ FX2G2 are the industry's defacto USB 2.0 peripheral controller, adding a USB high-speed (480 Mbps), full-speed (12 Mbps) and low-speed (1.5 Mbps) connectivity to any system.

The general programmable interface (GPIF) of EZ-USB™ FX2LP and FX2G2 can connect to a processor, an image sensor, an FPGA, or an ASIC. Users can program GPIF (general programmable interface) to behave like a FIFO, an asynchronous SRAM, an address/data multiplexed interface, a CompactFlash, or a proprietary interface.”

Lo cual nos indica que en ordenes generales estos dispositivos se plantean como un complemento que proporciona de manera sencilla una funcional comunicación USB 2.0 de nuestra placa. Algo que si nos fijamos en la hoja de datos de uno de estos dispositivos se vuelve a corroborar dicho propósito. Por ejemplo, la hoja de datos del CY7C680XXA se jacta de las siguientes aplicaciones:

- Grabadora de video portátil
- Conversor MPEG/TV
- Módems DSL
- Interfaz ATA
- Lectores de tarjetas de memoria
- Dispositivos de conversión
- Cámaras
- Escaners
- HPNA

- Wireless LAN
- Reproductores MP3
- Redes

Aplicaciones que a primera impresión se encuentran alejadas a lo que requerimos, sin embargo, luego de una búsqueda en hojas de datos de analizadores genéricos, efectivamente encontramos que este dispositivo se encuentra activamente en varios de estos analizadores.

Entre las prestaciones que encontramos interesantes sobre el dispositivo, está la de que, por ejemplo, el dispositivo trabaja a 3,3V, aunque soporta en sus entradas, sin esfuerzo, tensiones de 5V, algo vital para el elemento a diseñar, la corriente que puede recibir en sus entradas es de $\pm 10 \mu A$ y posee un estado de “sleep”, aunque dicha prestación será algo prescindible para nuestro caso.

En ordenes generales, en el modo de funcionamiento “común” el componente “traduce” lo que observa en su entrada como salida USB. Es debido a este modo de funcionamiento que varios esquemas lo utilizan para analizador lógico, siguiendo un esquema como el siguiente:

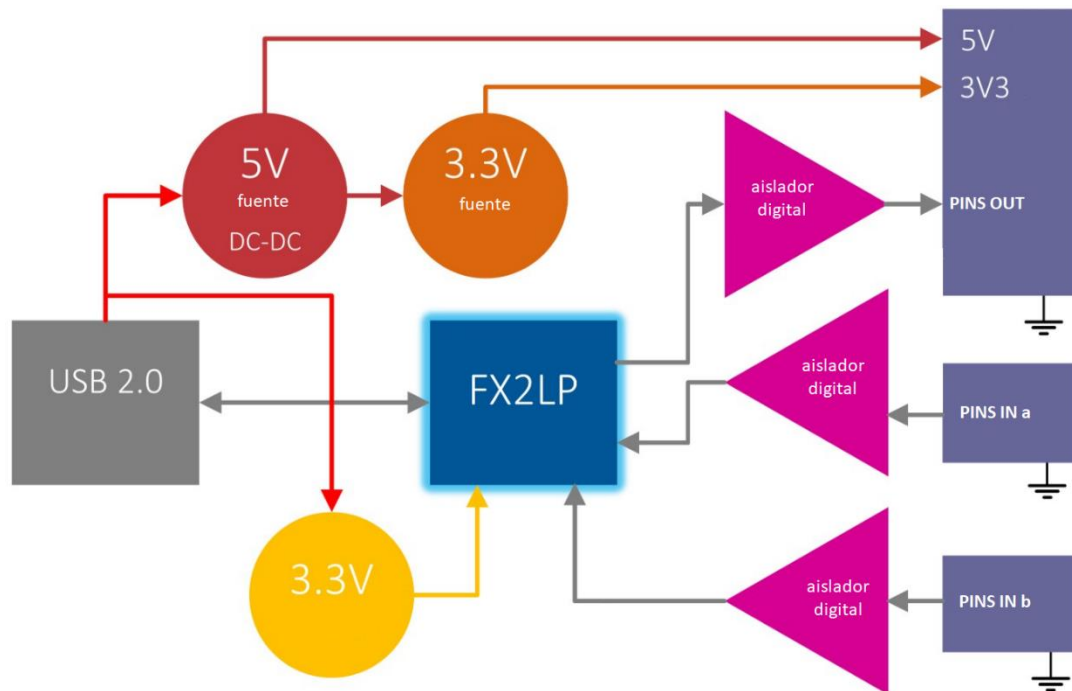


ILUSTRACIÓN 14: ESQUEMA BÁSICO

En donde vemos que se dispone como el USB como “fuente”, aunque pensamos en utilizar dicha fuente de 5V aislada, de la misma sacaremos dos fuentes de 3.3V, con una alimentaremos el micro, mientras que con la otra la mandaremos al sector de pinout, luego, aprovechando las configuraciones que nos proporciona el FX2LP para poder ingresar un total de 8 canales, utilizando para esto aisladores digitales. Para dejar abierto a futuras implementaciones, decidimos incorporar el conexionado de los pines de salida del micro.

En cuanto a la arquitectura interna del FX2LP, es la siguiente:

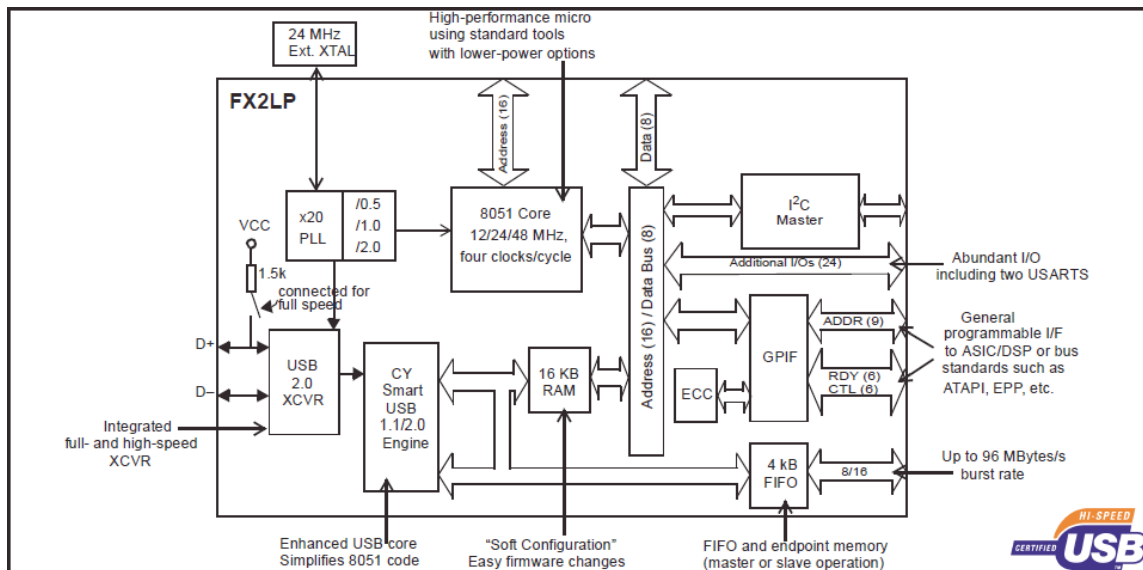


ILUSTRACIÓN 15: ESQUEMA INTERNO FX2LP

Como se observa en la imagen anterior, la cual está extraída de la hoja de datos del FX2LP, se aprecia de forma sutil el sello que otorga USB™ el certificado de “HI-SPEED”, este certificado nos asegura que el dispositivo funciona a 480 Mbps. Esto nos abre paso a hablar sobre la frecuencia que elegiremos muestrear, que es aquí donde vemos que la frecuencia óptima es de 24 [MHz], por lo que emplearemos el hardware preparado para esa frecuencia, aunque somos conscientes que posiblemente no podamos trabajar a dicha frecuencia, debido a que encontramos en distintos foros sobre que en ocasiones el software tiene problemas al trabajar a esa frecuencia de muestreo.

En cuanto a las puntas de prueba, encontramos en una nota de aplicación de la marca Keysight sobre ejemplos de distintas puntas de prueba, y luego de leer de manera detenida cada una de ellas comprendimos que, por normativas, las puntas de prueba tienen en la composición de sus materiales la adecuación necesaria para el dispositivo.

Normativas

En el ámbito de la electrónica y la ingeniería, los estándares desempeñan un papel fundamental en la implementación, análisis y mantenimiento de sistemas digitales. Estos estándares son normas reconocidas a nivel internacional que establecen criterios técnicos, especificaciones y buenas prácticas para garantizar la calidad, seguridad y eficiencia en diversos campos de la industria. A continuación, haremos mención de algunos de los estándares disponibles que aplican al área de interés.

1) Estándares de diseño:

- IEEE 1149.1 (JTAG): también conocido como Joint Test Action Group, define los puertos de acceso de prueba para los dispositivos integrados, utilizados para comprobar los PCBs utilizando escaneo perimetral.
- Especificaciones de USB Implementers Forum (USB-IF): De trabajar con protocolo USB estas normas regulan su totalidad.

- Protocolos Serial Bus: dependiendo el protocolo a utilizar (Ej, SPI, I2C, UART, CAN, Ethernet) hay normas específicas para cada aplicación, Por ejemplo, Motorola/Freescale posee guías detalladas para el protocolo SPI (Serial Peripheral Interface) o el estándar ISO 11898 regula el protocolo CAN
- 2) Normas de seguridad eléctrica: Dependiendo del uso previsto y las regiones donde se venderá el dispositivo, se debe cumplir con normas de seguridad eléctrica como:
- IEC 60950: Esta norma establece los requisitos de seguridad para equipos de tecnología de la información (ITE, por sus siglas en inglés).
 - IEC 61010: Esta norma se centra en los requisitos de seguridad para equipos de medición eléctrica, control y laboratorio.
 - UL 61010: Underwriters Laboratories (UL) es una organización de certificación ampliamente reconocida que ofrece normas de seguridad y certificación para equipos eléctricos.
 - IEC 61508: Su punto de aplicación es la seguridad en los sistemas eléctricos y automatizados en la industria.
- 3) Normas de compatibilidad electromagnética (EMC): Garantizar la compatibilidad electromagnética es crucial para evitar interferencias con otros dispositivos y mantener el correcto funcionamiento del decodificador de protocolo o analizador lógico. Algunas normas de EMC relevantes son:
- Serie IEC 61000: Esta serie de normas abarca varios aspectos de la compatibilidad electromagnética, incluidos los requisitos de emisiones e inmunidad.
 - Certificación FCC Parte 15: En Estados Unidos, la Comisión Federal de Comunicaciones (FCC) regula las emisiones electromagnéticas de los dispositivos electrónicos para evitar interferencias.
- 4) Milicia y defensa: si el instrumento tiene como objetivo aplicaciones militares pueden ser requeridos estándares adicionales como, por ejemplo
- MIL-STD-810: Hace referencia a las pruebas ambientales a las cuales el dispositivo debe ser sometido y las condiciones que debe soportar.
 - MIL-STD-461: Regula la compatibilidad de las emisiones electromagnéticas.
- 5) Directiva RoHS (Restriction of Hazardous Substances): La directiva RoHS restringe el uso de ciertas sustancias peligrosas en equipos eléctricos y electrónicos. Cumplir con RoHS es importante para garantizar que el dispositivo no contenga sustancias restringidas.
- Certificación de seguridad del producto: Dependiendo del mercado y la aplicación previstos, es posible que se deba obtener certificaciones de seguridad del producto. Los marcados de certificación más comunes incluyen:
 - Mercado CE: El marcado CE es obligatorio para los productos vendidos dentro del Espacio Económico Europeo (EEE) y demuestra el cumplimiento de las directivas aplicables de la Unión Europea (UE).
 - Certificación FCC: En Estados Unidos, el marcado de certificación FCC indica que el dispositivo cumple con las regulaciones de la FCC.

Es fundamental investigar a fondo las normas de seguridad y las regulaciones específicas que se aplican al dispositivo, ya que pueden variar según el mercado y el caso de uso previsto. Contar con la asesoría de un consultor de seguridad calificado o un organismo de certificación

también puede ser beneficioso para garantizar el cumplimiento de las normas de seguridad pertinentes.

Etapa III

Implementación básica

Luego de obtener el visto bueno por parte de la cátedra en utilizar la placa de desarrollo Fx2lp Cy7c68013a, adquirimos la placa lo antes posible, así evitar el sobreprecio de esta. Luego de adquirirla, se realizó la instalación del programa que teníamos previsto para el funcionamiento del trabajo, Pulseview, de ahora en más denominado PV.

En el momento de la instalación se surgieron diversas cuestiones que son de interés mencionar, la primera es el hecho de que el primer programa necesario para la implementación de la placa en Windows es el del driver para la comunicación USB de manera correcta, para esto lo que se realiza es la instalación de un kit de softwares de desarrollo de Infineon (los dueños del procesador), dentro de este kit se utiliza el “Control Center”, un programa que se encarga de cargarle al procesador una configuración base en la EEPROM, e instalar un driver básico en Windows para la detección del dispositivo mediante USB. Luego de esto, es necesario para el correcto funcionamiento mediante el PV, el cambio de controlador que se implementa en Windows, para ello utilizamos otro programa llamado Zadig, dicho programa es incluido dentro de la instalación del PV.

Mediciones básicas

Teniendo todo listo comenzamos a realizar distintas mediciones con el programa, generando, mayormente, señales con un Arduino UNO para poder leer y tener de parámetro.

Dentro de las distintas mediciones que se realizaron se probó la comunicación SPI a 8 MHz, para esto lo que se hace es, primero se establece el dispositivo y se genera una “sesión”, el programa denomina sesión a los intervalos de funcionamiento del mismo; luego, definimos el protocolo que utilizaremos, asociando los canales requeridos a las funciones necesarias para la correcta medición; seleccionamos la frecuencia de muestreo; y nos encontramos listos para ejecutar la lectura y poder visualizarla. Observando algo como lo siguiente:

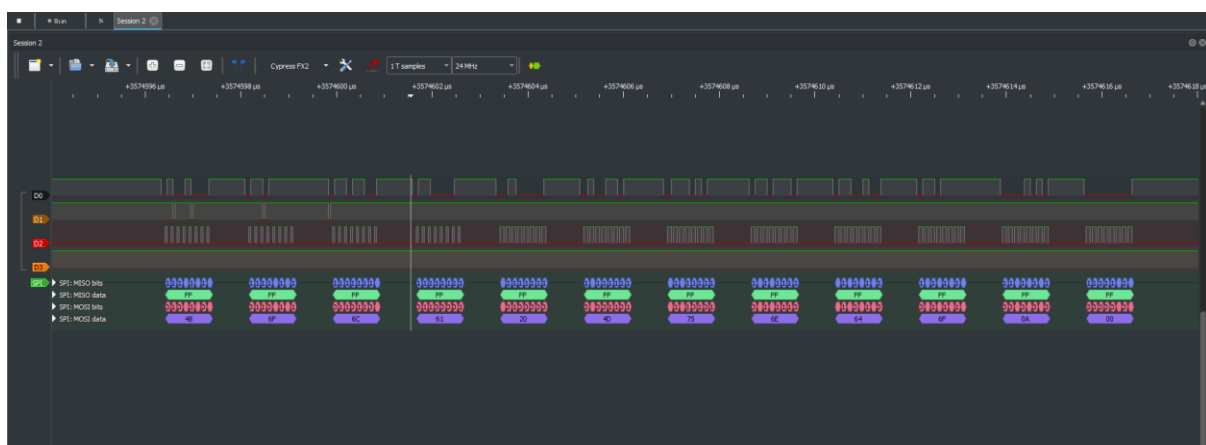


ILUSTRACIÓN 16: SPI A 8MHZ

Algo que cabe mencionar es el hecho de que, una vez se ejecuta la orden de lectura, y luego se pausa el programa, quedan cargados en el buffer del pc los datos que se leyeron, lo que nos permite modificar sobre la marcha configuraciones, como cambiar el tipo de protocolo a leer, pero no la de habilitar canales que no teníamos previamente habilitados.

Así como también es posible tener un protocolo de menor complejidad, pero muy implementado como lo es el caso del protocolo UART, generamos mediante el Arduino UNO nuevamente una señal por UART, enviando la típica frase de “hola mundo”, en el gráfico se observa como se pueden identificar los bits, bytes y palabras equivalentes del mensaje en cuestión, para este caso fue realizado a 2 MHz

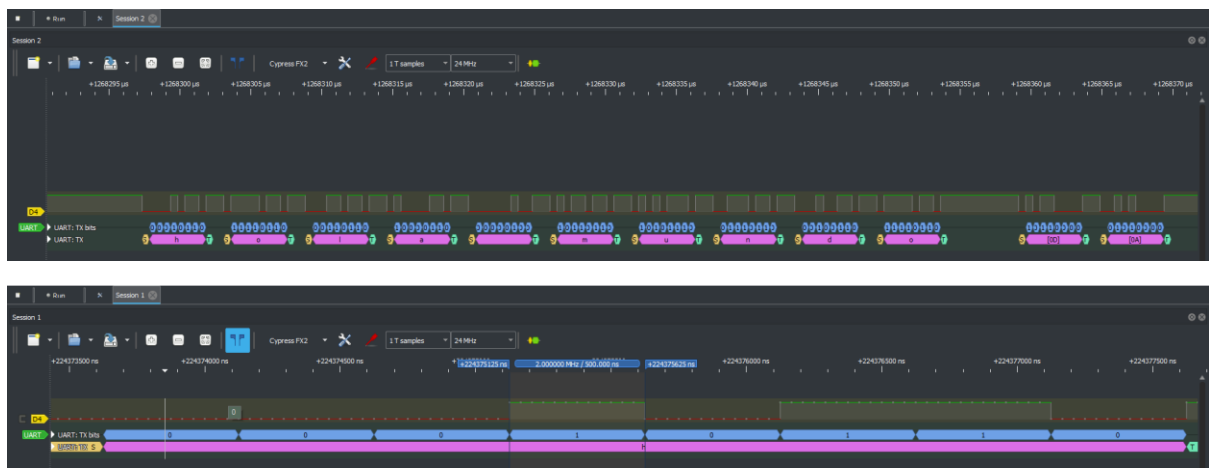


ILUSTRACIÓN 17: UART A 2 MHZ

Durante las diferentes pruebas que hemos realizado, detectamos ciertos inconvenientes que se ven fuertemente ligados a la frecuencia de muestreo y a la cantidad de canales habilitados, encontramos que dependiendo de determinadas configuraciones el programa se rompía sin aviso alguno, forzando su cierre, a lo que encontramos que para una cantidad de 16 canales, como máximo podremos trabajar a una frecuencia de 12 MHz, si hablamos de 8 canales o menos, es posible trabajar en los rangos de frecuencia de 16 MHz y 24 MHz.

Protección de entradas

Si bien podríamos delimitar a que los protocolos que se analicen solo tomen valores máximos de 3,3 o 5 V, esto sería “falso” a ojos de complejidad del diseño es una elección pobre, por lo tanto, se toma la decisión de que una protección o nivelación en la entrada es requerida.

Para esto se realizó una primera investigación para observar qué métodos utilizan las opciones existentes en el mercado, y nos encontramos con distintas opciones.

La primera opción que observamos es algo tal como lo siguiente:

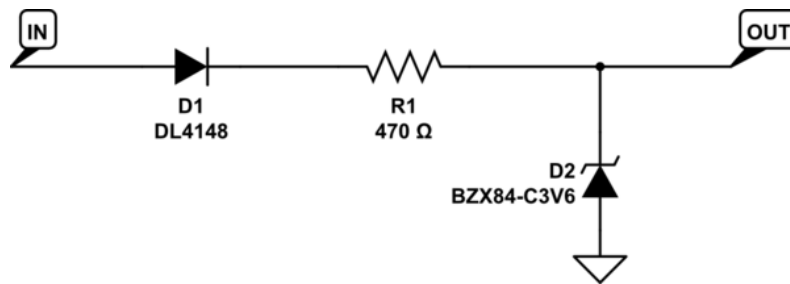


ILUSTRACIÓN 18: PROTECCIÓN POR ZENER

Una alternativa bastante interesante como sencilla, el diodo con el fin de evitar tensiones negativas, la resistencia para limitar la corriente y el diodo para hacer lo mismo, pero en tensión. El inconveniente notorio de este sistema resultan ser los mismos diodos, en caso de trabajar a una gran cantidad de frecuencia, comienzan a ser relevantes las capacidades de éstos, por lo que lo que resulta ser una opción a considerar con el costo/beneficio que pueda presentar las distintas combinaciones de resistencia y diodos.

La otra opción que encontramos resulta ser la implementación de un integrado capaz de actuar como regulador de tensión, como lo son el 74HC245 (un Octal bus transceiver de 3 estados) o el SN74LVC244APW (un OCTAL BUFFER/DRIVER de 3 estados), ambos internamente son una serie de arreglos de amplificadores operacionales, algo similar a lo siguiente:

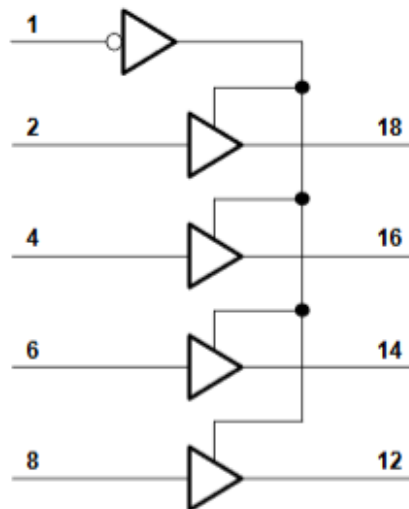


ILUSTRACIÓN 19: COMPOSICIÓN INTERNA DE LA MITAD DE UN SN74LVC244APW

Si bien son dispositivos muy confiables, ofrecen una muy buena impedancia de entrada y por lo que encontramos antes eran ampliamente utilizados en los analizadores de protocolos, tienen el gran problema de que el tiempo de respuesta de los operacionales, por más que se encuentren más optimizados que lo que puede llegar a estar un operacional separado, el tiempo de respuesta que disponen no son muy elevados, lo que limita de gran manera el trabajo a frecuencias de 12 MHz que es lo que apuntamos aproximadamente, aun así son fácil de implementar y prácticamente requieren cero cálculo para su uso.

Por última opción, y sin alejarnos mucho de la anterior, tenemos los integrados denominados aisladores digitales, los mismos cumplen en cierta medida la misma función que el caso anterior, con la salvedad de que la entrada y la salida se encuentran físicamente disociadas, un ejemplo de este tipo de integrados es el ISO674x-Q1, e internamente por canal son algo tal que así:

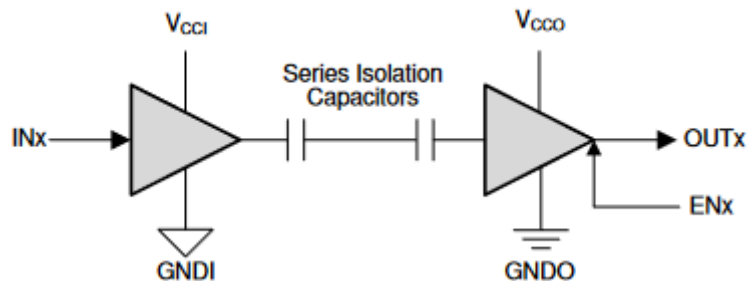


ILUSTRACIÓN 20: COMPOSICIÓN INTERNA DE UN CANAL DEL ISO674X-Q1

Estos dispositivos se encuentran en el mercado con una velocidad de respuesta extremadamente más alta que la anterior opción, existiendo hasta opciones del orden de los GHz, pero claramente no son perfectos, el principal conveniente que le encontramos a estos dispositivos es todo lo asociado a la doble fuente de alimentación requerida, estableciendo con la de entrada el umbral para los altos a transformar como un alto a la salida, dónde, el problema principal radica en que Vcci máxima no distancia tanto de la Vcco a implementar, como además de que si requerimos un integrado que cumpla con dichas especificaciones técnicas resultaría altamente costoso.

Etapa IV

Elaboración

Llegados a este punto establecimos de manera requerida como mejora al producto la elaboración de una especie de placa tipo shield que colocar a nuestra placa de desarrollo en la cual estableceremos nuestro método de protección de tensión adicional junto con el acomodamiento de pines del dispositivo.

Diseño esquemático y PCB

Luego de debatir con los profesores de la cátedra sobre cuales serían buenas opciones a implementar como protección de tensión extra a lo que ya trae nuestra placa de desarrollo, nos decantamos por la alternativa de los diodos y la resistencia, imitando de cierta manera la protección comercial que se comercializa para los analizadores de estados lógicos y protocolos de bajo costo.

Establecemos entonces que necesitaremos un total de 16 veces implementado el circuito en cuestión, el mismo implementado mediante un diodo BAT45 como protección de tensión inversa, una resistencia de 470 Ω para ayudar a limitar la corriente, y un diodo Zener BZX84C3V9 para establecer así la tensión máxima de entrada.

Con esto en mente se diseña el siguiente esquemático:

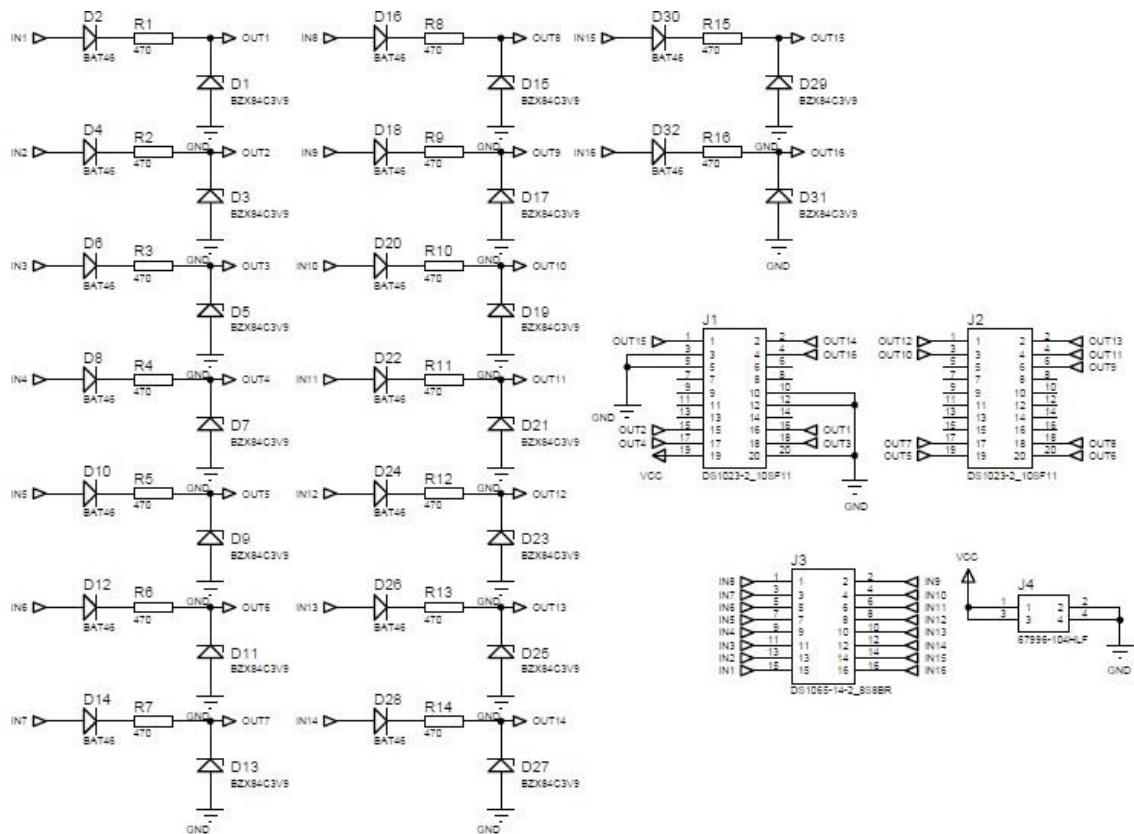
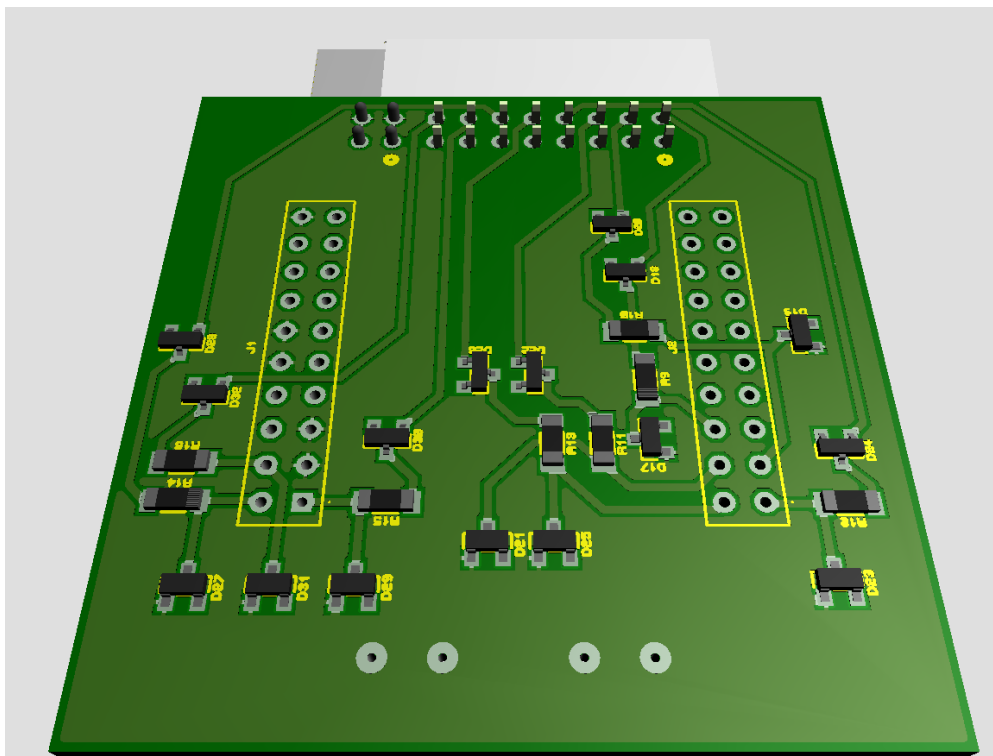


ILUSTRACIÓN 21: ESQUEMÁTICO DEL SHIELD DEL DISPOSITIVO

En donde se puede observar que además le añadimos unos conectores para poder tener el vcc de la placa en los pines de salida, como así también tenemos dos pines de masa para poder referenciar la masa del instrumento junto con la masa de lo que se desee medir. En base a esto decidimos realizar el diseño del PCB el cual nos quedó tal que:



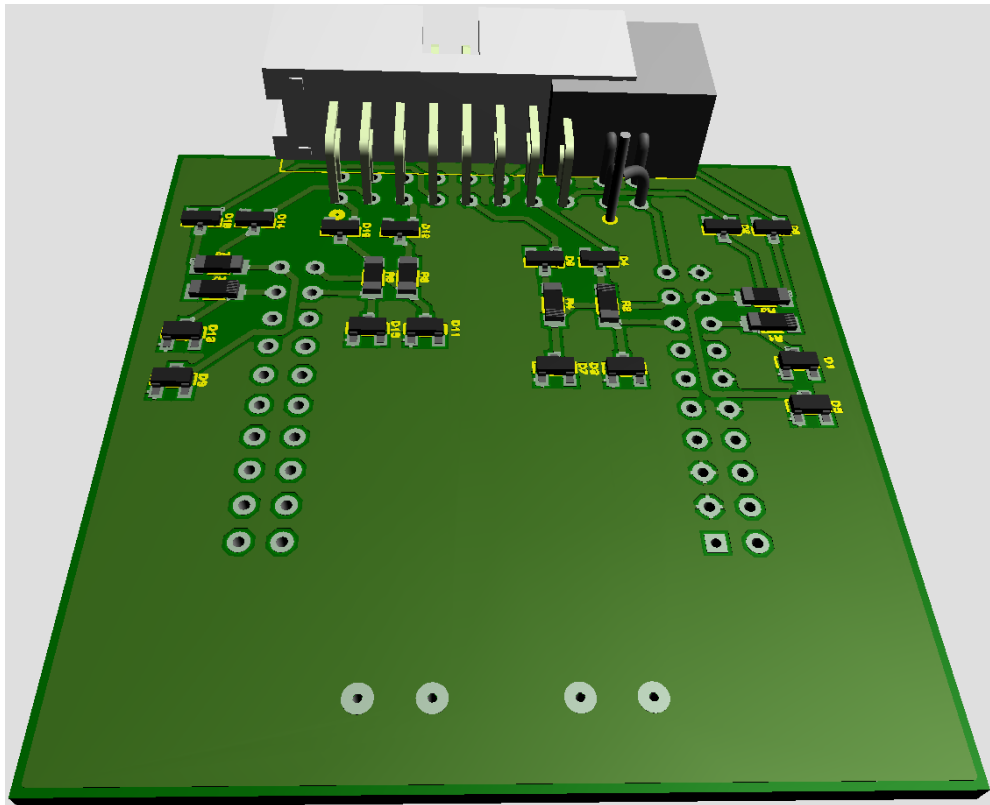


ILUSTRACIÓN 22: VISTAS 3D DEL PCB EN PROTEUS

Implementado el mismo observamos el siguiente resultado:





ILUSTRACIÓN 23: PLACA IMPLEMENTADA CON MÁSCARA ANTISOLDANTE

En donde se puede observar una capa negra que recubre la placa que implementamos, dicha capa resulta ser una máscara antisoldante que realizamos facilitarnos el soldado de los componentes de montaje superficial.

Gabinete del dispositivo

Mientras implementábamos el diseño realizado en pcb, a la par trabajábamos sobre un diseño para la caja del dispositivo. Con la idea de realizarla en impresión 3D, lo que decidimos realizar fue la búsqueda de alguna caja de ejemplo para tomar como referencia. En esta búsqueda encontramos un blog angloparlante, en donde se encontraba un script realizado sobre un archivo de tipo .scad el cual estaba pensado para implementarse mediante el programa OpenSCAD, el cual viene junto con un archivo .json. Con estos se muestra una caja, orientada a ser implementada para una especie de fuente de alimentación con un sector en el cual nos deja cambiar algunos parámetros básicos del gabinete de manera rápida e intuitiva, y un código comentado en inglés el cual nos describe distintas funciones de como se encuentra programada la caja y que función cumple cada parámetro o función implementada en dicho código para que modifiquemos y realicemos un ajuste mucho más fino.

El gabinete que trae por defecto es el siguiente:

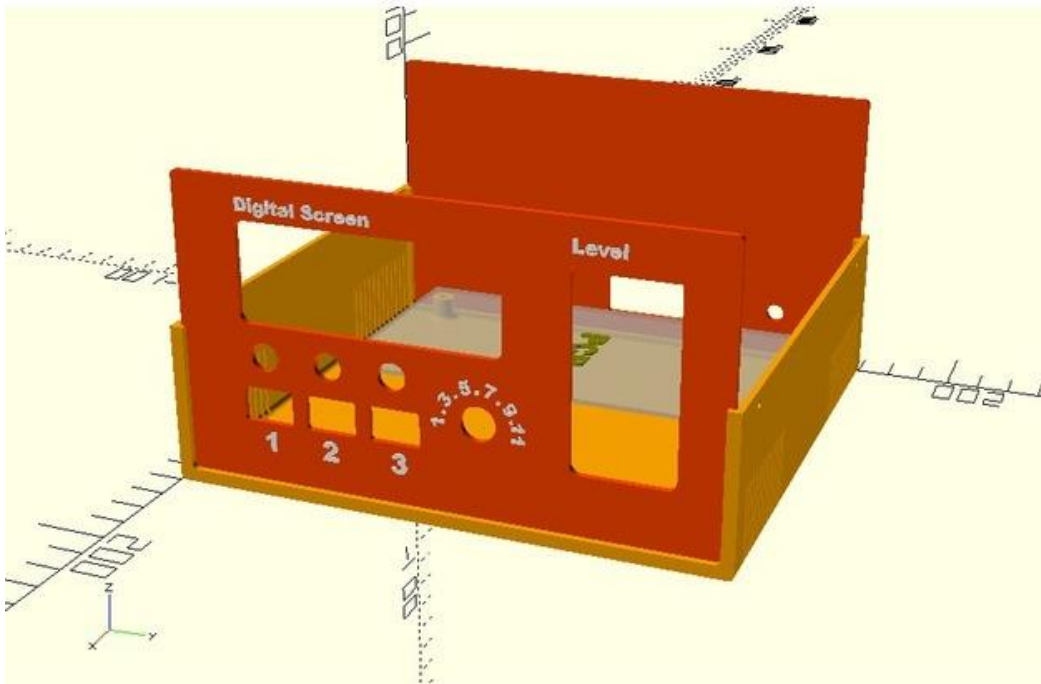


ILUSTRACIÓN 24: EJEMPLO BASE DEL SCRIPT

Como se puede observar, el mismo consta de 4 partes, una base, una tapa (la cual no se muestra en la imagen) y dos láminas para el frente y la parte trasera del dispositivo, dejando la posibilidad de que estas dos láminas las utilizemos para establecer distintos agujeros en la caja para conexiones y demás utilidades.

Partiendo de esta base y realizando las medidas a nuestro circuito correspondiente llegamos al siguiente resultado:

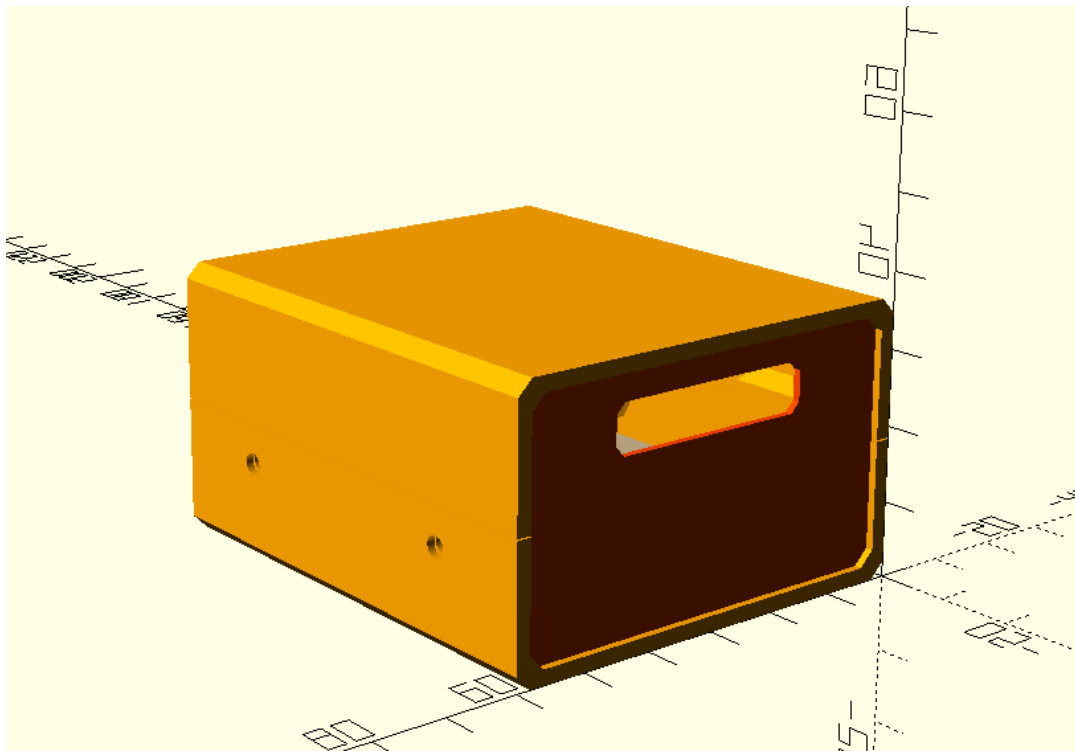


ILUSTRACIÓN 25: DISEÑO GABINETE

Una vez esto realizado, se procedió a imprimir la placa y juntar tanto el PCB realizado con la placa para certificar que esté todo acorde a lo medido, observando lo siguiente:



ILUSTRACIÓN 26: GABINETE IMPLEMENTADO

Problemas en la ejecución

Elaborado el dispositivo final, lo que realizamos fueron diferentes pruebas de funcionamiento, y fue al momento de realizarlas en el que denotamos enormes discrepancias a la hora de realizar medidas y observar la señal que llegaba a la placa de desarrollo.

Lo primero que denotamos fue el hecho de que ingresando con una señal que oscile de 0 a 3.3 V y a una frecuencia de 10 MHz, en los pines que irían a nuestra placa de desarrollo encontramos que al valor de un bajo se le suma una continua muy notoria, produciendo así

que para el circuito, esta entrada sea considerada un 1 constante y no una alternación de estado. Este error divisamos que ocurría incluso cuando reducíamos la frecuencia por debajo de los 10 KHz, por lo que decidimos establecer el hecho de que disponíamos de un error o algun malfuncionamiento en la placa que habíamos incorporado.



ILUSTRACIÓN 27: FALLA DEL CIRCUITO

Con esto visto, comenzamos a, primero, experimentar y sobreanalizar el circuito en el simulador Proteus, en donde observamos que obteníamos una respuesta similar a la que obtendríamos del siguiente circuito:

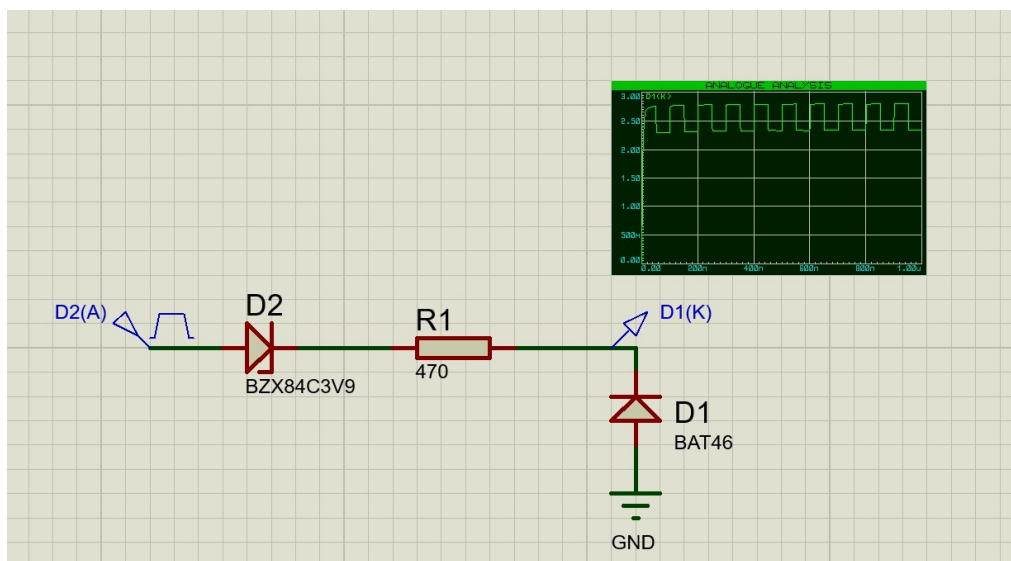


ILUSTRACIÓN 28: FALLA EN PROTEUS

Por lo que procedimos a revisar nuevamente el conexionado del circuito y analizarlo en un solo canal. Observamos aquí que el conexionado que habíamos realizado era el correcto,

aunque la respuesta que veíamos era comparable a tener invertidos el orden de los diodos. Aquí es entonces cuando comenzamos por “levantar” del circuito el diodo zener, lo que nos llevó a observar exactamente el mismo resultado que veníamos obteniendo. Esto nos deja la opción de que el diodo BAT46, a pesar de ser un diodo rápido y de extremadamente baja capacitancia, la que dispone el mismo es tal que imposibilita la descarga lo suficientemente rápido como para que se deje de considerar un 1 en la entrada del circuito. Con esto en mente y con el peso del tiempo a costas, decidimos tristemente sortear la protección planteada en este circuito y dejar dicho shield como una especie de interfaz que ajusta y ordena los pines requeridos.

Conclusiones

Los analizadores lógicos y de protocolo son herramientas poderosas que permiten a los ingenieros de diseño y los técnicos de prueba analizar de manera efectiva señales digitales complejas. Al elegir un analizador, es importante considerar la velocidad de captura, la cantidad de canales, la resolución de muestra, la capacidad de decodificación de protocolo, entre otras características. La elección del analizador adecuado puede tener un impacto significativo en el éxito de un proyecto de diseño o prueba, ya que una herramienta inadecuada puede retrasar el tiempo de comercialización y aumentar los costos. Por lo tanto, es importante que los ingenieros y técnicos de prueba se tomen el tiempo para investigar y seleccionar el analizador lógico o de protocolo adecuado para sus necesidades.

Es mencionable el hecho de que el integrado con el cual trabajamos, resulta ser extremadamente interesante a la hora de incorporarlo en alguna implementación que ya se encuentre diseñando, con el fin de incorporar una interfaz usb al dispositivo. También es interesante este mismo análisis con la placa de desarrollo que utilizamos, debido a que no solo podemos probar en tiempo real la adaptación de un circuito o módulo que estemos diseñando como respondería con el interfaz USB, sino además que tenemos el agregado de que de manera muy fácil y sencilla podemos utilizar la misma placa para tener una medición de los valores lógicos del dispositivo a lo largo de un tiempo en caso de que desemos evaluar si el protocolo que estamos implementando o elaborando se ejecuta de manera correcta o si el mismo llega a destino de manera correcta.

Bibliografía

1. Keysight Technologies. (3 de Agosto de 2014). Logic Analysis Fundamentals. *Nota de aplicación 5991-2662*. Estados Unidos.
2. Keysight Technologies. (1 de Diciembre de 2017). "Evaluating Logic Analyzers Objectively". *Nota de Aplicación 5989-5138*. Estados Unidos.
3. Keysight Technologies and FuturePlus Systems. (2015). *DDR3 Memory Protocol Analysis and Compliance Verification*. Estados Unidos.
4. Prodigy Technovations. (12 de Abril de 2023). *Prodigy Techno*. Obtenido de <https://prodigytechno.com/what-is-a-protocol-analyzer/>

5. sigrok. (14 de Abril de 2023). Obtenido de <https://sigrok.org/wiki/PulseView>
6. Universidad Autónoma de Madrid. (s.f.). *ANALIZADORES LÓGICOS - Lección 9*. Madrid.

Referencias

- Ilustración 1: Wikipedia. URL: https://es.wikipedia.org/wiki/Sonda_l%C3%B3gica
- Ilustración 2: Cedesa Instrumentos de Medición, Diagnóstico, Análisis y Prueba. URL: <https://www.cedesa.com.mx/tektronix/analizadores/logicos/TLA6401/>
- Ilustración 3: CASADOMO. URL: <https://www.casadomo.com/2015/08/13/ersoft-lanza-un-analizador-de-productos-netdecoder>
- Ilustración 4: Obtenido de la Bibliografía número 6. URL: http://arantxa.ii.uam.es/~gdrivera/labetcii/docs/leccin9_0304.pdf
- Ilustración 5, 6, 7, 11, 12 y 13: Obtenidas de publicaciones de ventas en cada dominio especificado de donde se obtuvo el precio del producto, todos a la fecha del 14/04/23.
- Ilustración 8 y 9 : Obtenidas de la Bibliografía número 3.
- Ilustración 10: Obtenida de la Bibliografía número 5.
- <https://github.com/sigrokproject/sigrok-firmware-fx2lafw>
- <https://www.infineon.com/cms/en/product/universal-serial-bus/usb-2.0-peripheral-controllers/ez-usb-fx2lp-fx2g2-usb-2.0-peripheral-controller/#!designsupport>
- <https://www.usb.org/>
- https://webstore.iec.ch/preview/info_iec60950-1%7Bed2.0%7Den_d.pdf
- https://www.normalizacion.gob.ec/buzon/normas/n-te_inen_iec_61010-1.pdf
- <https://www.shopulstandards.com/ProductDetail.aspx?UniqueKey=24268>
- <https://standards.ieee.org/ieee/1149.1/4484/>
- <https://www.usb.org/document-library/usb-20-specification>
- <http://support.technologicalarts.ca/docs/Adapt9S12D/Third%20Party/S12SPIV2.pdf>
- <https://www.iso.org/standard/66574.html>
- <https://www.intertek.com/communications-equipment/fcc-certification/part15/>
- http://everyspec.com/MIL-STD/MIL-STD-0300-0499/MIL-STD-461_8678/
- <https://www.intertek.es/equipos-medicos/seguridad-iec-60601/>
- <https://iamzxlee.wordpress.com/2015/09/15/usb-logic-analyzer-review/>
- <https://lygte-info.dk/review/Equipment%20Logic%20Analyzer%208%20channels%2024MHz%20UK.html>
- <https://sigrok.org/doc/pulseview/0.4.2/manual.html>
- <https://hackaday.com/2017/12/22/logic-analyzer-pushes-the-limits-of-miniaturization/>
- Keysight Technologies. (20 de Enero de 2020). Probing Solutions for Logic Analyzers. *Nota de aplicación 5968-4632*. Estados Unidos.